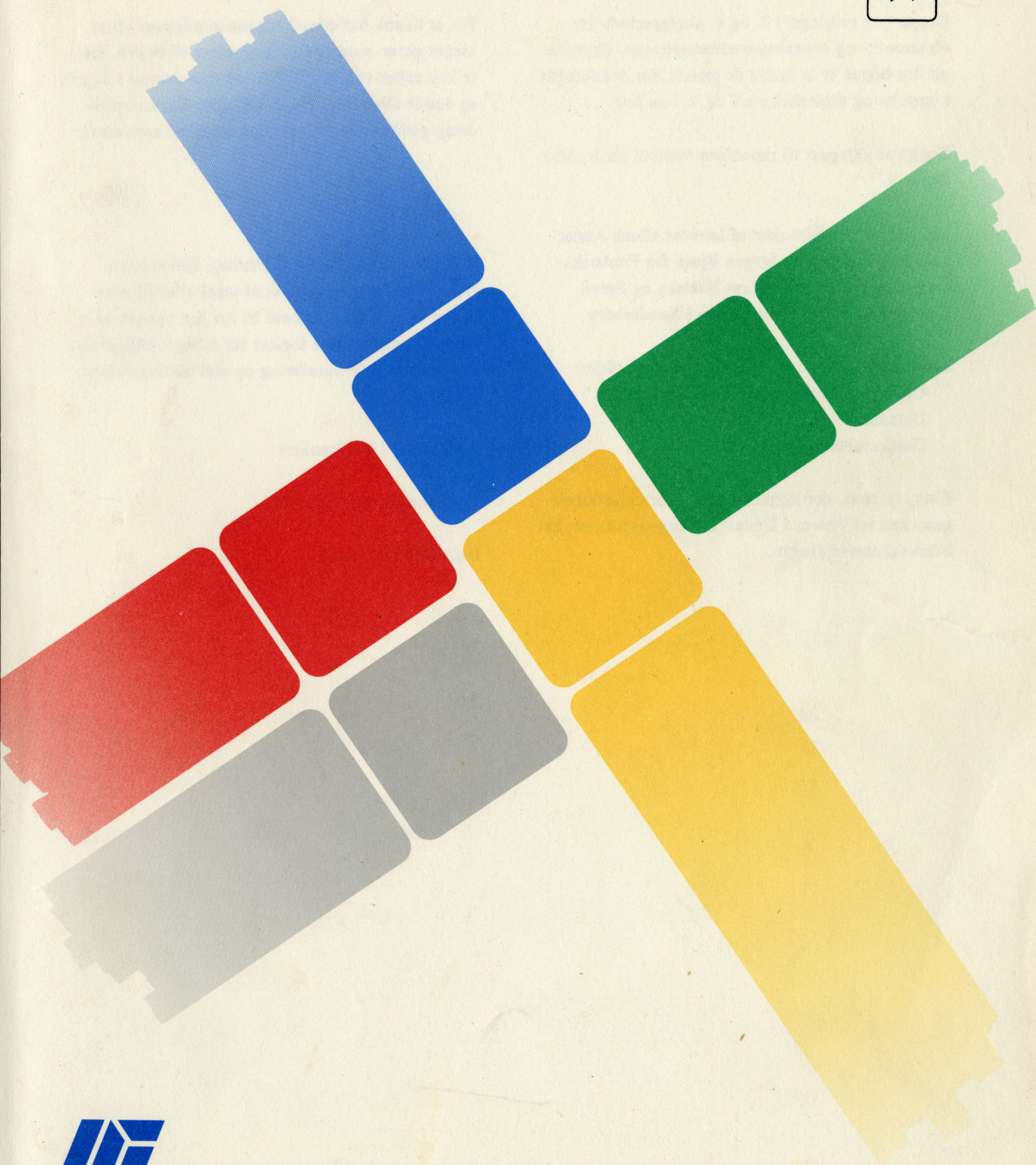
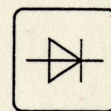


Impuls- og digitalteknik



Industriens Forlag

Best. nr. 8458-01

Forord

Denne bog er tilegnet 3. og 4. skoleperiode for elektronik- og svagstrømsuddannelserne. Grundlaget for bogen er at samle de emner, der gennemgås i Impuls- og digitalteknik 1 og 2, i en bog.

Bogen er velegnet til repetition mellem skoleperioderne.

Lærebogen er udarbejdet af lærerne Claus Andersen, Peter Lebech og Jørgen Bjørn fra Frederiksberg tekniske skole og Hans Nielsen og Søren Knudsen fra Håndværkerskolen i Sønderborg.

Lærebogen indeholder følgende emneområder:

Grundlæggende impuls- og digitalteknik

Datamatik

Datakommunikation

Kursusplanen, der ligger til grund for undervisningen, kan rekvireres i Undervisningsministeriet, Erhvervsskoleafdelingen.

For at kunne forbedre kommende udgaver vil vi meget gerne modtage kommentarer til bogen.

Dette kan gøres ved at udfylde kuponen bagest i bogen og sende eller faxe den til forlaget. Denne opfordring gælder alle brugere, lærere såvel som elever.

© Copyright Industriens Forlag, København.

Enhver mangfoldiggørelse af tekst eller illustrationer er forbudt i henhold til lov om ophavsret.

Forbudet gælder alle former for mangfoldiggørelse ved trykning, fotografering og elektronisk databehandling.

Redaktion: Ulla Stenfors

København, juli 1993

Industriens Forlag

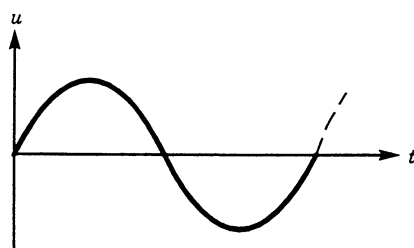
Indhold

| | |
|--|-----|
| Impulsdefinitioner | 3 |
| RC-led | 5 |
| Op- og afladning af kapacitet | 7 |
| Integration/differentiation | 11 |
| Begrænserkredsløb | 13 |
| Clampingkredsløb | 19 |
| Transistoren som switch | 23 |
| Talsystemer | 27 |
| Logiske kredse | 31 |
| Digitale komponenter | 43 |
| Multivibratorer | 49 |
| Booles algebra | 57 |
| Karnaughkort og sandhedstabeller | 63 |
| Exclusive gates | 69 |
| Flip-flops | 71 |
| Tællere | 75 |
| Tællerkonstruktion | 83 |
| Registre | 87 |
| Bitmanipulation | 99 |
| Multiplex/demultiplex | 103 |
| FET/MOSFET | 111 |
| Flerlagshalvledere | 121 |
| Transducere | 137 |
| Optoelektriske komponenter | 145 |
| Strain gauge | 151 |
| Optiske følere | 155 |
| Hukommelser - Memories | 161 |
| Digital-analogkonvertering | 171 |
| Analog-digitalkonvertering | 177 |
| Portkredsløb | 183 |
| Programmable array logic | 189 |
| Keyboard | 193 |
| Display LED/LCD | 199 |
| Mikrocomputeren generelt | 203 |
| Datatransmission | 209 |

Impulsdefinitioner

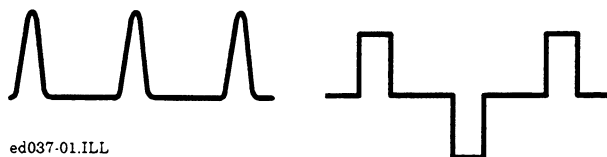
Impuls

Enhver kurveform, der er forskellig fra sinus, er en impuls. En impuls ændrer kurveform, når den ledes gennem et selektivt kredsløb, hvorimod en sinus kun ændrer amplitude.



el137-01.ILL

Sinus



ed037-01.ILL

Eksempler på impulser

Et tidssymmetrisk impulstog har lige lang impuls- og pausetid



ed037-02.ILL

Tidssymmetrisk impulstog

Et tidsasymmetrisk impulstog har ikke lige lange impuls- og pausetider.



ed037-03.ILL

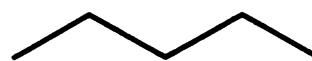
Tidsasymmetrisk impulstog

Forskellige eksempler på impulser



ed037-04.ILL

Symmetrisk firkant



el137-06.ILL

Symmetrisk trekant



el137-07.ILL

Asymmetrisk trekant (savtak)

Tider

Måling på impulser vanskeliggøres af, at disse ofte er behæftet med forsinkelsestider t_d (t_d = delay time) samt af afrundede toppe på for- og bagflanker. Dette indebærer, at man ikke umiddelbart kan se, hvorfra og hvortil en stigetid eller en forsinkelsestid skal måles.

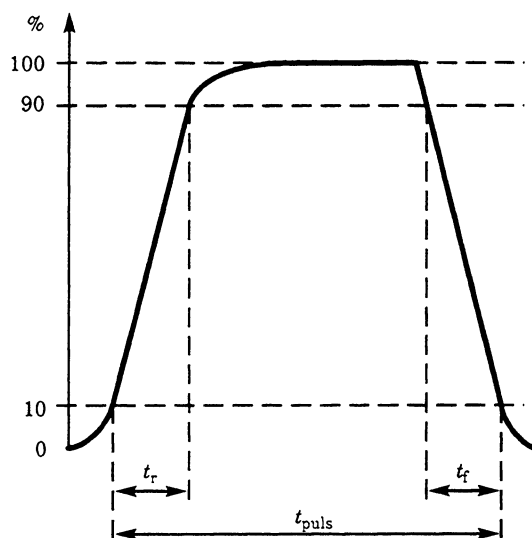
Inden for digitalteknikken er det ofte af stor betydning for den rette funktion af en konstruktion, at man har styr på stige- og faldtider, da mange kredse stiller nøje krav til størrelsen af disse, fx tællekredsløb.

For at tilgodese dette forhold afskæres 10% af impulsens top og bund, og målingen foretages mellem afskæringspunkterne.

Impulsers stige- eller faldtid måles altså mellem 10 og 90% af maksimal amplitude, se nedenstående tegning.

t_r (rise time) angiver stigetid.

t_f (fall time) angiver faldtid.



el137-04.ILL

Denne metode er international gældende og behøver ikke at blive præciseret ved målingsangivelserne.

Impulstider

t_{puls} angives ved forskellige procenter af maksimal amplitude. Ofte anvendes målinger ved:

- 10 til 10%
- 50 til 50%
- 90 til 90%

På den viste tegning er t_{puls} angivet ved 10 til 10%.

Periodetiden er den tid, det tager fra starten af impulsforløbet, til det begynder at gentage sig selv.

Pausetiden er forskellen mellem periodetid og impulstid.

$$t_{pause} = t_{periode} - t_{puls}$$

Duty cycle angiver forholdet mellem impuls- og periodetid.

$$t_d = \frac{t_{puls}}{t_{periode}}$$

□

RC-led

Serieforbindelse

Reaktans

Når en kondensator påtrykkes en vekselspænding, yder den en modstand (reaktans), som er afhængig af frekvensen.

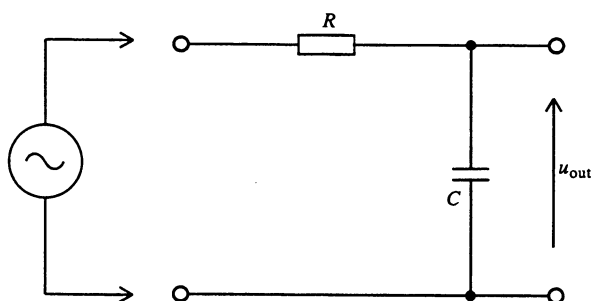
$$X_C = \frac{1}{2\pi \cdot f \cdot C}$$

Det kan ses af formelen for reaktansen (X_C), at denne er omvendt proportional med frekvensen.

Når frekvensen er meget lav, er X_C -værdien meget stor. Omvendt bliver X_C -værdien mindre og mindre, jo højere frekvensen kommer op.

R og C i serie

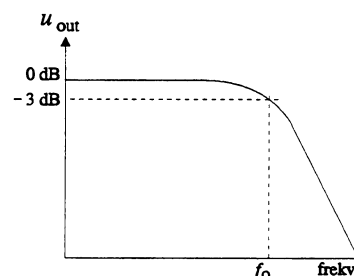
Den viste tegning viser en serieforbindelse af en modstand og en kondensator.



el194-01.CDR

Hvis denne serieforbindelse påtrykkes et generator-signal, vil den ohmske modstand være konstant, hvorimod kapacitetens reaktans vil ændre sig i forhold til frekvensen.

Nedenstående tegningen viser, hvorledes udgangsspændingen over kondensatoren ændrer sig med frekvensen.



el194-02.GEM

Ved lave frekvenser er kondensatorens X_C -værdi meget større end modstanden R . Derfor ligger hele generatorspændingen da også over udgangen. Når frekvensen kommer højere op, falder spændingen på udgangen, da X_C -værdien bliver mindre og mindre i forhold til modstanden R .

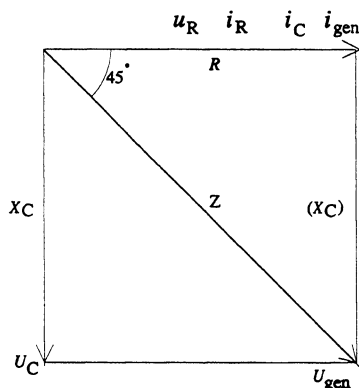
Overgangsfrekvens

Stedet, hvor spændingen på udgangen er faldet 3 dB, kaldes overgangsfrekvensen (f_o). Ved denne frekvens er X_C og R lige store.

$$f_o = \frac{1}{2\pi \cdot R \cdot C}$$

Et fald på kun 3 dB ved overgangsfrekvensen skyldes som bekendt, at strøm og spænding er forskudt 90° i kondensatoren. Spændingerne over modstanden og kondensatoren optræder altså ikke samtidig. Det er derfor nødvendigt at benytte trigonometrien, når den samlede impedans og fase-drejning skal beregnes.

Nedenstående vektordiagram viser forholdene mellem strømme, spændinger og modstande i den omtalte seriekreds.



el194-03.GEM

Da der her er tale om en seriekreds, er der kun en strømvej. Dette betyder, at strømmene må være samtidige og ens for både generator, modstand og kondensator. I vektordiagrammet er alle strømme da også placeret på den vandrette akse (0°).

Da der ikke er fasedrejning mellem strøm og spænding i en ohmsk modstand, må spændingen u_R også ligge i 0° .

Ifølge huskereglen "E L I C E", kommer spændingen 90° efter strømmen i en kondensator. Da strømmene ligger i 0° , må spændingen u_C ligge i -90° .

Hvis der foretages en vektoriel sammenlægning af de to spændinger, fremkommer generatorspændingen u_{gen} .

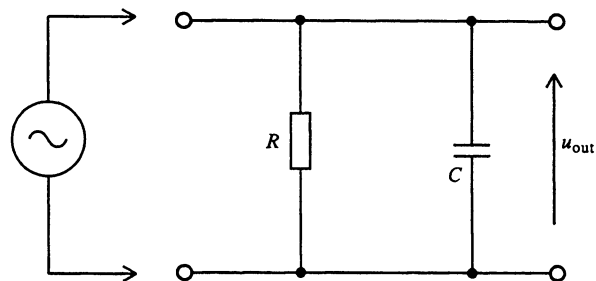
Pytagoras læresætning:

$$u_{gen} = \sqrt{u_R^2 + u_C^2}$$

Ved at foretage en parallelforskydning af vektoren u_C fremkommer der også en retvinklet trekant i vektordiagrammet. Nu er det også muligt at beregne fasedrejning.

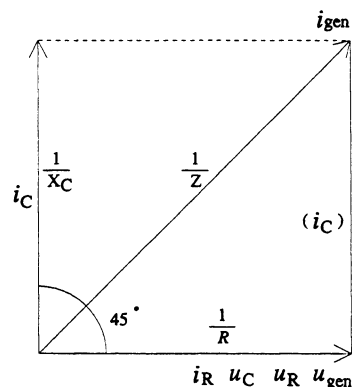
I vektordiagrammet er Z , X_C og R også indført, da man ved beregninger på RC-leddet lige så godt kan benytte disse værdier.

Parallelforbindelse R og C i parallel



el194-04.CDR

Når en modstand og en kondensator forbindes i parallel, er det spændingerne, der er fælles, og strømmene der er forskellige.



el194-05.GEM

Det viste vektordiagram viser forholdene mellem strømme, spændinger og ledningsevner for parallelkredsen.

Der er benyttet ledningsevner i vektordiagrammet for at få størrelsesforholdet mellem værdier og vektorlængder til at holde (jævnfør modstande i parallel).

$$\frac{1}{Z} = \sqrt{\left(\frac{1}{R}\right)^2 + \left(\frac{1}{X_C}\right)^2}$$

eller

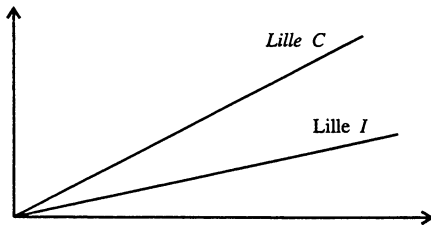
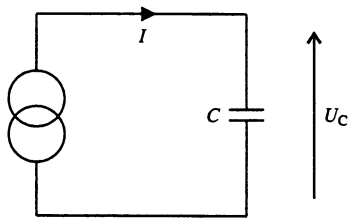
$$Z = \frac{1}{\sqrt{\left(\frac{1}{R}\right)^2 + \left(\frac{1}{X_C}\right)^2}}$$

□

Op- og afladning af kapacitet

Opladning

Tilføres en kondensator en konstant strøm, vil spændingen over kondensatoren vokse lineært med tiden.



el215-01.CDR

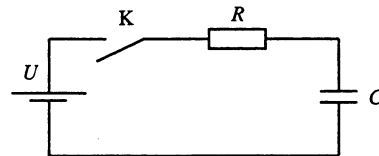
Med en lille strøm vokser spændingen langsomt.

Er det en lille kondensator, vil spændingen vokse hurtigt.

Med konstant strøm beregnes spændingen over kondensatoren efter formelen:

$$U_C = \frac{I \cdot t}{C}$$

Tilsluttes en kondensator og en modstand i serie en konstant spænding, vil kondensatoren efterhånden blive ladet op til den konstante spændings størrelse.



el215-02.CDR

Strømmen vil i startøjeblikket kun være begrænset af modstandens størrelse og spændingen, idet spændingen over kondensatoren regnes til nul.

Startstrømmen vil ifølge Ohms lov blive:

$$I = \frac{U}{R}$$

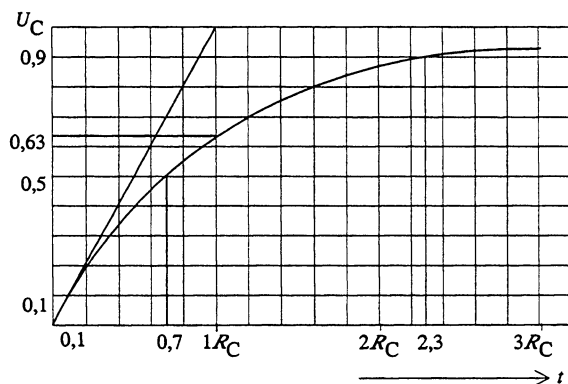
Forestiller man sig, at startstrømmen vil løbe konstant til kondensatoren, kan den tid, det tager for kondensatoren at blive fuldt opladet, beregnes efter formelen:

$$U_C = \frac{I \cdot t}{C} = \frac{U \cdot t}{R \cdot C} \Rightarrow \frac{U_C}{U} = \frac{t}{R \cdot C}$$

Når kondensatoren er fuldt opladet, er U_C og U lige store. Det medfører, at $(t = R \cdot C)$, som også kaldes tau (τ) og er en tidskonstant.

Straks efter, at der er begyndt at løbe strøm til kondensatoren, vokser spændingen over kondensatoren.

Når spændingen over kondensatoren stiger, falder strømmen til kondensatoren, og spændingsændringen pr. tidsenhed falder, jo nærmere kondensatoren er ved at være opladet.



el215-03.CDR

Efter 1τ når kondensatoren op på 63,2% af den påtrykte spænding.

Spændingen over kondensatoren kan beregnes efter formelen:

$$U_C = U \left(1 - e^{-\frac{t}{R_C}} \right)$$

U er den spænding, der er påtrykt RC-leddet, $R \cdot C$ er leddets tidskonstant, t er tiden fra U tilsluttes til det tidspunkt, man ønsker at kende spændingen over kondensatoren, og e er den naturlige logaritmes grundtal, 271 82.

Bemærk

$$e^{-\frac{t}{R_C}} = \exp \left(\frac{-t}{R_C} \right)$$

Tabellen herunder viser, hvor mange procent af den påtrykte spænding U_C når op på efter et antal τ .

$$0,5 \tau = 39,3\%$$

$$1 \tau = 63,2\%$$

$$2 \tau = 86,5\%$$

$$3 \tau = 95,0\%$$

$$4 \tau = 98,2\%$$

$$5 \tau = 99,3\%$$

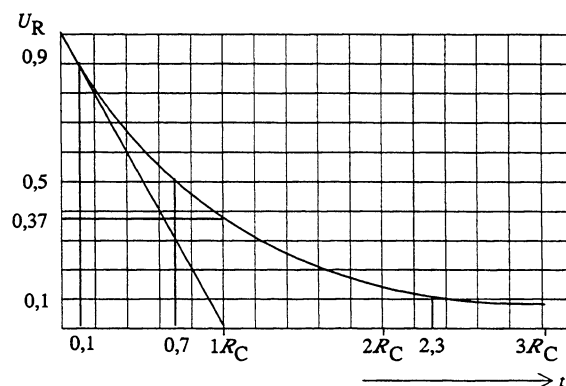
$$6 \tau = 99,8\%$$

Normalt betragtes kondensatoren som værende fuldt opladet efter 5 tau, hvor opladningen er nået til 99,3%.

I det øjeblik, hvor spændingen tilsluttes RC-leddet, er kondensatorens ladning nul. Spændingen over kondensatoren er derfor også nul, dvs. at hele spændingen ligger over modstanden. Efterhånden, som spændingen over kondensatoren stiger, vil spændingen over modstanden falde.

$$U_R = U - U_C$$

Spændingen over modstanden får viste forløb, der er et spejlbillede af opladekurven.



el215-04.CDR

Spændingen over modstanden kan findes ved:

$$U_R = U \cdot e^{-\frac{t}{R_C}}$$

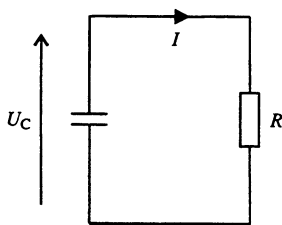
U er den spænding, som kondensatoren er opladet til.

Strømmen gennem både modstand og kondensator kan findes ved hjælp af spændingen over modstanden.

$$I = \frac{U_R}{R} = \frac{U \cdot e^{-\frac{t}{RC}}}{R}$$

Afladning

"Kortslutter" vi nu batteriet, vil modstanden komme til at ligge parallelt over kondensatoren, og kondensatoren vil aflades gennem modstanden.



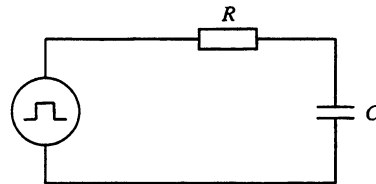
el215-05.CDR

Afladetidskonstanten beregnes på samme måde som ved opladning.

Ved afladning falder spændingen over kondensatoren og dermed også afladestrømmen. Derfor vil kondensatoren ikke være afladet efter 1τ .

Afladekurven og afladeformlen er den samme som for spændingen over modstanden ved opladning.

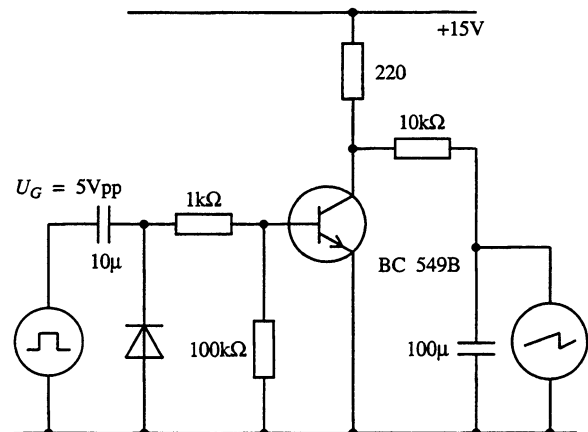
I stedet for et batteri til opladning og flytning af modstanden til afladning kan man anvende en firkantsspænding, der fx går fra nul til plus. Man har da helt automatisk en kortslutning af modstanden til nul, når signalet er nul.



el215-06.CDR

Firkantspændingens puls- og pausetid bestemmer nu opladningen af kondensatoren. Skal man oplade kondensatoren helt (99,3%), er det nødvendigt, at pulstiden er mindst 5τ lang.

Da generatoren ikke altid kan levere strøm nok til et RC-led, kan man i stedet lade en transistor være omskifterkontakt.



el215-07.CDR

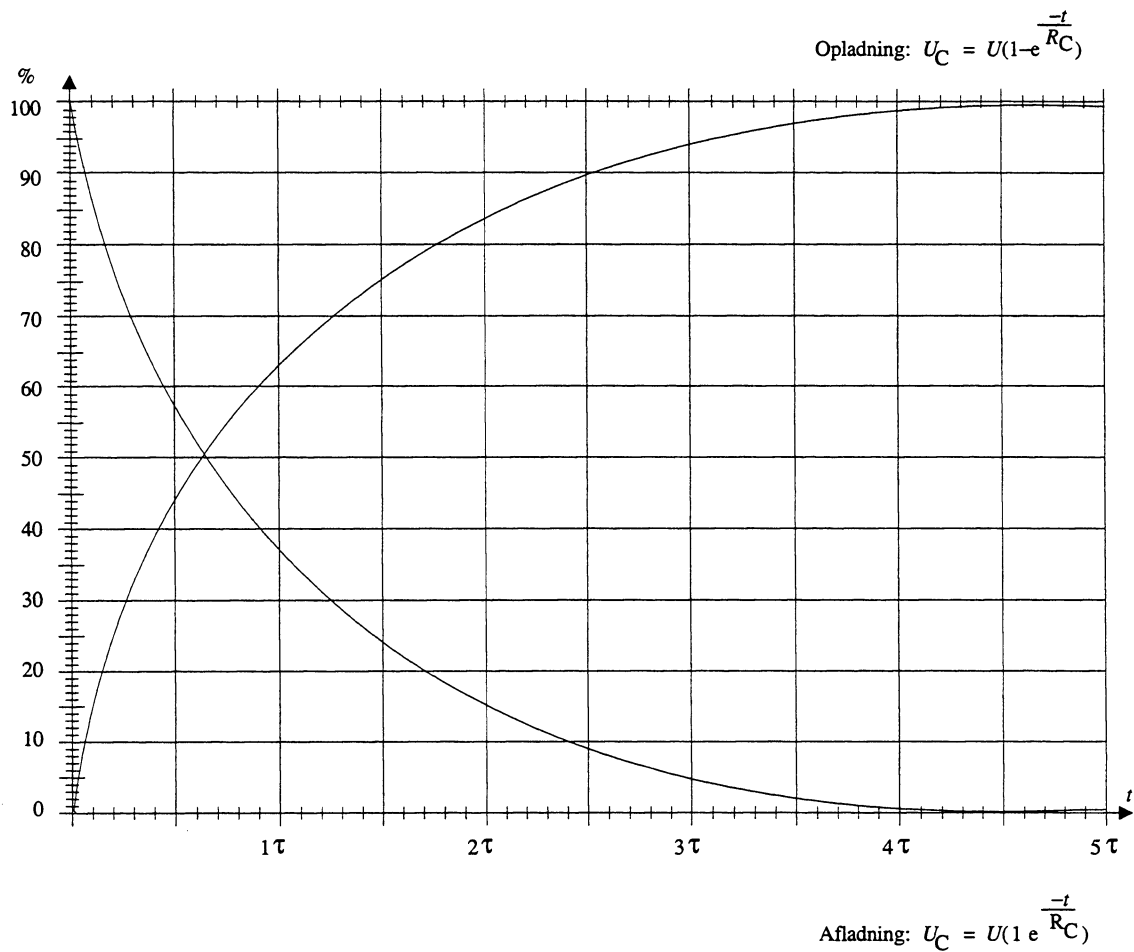
Standardopladningskurve

I stedet for at beregne spændingen over kondensatoren eller modstanden i et RC-led kan der med tilstrækkelig nøjagtighed til de fleste formål anvendes en standardopladningskurve.

X-aksen er inddelt i tau, dvs. produktet af R og C .

Y-aksen er inddelt i %, hvor 100% er lig med den samlede spænding, der påtrykkes RC-leddet.

Kurverne angiver, hvor stor spændingen er over kondensatoren og modstanden under op- og afladning. Endvidere angiver kurverne strømmen gennem RC-leddet.



el215-08.CDR



Integration/differentiation

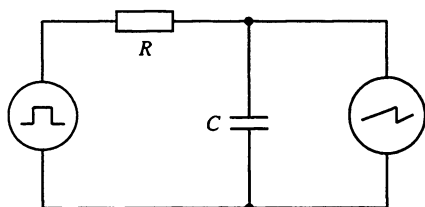
Indledning

De fleste RC-kredse i impulsteknikken anvendes som impulsformningsled over for påtrykte spændinger.

Derfor vil de påtrykte spændinger for RC-leddene i sådanne kredsløb hyppigere være periodiske firkantspændinger end jævnspændinger, hvorfor det følgende vil beskrive RC-leds indflydelse på firkantspændinger.

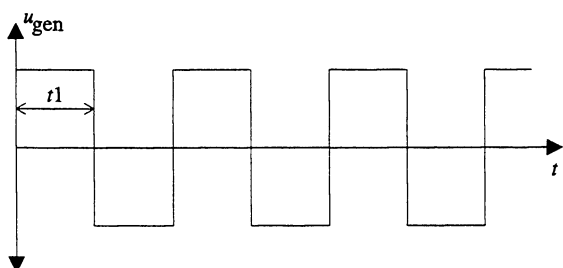
Integration

Kobles et RC-led som et lavpasled, har man et integrationsled. Integration betyder opsamling.



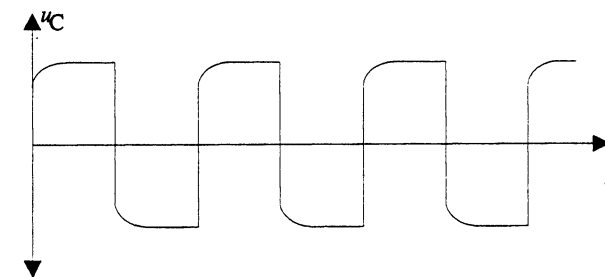
el218-01.CDR

Tilføres en firkantspænding til et sådant integrationsled, vil kondensatoren skiftevis oplades og aflades gennem modstanden R .



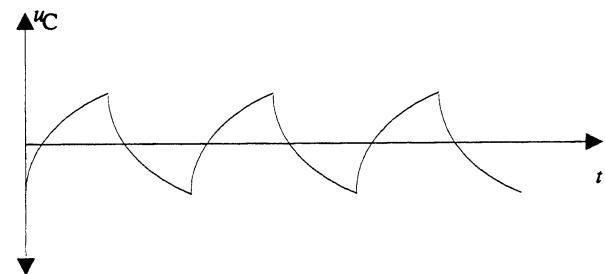
el218-02.CDR

Dersom leddets tidskonstant er meget mindre end impulstiden $t1$, vil kondensatoren hurtigt blive opladet og afladet, og firkanten overføres derfor næsten uændret, som vist.



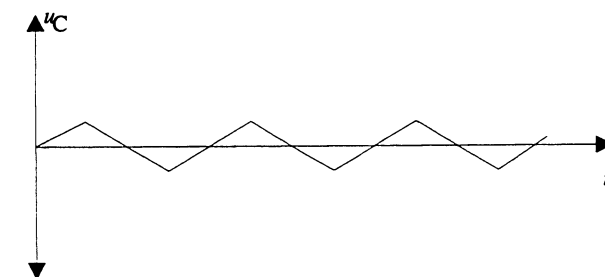
el218-03.GEM

Er $\tau = t1$, vil firkantens flanker blive afrundet og amplituden falde, da kondensatoren kun når at op- og aflade ca. $2/3$.



el218-04.GEM

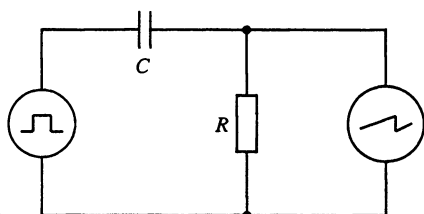
Når leddets tidskonstant er væsentlig større end impulstiden, vil kun en lille del af op- og afladekurven benyttes, hvorved den fremkomne kurve bliver en trekantkurve med en væsentlig mindre amplitude end den tilførte firkant.



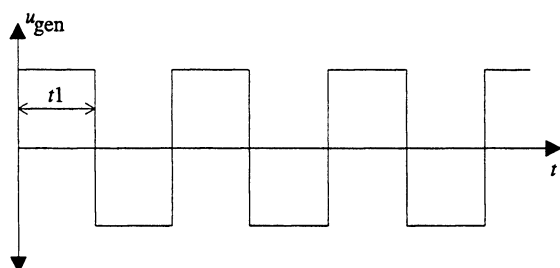
el218-05.GEM

Differentiation

Kobles et RC-led som et højpasled, har man et differentieringsled, dvs. et led, som kun overfører ændringerne eller forskellene i den tilførte spænding.

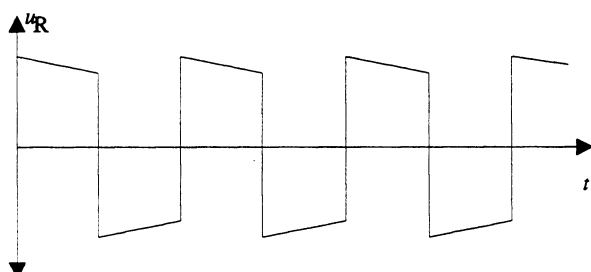


el218-06.CDR



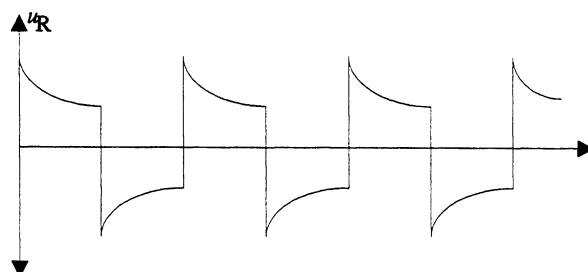
el218-02.CDR

Dersom tidskonstanten er stor i forhold til impuls-tiden t_1 , op- og aflades kondensatoren kun langsomt, og firkanten overføres næsten uændret, bortset fra en svag hældning af "taget".



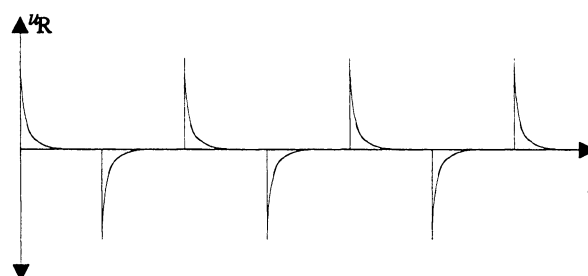
el218-07.GEM

Er $\tau = t_1$, bliver "taghældningen" endnu mere udpræget og svarer til en ændring på ca. $\frac{1}{3}$.



el218-08.GEM

Er tidskonstanten væsentlig mindre end impuls-tiden, bliver kondensatoren hurtigt op- og afladet. Over R vil der da være positive og negative spændingsspidser (nåleimpulser).



el218-09.GEM

Hver gang firkanten går mod plus, fås en positiv nåleimpuls over R , og en negativ impuls hver gang firkantens amplitude falder (går mod minus).

Firkantspændingen er blevet differentieret som vist.

Den differentierede spændings U_{ss} kan maksimalt blive dobbelt så stor som den tilførte firkants U_{ss} .

RL-led

Man kan på tilsvarende måde koble en spole og en modstand til enten et højpasled eller et lavpasled. Disse led vil give samme resultat som RC-leddet.

□

Begrænserkredsløb

Begrænsning med dioder

Begrænserkredsløb er i stand til at fjerne enten den positive eller den negative halvperiode eller en del af disse fra en vekselspænding.

Kredsløbene er på mange måder anvendelige, hvor man ønsker, at et givet signal skal have flad top eller bund.

Man kan ved hjælp af begrænsere omdanne en sinus-spænding til en firkantspænding.

Af en peakspænding, fx en differentieret firkantspænding, kan man ved hjælp af en begrænser fjerne enten den positive eller den negative peak.

Begrænsere bruges også ofte for at forhindre en spænding i at gøre for store udsving i positiv eller i negativ retning.

Seriediodebegrænser

Dioder er meget anvendelige i begrænserkredsløb, da de kun leder, når anoden er positiv i forhold til katoden.

Diagram A viser en serieforbundet diode, (diode og belastning forbundet i serie), der er brugt til at begrænse den positive halvperiode af en sinus-spænding.

Indgangsspændingen er U_i , og udgangsspændingen er U_o .

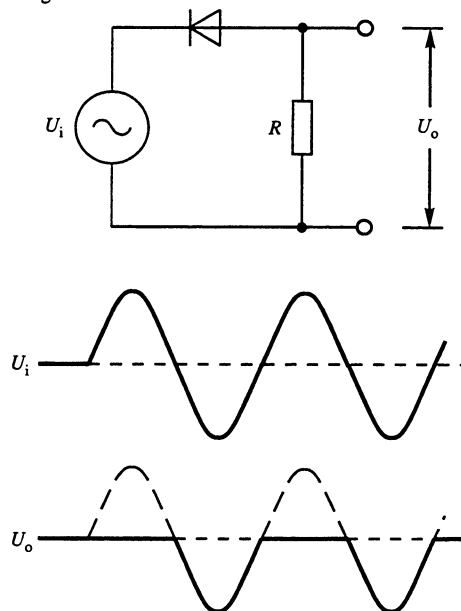
Når en vekselspænding sluttes til indgangsterminalerne, følger udgangsspændingen kun indgangsspændingen, når den negative halvperiode påtrykkes.

Idet den positive halvperiode påtrykkes, bliver katoden positiv i forhold til anoden, og dioden kan som følge heraf ikke lede.

Da der ikke går nogen strøm, er der ikke noget spændingsfald over udgangsmodstanden R .

Det vil sige, at udgangsspændingen er nul i indgangsspændingens positive halvperiode.

Diagram A



ek075-01.CDR

Når den negative halvperiode påtrykkes, bliver katoden negativ i forhold til anoden, og da de nødvendige betingelser er opfyldt, vil dioden lede.

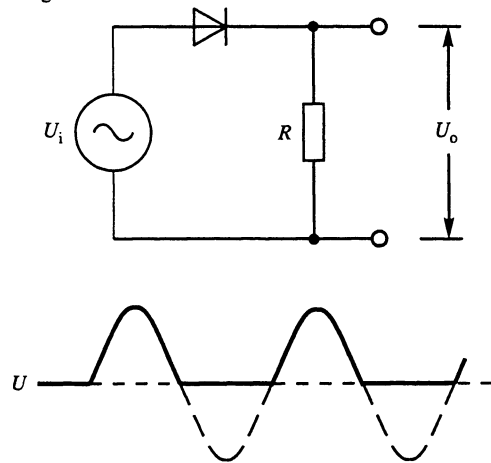
Strømmen i kredsløbet fremkalder et spændingsfald over den indre modstand i dioden og over belastningsmodstanden.

Disse to modstande deler den påtrykte spænding imellem sig, og da diodens indre modstand er forsvindende lille i forhold til belastningsmodstanden, bliver udgangsspændingen næsten lig med indgangsspændingen.

Dioden har altså begrænset signalet ved at klippe de positive halvperioder af indgangssignalet væk og nøjagtig gengivet de negative halvperioder både i form og i størrelse.

Vendes dioden, som vist i diagram B, fjerner dioden den negative halvperiode, da anoden i denne halvperiode er negativ i forhold til katoden.

Diagram B



ek075-02.CDR

Under den positive halvperiode kan dioden lede, da anoden her er positiv i forhold til katoden.

Der fremkommer altså under den positive halvperiode et spændingsfald over belastningsmodstanden.

Dette spændingsfald i form og amplitude lig med indgangsspændingens positive halvperiode, når man ser bort fra det meget lille spændingsfald over diodens indre modstand.

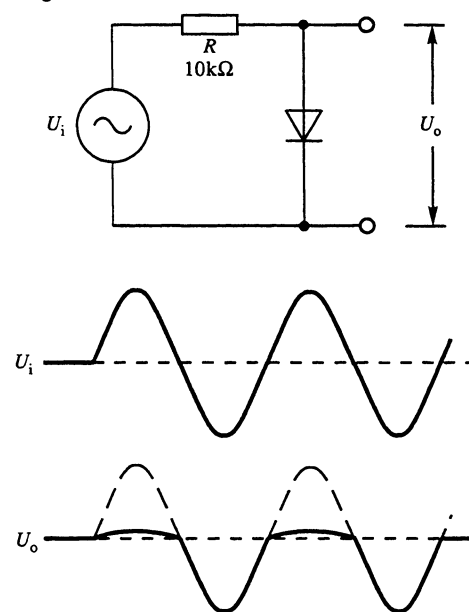
Ved at forspænde dioden med en DC-spænding kan det niveau, hvor dioden åbner og lukker, gøres forskellig fra 0 volt.

Paralleldiodebegrænser

Dioden kan benyttes som begrænser på anden måde, idet den anbringes parallelt med belastningen.

I diagram C er dioden forbundet således, at den begrænser den positive halvperiode af signalet.

Diagram C



ek075-03.CDR

Når den positive halvperiode påtrykkes, kan dioden lede, hvilket bevirker, at der på samme måde som i serie-diodebegrænseren går en strøm i en spændingsdeler, der her består af modstanden R og diodens ledemodstand på $\leq 10 \Omega$ for Si-dioder.

Da udgangsterminalerne her ligger over dioden, bliver udgangsspændingen i den positive halvperiode af indgangssignalet meget lille.

Når indgangsspændingen er positiv, bliver udgangsspændingen altså klippet eller begrænset til praktisk talt 0 volt.

I den negative halvperiode af indgangsspændingen er anoden negativ i forhold til katoden, og dioden leder ikke.

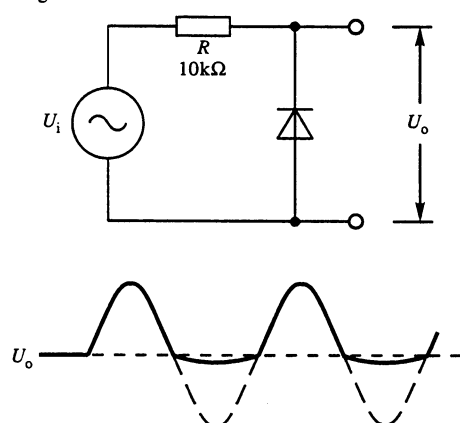
Der er følgelig ikke noget spændingsfald over modstanden på $10 \text{ k}\Omega$.

Da dioden altså virker som en uendelig stor modstand, vil man kunne måle indgangsspændingen over udgangsterminalerne.

Udgangsspændingen bliver derfor lig med indgangsspændingen i dennes negative halvperiode.

Vendes dioden, som vist i diagram D, leder det, når indgangssignalet er negativt, dvs. næsten hele den påtrykte spænding lægger sig som spændingsfald over modstanden og kun en lille del over dioden.

Diagram D



ek075-04.CDR

Da udgangsterminalerne ligger over dioden, vil den negative halvperiode praktisk talt være begrænset til 0 volt.

Paralleldiodebegrænser med forspænding

Udgangsspændingen kan begrænses til andre værdier end 0 volt, hvis man giver dioden i paralleldiodebegrænseren en forspænding ved hjælp af et batteri eller spændingsfaldet over en modstand i en spændingsdeler.

Diagrammerne C og D viser to sådanne begrænsede kredsløb, der begge anvender et batteri som forspændingskilde.

Den ene kreds begrænser den positive, den anden den negative halvperiode.

Kreds C er beregnet til at fjerne den del af den positive, halvperiode, der overstiger +5 volt.

Indgangsspændingen har en peak-to-peak værdi på 20 volt.

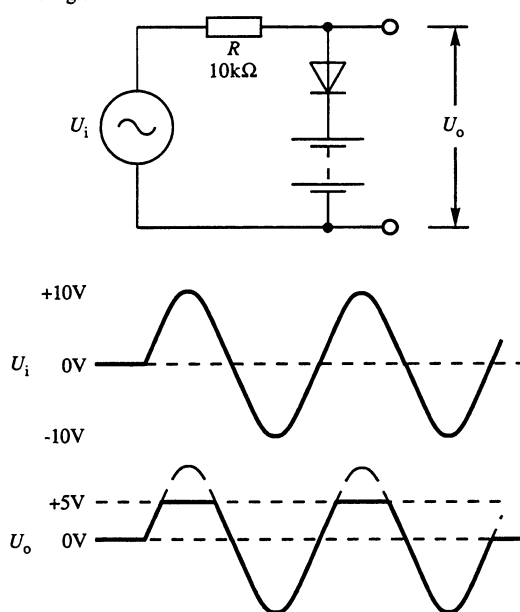
Batteriet, der er indsat mellem katode og stel, giver katoden en positiv forspænding på 5 volt.

Så længe indgangsspændingen er mindre end +5 volt, vil dioden ikke lede, men så snart den når over denne værdi, bliver anoden positiv i forhold til katoden, og der vil gå en strøm i kredsløbet.

Diodens ledemodstand er da meget lille i forhold til modstanden i det øvrige kredsløb, så den øverste udgangsterminal bliver forbundet til forspændingsbatteriets positive pol.

Derfor vil udgangsspændingen, i den del af den positive halvperiode, hvor indgangsspændingen overstiger +5 volt, være på +5 volt, nemlig batterispændingen.

Diagram E



ek075-05.CDR

Forskellen mellem indgangsspændingens positive amplitude og batterispændingen vil i dette tidsrum ligge over modstanden på 10 kΩ.

I diagram D er batteriet forbundet således, at anoden bliver 5 volt negativ i forhold til katoden.

Så længe indgangsspændingen er positiv eller mindre negativ end batterispændingen, virker dioden som en uendelig stor modstand, og udgangsspændingen er lig med indgangsspændingen.

Begrænserkredsløb

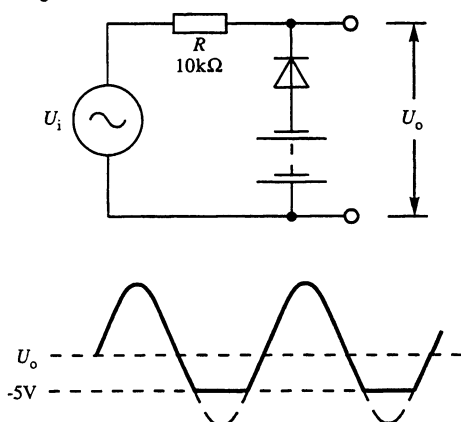
Når denne bliver mere negativ end batterispændingen, er katoden negativ i forhold til anoden, og dioden leder da.

Mellem den øverste udgangsklemme og batteriets negative pol er der da kun en meget lille modstand, nemlig diodens ledemodstand, der er minimal i forhold til modstanden i det øvrige kredsløb.

Derfor bliver den negative halvperiode af udgangsspændingen begrænset til -5 volt.

Paralleldiodebegrænseren kan også begrænse indgangssignalet, således at udgangssignalet kun indeholder spidserne af indgangssignalet.

Diagram F

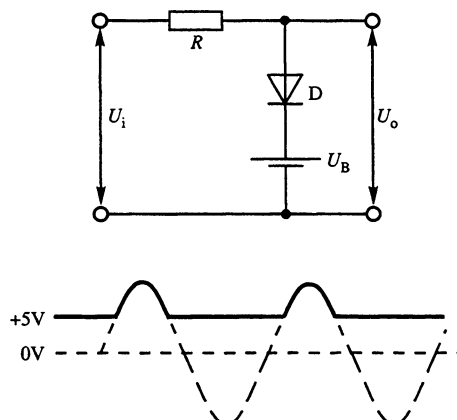


ek075-06.CDR

I kredsløb G leder dioden i hele den del af indgangssignalet, der er lavere end forspændingsbatteriets positive spænding.

Udgangsspændingen varierer i dette tilfælde mellem batteriets positive spænding og indgangsspændingens positive spidser.

Diagram G

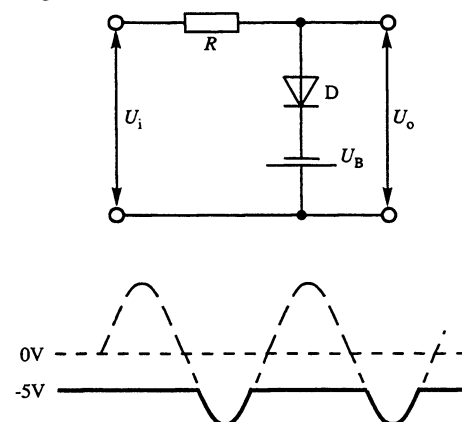


ek075-07.CDR

I kredsløb H leder dioden, når indgangsspændingen er over forspændingsbatteriets negative spænding.

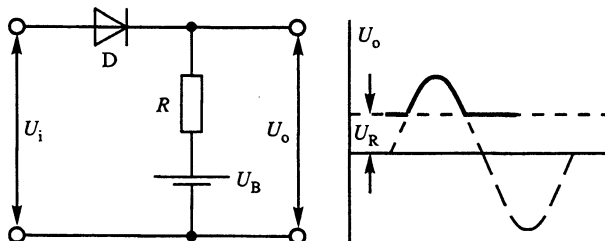
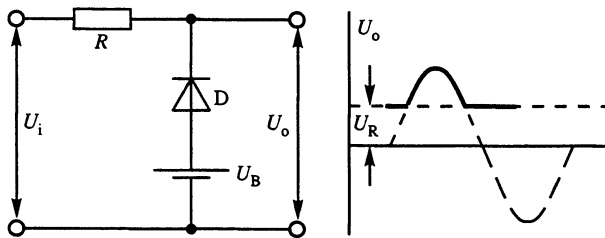
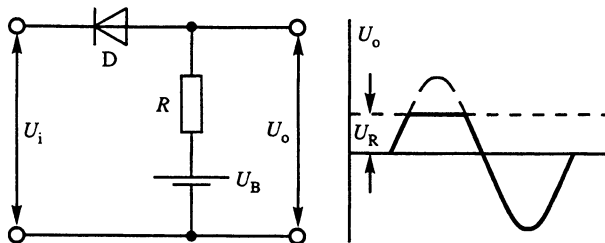
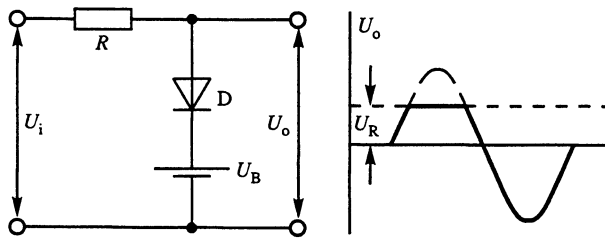
Udgangsspændingen varierer derfor mellem batteriets negative spænding og indgangsspændingens negative spidser.

Diagram H



ek075-08.CDR

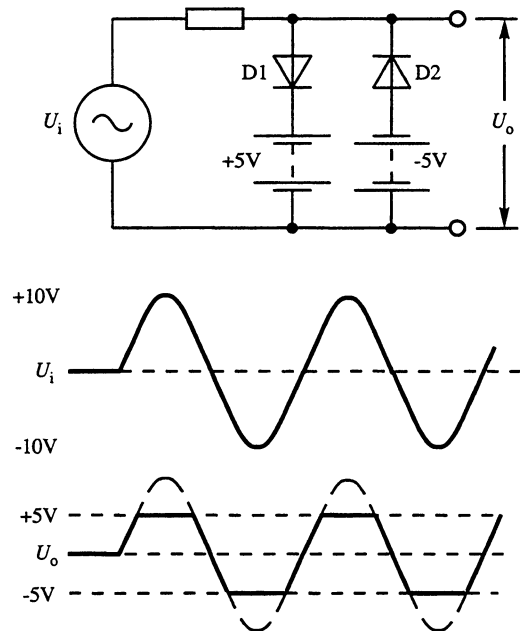
Sammenligning mellem forspændte serie- og paralleldiodebegrænsere



ek075-09.CDR

Dobbelt diodebegrænsning

Når to dioder med forspænding forbindes som vist, vil både de negative og de positive halvperioder af udgangsspændingen være begrænset, og man får som resultat en kurveform, der næsten er en firkantspænding.



ek075-10.CDR

Den amplitude, ved hvilken begrænsningen sker, kan i begge halvperioder ændres ved hjælp af batterierne, der leverer forspænding.

I det viste kredsløb begrænser D1 den positive halvperiode og D2 den negative.

□

Clampingkredsløb

Clampingkredsløb

Et clampingkredsløb er i stand til at ændre reference-linien for en vekselspænding på en sådan måde, at vekselspændingen kommer til at arbejde enten kun i positiv retning eller kun i negativ retning fra denne referencelinie.

Diodeclamper

I illustrationen vises et simpelt clampingkredsløb, som idet følgende vil blive beskrevet i enkeltheder.

Den påtrykte spænding er en firkantspænding med frekvensen 50 kHz og med en amplitude, der varierer fra +5 til -5 volt, altså en peak-to-peak værdi på 10 volt.

I løbet af en periode er der to forskellige tidskontakter i kredsløbet, en kort i den ene og en lang i den anden halvperiode.

I startøjeblikket er kondensatoren afladet.

Når man påtrykker den første positive halvperiode, vil kondensatoren oplades mod den påtrykte spænding på +5 volt i 10 μ s.

Den positive påtrykte spænding vil bevirke, at dioden leder.

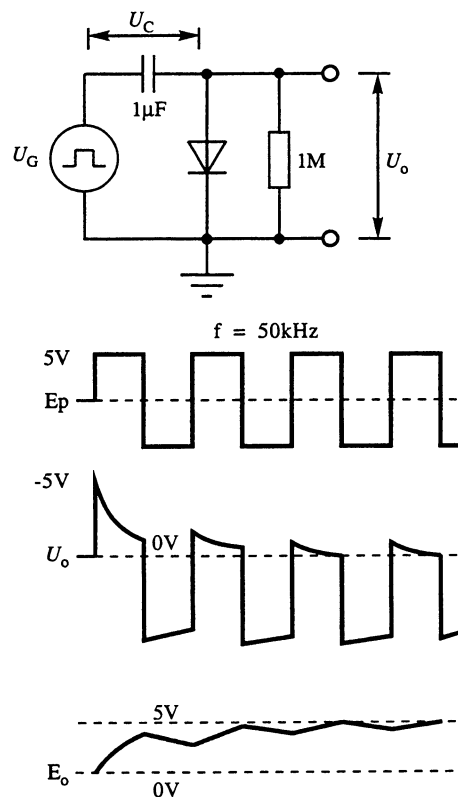
Når dioden leder, har den en indre modstand på ca. 10 ohm.

Tidskontakten for opladningen af kondensatoren bliver da ca. 10 μ s, dvs. lig med tiden for en halvperiode.

Derfor vil kondensatoren i løbet af den første positive halvperiode blive opladet til 63,2% af den påtrykte spænding på +5 volt, hvilket giver omtrent 3,1 volt.

I den påfølgende negative halvperiode påtrykkes kredsen -5 volt.

Både kondensatorspændingen på 3,1 volt og den påtrykte spænding vil sende en strøm gennem modstanden på 1 Mohm.



ek076-01.CDR

I den halvperiode er den påtrykte spænding for dioden negativ, hvorfor dioden ikke vil lede.

Kredsløbets tidskonstant bliver da 1 sekund.

Kondensatorspændingen og den påtrykte spænding har begge samme polaritet i forhold til modstanden, hvorfor de sammenlagt giver spændingen over modstanden.

Resultatet bliver, at der i den første negative halvperiode ligger en spænding på -8,1 volt over modstanden og dermed over udgangsklemmerne.

Tidskonstanten er nu 100.000 gange så lang som tiden for en halvperiode, og kondensatorspændingen vil holde sig næsten konstant.

Ved begyndelsen af den næste halvperiode, som er negativ, har kondensatoren en spænding på næsten 3,1 volt, der i kredsløbet virker i modsat retning af den påtrykte spænding på 5 volt og bevirker, at der kun bliver 5 til 3,1 eller 1,9 volt til at sende en strøm rundt i kredsløbet.

Da tidskonstanten på grund af den positive spænding på dioden er kort, vil kondensatoren oplades 63,2% af 1,9 eller ca. 1,2 volt.

Disse 1,2 volt adderes til den allerede eksisterende kondensatorspænding på 3,1 volt, og man ser, at kondensatoren ved begyndelsen af den næste halvperiode, som er negativ, har en spænding på 3,1 plus 1,2 volt = 4,3 volt.

Under den negative halvperiode er afladningen af kondensatoren kun ringe, og kondensatorspændingen bevirker sammen med den påtrykte spænding, at spændingen over modstanden er lig med 5,0 + 4,3 volt = 9,3 volt.

Kondensatoren vedbliver i de positive halvperioder at oplades imod den påtrykte spænding på +5 volt, indtil den efter 5 tidskonstanter opladning er praktisk talt opladet.

Når man har nået den fulde ladning for kondensatoren, vil hver positiv halvperiode give 0 volt over udgangen, mens de negative halvperioder giver kondensatorspændingen plus den optrykte spænding = -10 volt.

Kredsløbet har altså bragt firkantspændingen med hele dens peak-to-peak værdi til at arbejde fra nul volt i negativ retning til -10 volt, hvorfor kredsløbet kaldes negativt clampingkredsløb eller blot negativ clamper.

Når først indsvingsforløbet er færdigt, vil dioden kun lede netop så længe i de positive halvperioder, at strømmen kan genopbygge den fulde ladning på kondensatoren, idet afladningen i de negative halvperioder på grund af den meget lange tidskonstant er meget ringe.

Det clampingkredsløb, der lige er omtalt, er et negativt clampingkredsløb, da det flytter kurven i negativ retning.

Det er let at ændre kredsløbet, så det clamper positivt.

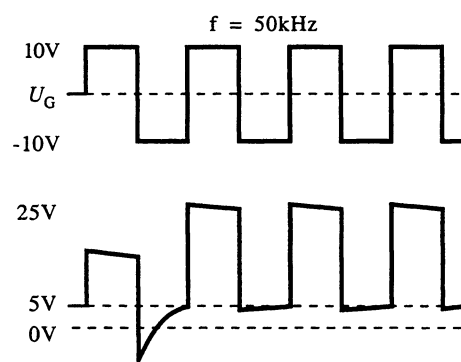
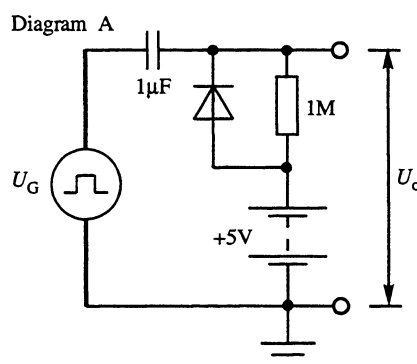
Man skal blot vende dioden, så den leder og derved giver kort tidskonstant i de negative halvperioder.

Clampere med forspænding

En clamper med forspænding giver en referencelinie for udgangsspændingen, forskellig fra nul volt.

Dette opnås ved at give dioden i clamperen en forspænding, en jævnspænding, der har en amplitude og polaritet som den ønskede referencelinie.

Det eneste, der adskiller en sådan clamper fra de tidligere omtalte, er den DC-spænding, der indføres i kredsen i serie med dioden.



ek076-02.CDR

I diagram A er tegnet en positiv clamper med en forspænding på +5 volt.

Denne forspænding bevirker, at hele firkantspændingskurven forskydes 5 volt i positiv retning.

Uden forspændingen ville udgangsspændingen arbejde fra nul i positiv retning til +20 volt, men med forspændingen ændres referencespændingen til +5 volt, og udgangsspændingen arbejder ud fra denne værdi til +25 volt.

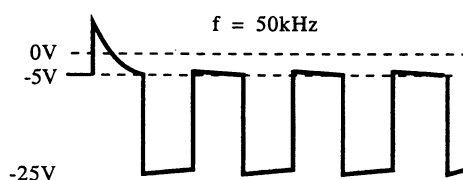
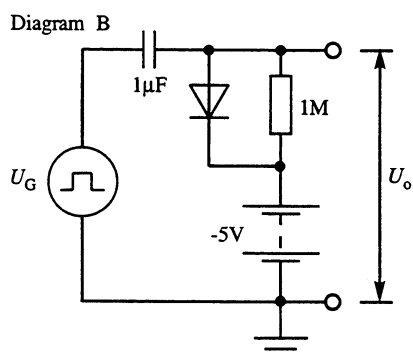
Uden indgangsspænding vil man kunne udtage en spænding på +5 volt over udgangsklemmerne.

Når indgangssignalet påtrykkes, vil der over modstanden på 1 Mohm ligge en firkantsspænding, der varierer mellem 0 og +20 volt på grund af kredsløbets virkemåde som positiv clamber.

Da forspændingsbatteriet sidder i serie med modstanden på 1 Mohm, bliver udgangsspændingen lig med spændingen over modstanden plus batterispændingen.

I dette tilfælde bliver udgangsspændingen altså en firkantsspænding, der arbejder fra batterispændingens +5 og 20 volt i positiv retning til +25 volt og tilbage til referencespændingen igen.

I diagram B er tegnet en negativ clamber, der clamber udgangsspændingen til at arbejde fra -5 volt og i negativ retning.

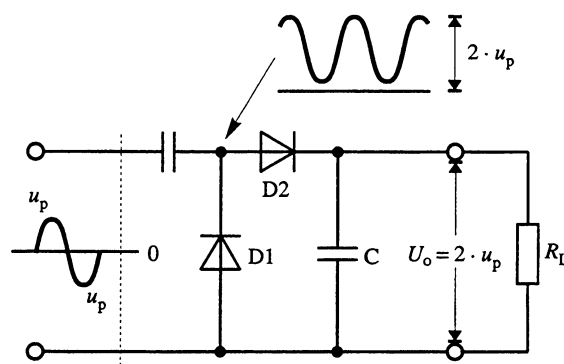


ek076-03.CDR

Spændingsdoblere

Clamperen indgår i en speciel ensretterkobling, hvor DC-udgangsspændingen er dobbelt så stor som ved en traditionel ensretning.

Ensretterkredsløbet med clamperen kaldes for en "spændingsdoblere".



ek076-04.CDR

Den positive clamber forsyner ensretteren med en sinus, der er clamped til 0 volt og har amplitude, der er lig med indgangssignalets u_{pp} .

Den clamped spænding bliver ensrettet af D2, lade-kondensatoren C oplades til en DC-spænding, der er lig med indgangssignalets u_{pp} .

Kredsløbet kan ikke tåle store belastninger, da udgangsspændingen herved falder.

Spændingsdoblere anvendes ofte i DC-prober eller i højspændingsforsyningen til oscilloskoper og fjernsyn.

□

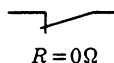
Transistoren som switch

Den ideelle switch

Den ideelle switch (kontakt) er en komponent, hvori der ved strømgennengang (stilling ON) ikke afsættes nogen effekt, dvs. overgangsmodstanden er uendelig lille.

I switchens OFF-stilling bør modstanden derimod være uendelig stor.

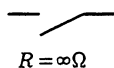
Desuden bør tiden, som medgår til at bringe switchen fra den ene stiling til den anden, være uendelig lille.



$$R = 0\Omega$$

ed038-01.ILL

Lukket kontakt - Stilling ON



$$R = \infty\Omega$$

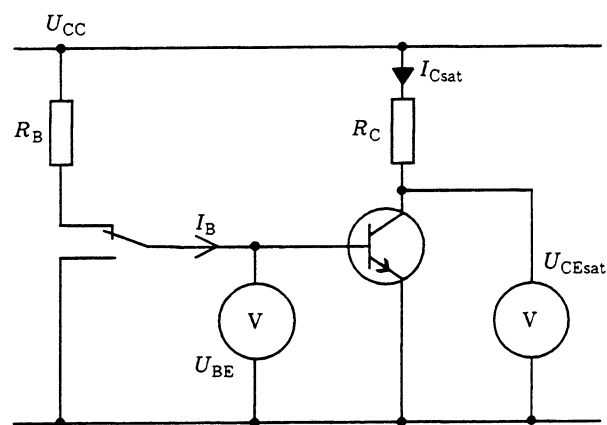
ed038-02.ILL

Åben kontakt - Stilling OFF

I praksis er det ikke muligt at opnå disse ideelle forhold, men ved valg af de rigtige komponenter og konstruktioner kan man nå langt.

Transistoren som switch

En fordel ved at anvende en transistor som switch ligger i den hastighed, hvormed man kan styre modstanden mellem kollektor og emitter fra en meget høj til en meget lav værdi ved hjælp af en meget lille styrestrøm ind på basis.

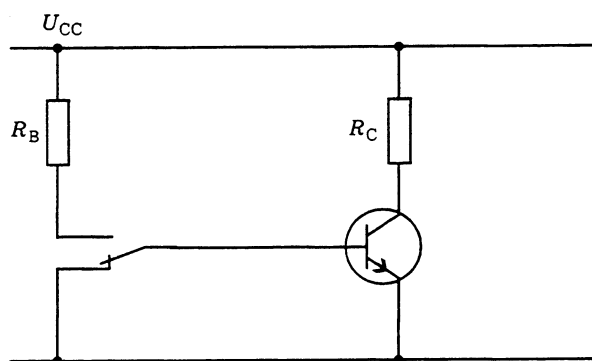


ed038-03.ILL

Stilling ON

Ledes en strøm ind på basis, vil kollektor-emittermodstanden falde til en lav værdi, og strømmen gennem R_C vil stige til sin maksimale værdi:

$$I_{C \text{ maks.}} = \frac{U_{CC}}{R_C}$$



ed038-04.ILL

Stilling OFF

Reduceres I_B til nul, vil kollektor-emittermodstanden antage en stor værdi, og I_C vil antage værdien nul.

Den simple kobling, som vist på tegningen på foregående side, er en fundamental del af en lang række impuls kredse. Transistoren tilføres basisstrøm via modstanden R_B og skal da som regel mættes. Dette kræver en basisstrøm af størrelsen

$$I_B = \frac{I_{C\text{sat}}}{h_{FE}}$$

$I_{C\text{sat}}$ er den kollektorstrøm, der går, når transistoren er mættet.

$$h_{FE} \text{ er DC-strømførstærkningen - } h_{FE} = \frac{I_{C\text{sat}}}{I_B}$$

h_{FE} kan variere betydeligt fra det ene eksemplar til det andet af en bestemt transistortype, fx BC547. Fabrikanten angiver altid minimumsværdier for h_{FE} ved nærmere angivne driftsbetingelser. Man må dimensionere kredse efter denne $h_{FE\text{min.}}$, således at man sikrer, at selv den "dårligste" transistor mættes.

$I_{C\text{sat}}$ og I_B kan findes ved følgende udtryk:

$$I_{C\text{sat}} = \frac{U_{CC} - U_{CE\text{sat}}}{R_C}$$

$$R_C = \frac{U_{CC} - U_{CE\text{sat}}}{I_B}$$

$$I_B = \frac{U_{CC} - U_{BE}}{R_B}$$

$$R_B = \frac{U_{CC} - U_{BE}}{I_B}$$

Sammenlignet med U_{CC} er $U_{CE\text{sat}}$ og U_{BE} relativt små spændinger (mindre end 1 V), således at man i praksis kan se bort fra dem, i hvert fald ved overslagsberegning, hvilket normalt er fuldt tilstrækkeligt.

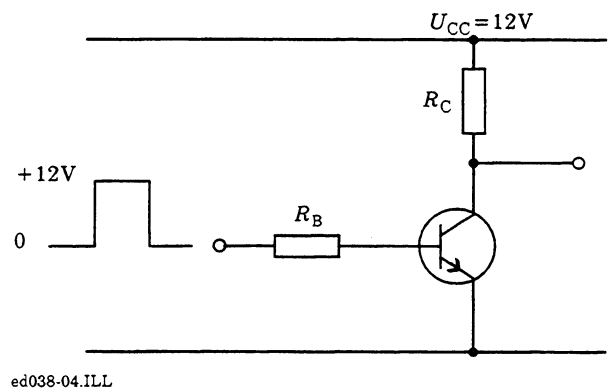
Beregningerne af $I_{C\text{sat}}$ og I_B vil derefter se således ud:

$$I_{C\text{sat}} = \frac{U_{CC}}{R_C}$$

$$I_B = \frac{U_{CC}}{R_B}$$

Dimensionering af simpelt switchtrin

For at anskueliggøre fremgangsmåden ved dimensionering af et simpelt switchtrin vil vi gennemregne et taleksempel henholdsvis "fuldt ud" og med overslag.



Data:

- $U_{CE\text{sat}} = 0,2 \text{ V}$
- $U_{BE} = 0,7 \text{ V}$
- $h_{FE\text{min.}} = 50$ (ved 8 mA)
- $I_{C\text{sat}} = 8 \text{ mA}$
- $U_{CC} = 12 \text{ V}$

I eksemplet kobles switchtrinnet til og fra med en positiv impuls på +12 V ind på basis som vist.

Sikker mætning af transistoren kræver:

$$I_B = \frac{I_{C\text{sat}}}{h_{FE\text{min.}}} = \frac{8}{50} = 0,16 \text{ mA}$$

For at kompensere for variationer i driftsspændingen og komponenttolerancer vælger man ofte at øge I_B med 50% i forhold til den teoretiske værdi:

$$I_B = 0,16 \text{ mA} + 50\% = 0,24 \text{ mA}$$

R_B og R_C kan herefter beregnes ved hjælp af tidligere angivne formler.

$$R_B = \frac{U_{CC} - U_{BE}}{I_B} = \frac{12 - 0,7}{0,24 \cdot 10^{-3}} = 47.083 \, \Omega$$
$$= 47 \, \text{k}\Omega$$

$$R_C = \frac{U_{CC} - U_{CEsat}}{I_{Csat}} = \frac{12 - 0,2}{8 \cdot 10^{-3}} = 1.475 \, \Omega$$
$$= 1,5 \, \text{k}\Omega$$

I praksis vil man selvfølgelig runde af til standardværdier som vist.

Regnes der på kredsløbet med overslag, altså hvor der ses bort fra U_{BE} og U_{CEsat} , kommer vi frem til følgende:

$$R_B = \frac{U_{CC}}{I_B} = \frac{12}{24 \cdot 10^{-3}} = 50.000 \, \Omega = 47 \, \text{k}\Omega$$

$$R_C = \frac{U_{CC}}{I_{Csat}} = \frac{12}{8} = 1.500 \, \Omega = 1,5 \, \text{k}\Omega$$

Som det fremgår af de to ovenstående eksempler, er der ikke den store forskel på resultaterne, hvorfor man i praksis vil benytte overslag.

□

Talsystemer

Generelt om talsystemer

Talsystemer

Normalt anvender vi det såkaldte titalsystem, hvor vi tæller i potenser af 10. Oprindelsen til dette talsystem kommer sandsynligvis fra, at man oprindeligt talte på fingrene.

Da man startede med at udvikle elektroniske regnemaskiner, forsøgte man at bruge titalsystemet, men da hver talværdi skal angives som et veldefineret spændingsniveau, forlod man hurtigt dette talsystem til fordel for totalsystemet, hvor der kun findes to værdier, nemlig 1 og 0, som i elektriske kredsløb repræsenteres af henholdsvis spænding eller ingen spænding.

Titalsystemet

For at forstå opbygningen af nye talsystemer er det nødvendigt at se lidt nærmere på det velkendte titalsystem, da alle talsystemer er opbygget på samme måde.

Når vi skriver en talværdi, som fx 5 738, kan vi opdele det, som vist.

| Tusinde | Hundrede | Tiere | Enere |
|---------|----------|-------|-------|
| 5 | 7 | 3 | 8 |

Vi mener altså:

$(5 \cdot 1\,000) + (7 \cdot 100) + (3 \cdot 10) + (8 \cdot 1)$
eller femtusinde syv hundrede tretti otte.

Hvert ciphers position repræsenterer en potens af 10, idet 10 er grundtallet eller radix i titalsystemet.

| 10^3 | 10^2 | 10^1 | 10^0 |
|--------|--------|--------|--------|
| 1 000 | 100 | 10 | 1 |

Det binære talsystem

Grundtal

Det binære talsystem har grundtallet 2. Dette betyder, at hver cifferposition repræsenterer en potens af 2.

| 2^3 | 2^2 | 2^1 | 2^0 |
|-------|-------|-------|-------|
| 8 | 4 | 2 | 1 |

Eksempel $1001_{(2)}$

1001 binært (udtales et-nul-nul-et)

| Ottene | Fiere | Toere | Enere |
|--------|-------|-------|-------|
| 1 | 0 | 0 | 1 |

Hermed menes altså:

$$(1 \cdot 8) + (0 \cdot 4) + (0 \cdot 2) + (1 \cdot 1) = 9_{(10)}$$

Disse binære digits kaldes normalt bits.

Digit = finger, tå (latin).

Hvis man skriver 1001 binært, kan dette gøres som 1001 B eller $1001_{(2)}$ for at markere, hvilket talsystem der arbejdes i.

For hver bit, man rykker mod venstre i et binært tal, stiger værdien til det dobbelte, hvilket svarer til, at man har ganget tallet med 2.

$$0110 = 6_{(10)}$$

Der rykkes 1 bit til venstre

$$1100 = 12_{(10)}$$

For hver bit, man rykker mod højre i et binært tal, falder værdien til det halve, hvilket svarer til, at man har divideret tallet med 2.

$$0110 = 6_{(10)}$$

Der rykkes til højre

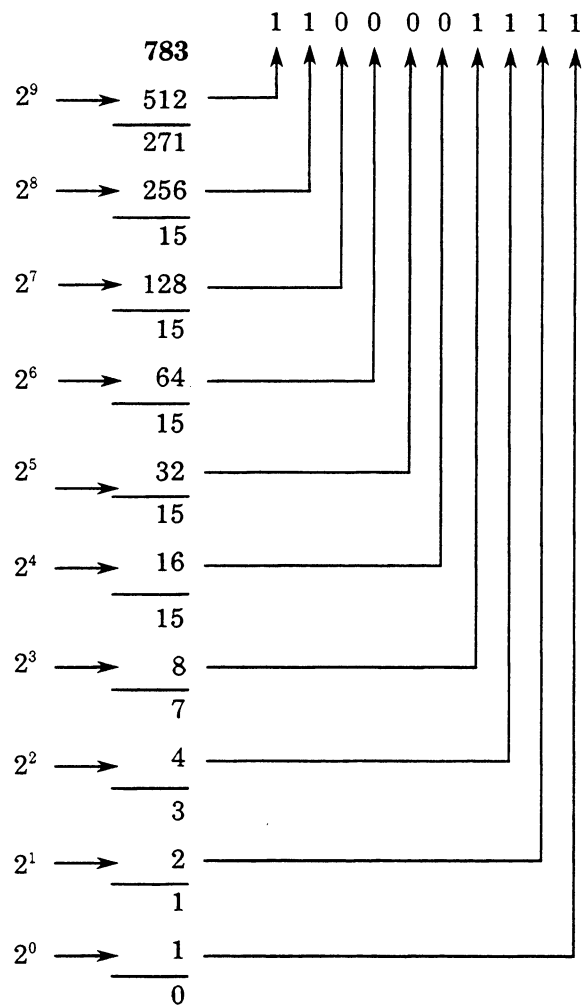
$$0011 = 3_{(10)}$$

Konvertering af hele tal

Konvertering fra decimaltal til binærtal

Ved konvertering fra decimaltal til binærtal finder man først den højeste potens af 2, som kan gå op i tallet. Derefter undersøges det, hvilke potenser af 2 der er indeholdt i tallet, der fortsættes ned til 1. For hver potens, der kan være i resttallet, skrives "1" i resultatet.

Eksempel: $783_{(10)}$



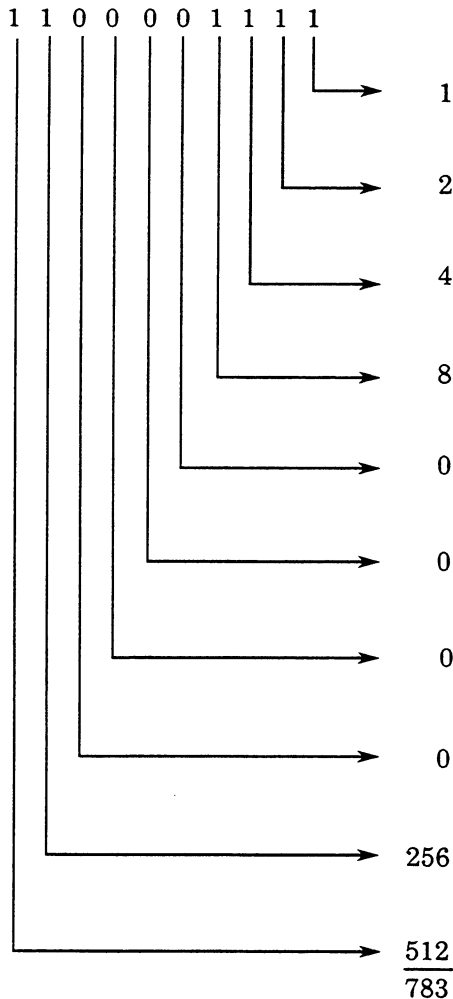
re236-01

Decimal- til binærkonvertering

Konvertering fra binærtal til decimaltal

Ved konvertering fra binærtal til decimaltal findes decimalværdien for 1'erne i det binære tal, og disse tal adderes.

Konverteringen foregår nemmest, når man begynder fra mindst betydende bit.



re236-02

Binær- til decimalkonvertering

Det hexadecimale talsystem

Grundtal

I det hexadecimale talsystem er grundtallet 16. Dette betyder, at der skal anvendes 16 forskellige symboler til at repræsentere mængderne fra 0 til 15. Fra 0 til 9 anvendes samme symboler som i talsystemet, fra 10 til 15 anvendes bogstaverne fra A til F.

Talrækken

Den hexadecimale talrække kommer til at se således ud:

| Hexadecimal | Decimal | Binær |
|-------------|---------|-------|
| 0 | 0 | 00000 |
| 1 | 1 | 00001 |
| 2 | 2 | 00010 |
| 3 | 3 | 00011 |
| 4 | 4 | 00100 |
| 5 | 5 | 00101 |
| 6 | 6 | 00110 |
| 7 | 7 | 00111 |
| 8 | 8 | 01000 |
| 9 | 9 | 01001 |
| A | 10 | 01010 |
| B | 11 | 01011 |
| C | 12 | 01100 |
| D | 13 | 01101 |
| E | 14 | 01110 |
| F | 15 | 01111 |
| 10 | 16 | 10000 |
| 11 | 17 | 10001 |
| 12 | 18 | 10010 |

Positionsværdierne i det hexadecimale talsystem er:

| 16^3 | 16^2 | 16^1 | 16^0 |
|--------|--------|--------|--------|
| 4096 | 256 | 16 | 1 |

Det kan umiddelbart virke lidt uoverskueligt at blande tal og bogstaver, men det kræver som regel kun en kort tilvænning for at blive dus med systemet.

Omregning

Man kan naturligvis omregne mellem hexadecimale og andre talsystemer på samme måde, som vi har set mellem binær og decimal, men da det hexadecimale talsystem i grunden blot er en forkortet måde at skrive binære tal på og hovedsagelig anvendes ved computere, vil man sjældent have brug for at foretage en omregning.

Hvis man i stedet ser på de enkelte cifre, har disse jo værdierne 1, 16, 256, 4096, osv.

□

Logiske kredse

Logiske begreber

Definitionen på ordet "logik" kommer af "læren om fornuftig tænkning". Logik er altså en fornuftig følge af en forudgående hændelse.

Digitalteknikken er baseret på sådanne logiske følger. Man har forsøgt at systematisere logikken i symboler og kredsløb. De logiske symboler angiver, hvilke betingelser der skal være til stede for at opnå et bestemt resultat. Et sådant resultat kan kun besvares med ja eller nej.

Et resultat eller svar kan i digitalteknikken opnås på forskellig vis.

Inden for elektronikken opnås dette ved hjælp af elektriske spændingsniveauer. Høj spænding angiver logisk 1, og lav spænding angiver logisk 0.

Er der tale om pneumatik eller hydraulik, er det luft-, henholdsvis væsketryk.

Gates

De logiske enheder, der skal behandle de spørgsmål, der stilles, kaldes gates. En gate er en "låge", som åbner (giver en høj spænding på udgangen), når de rigtige betingelser er til stede på indgangen. Disse gates består af switch-transistorer i en integreret kreds.

De logiske gates kan opdeles i tre grundenheder:

- AND-gate
- OR-gate
- NOT-gate (inverter)

Ud fra disse tre grundenheder kan der sammensættes andre enheder:

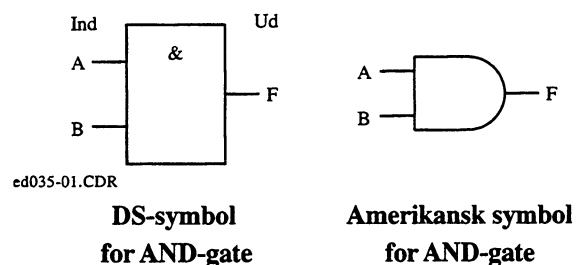
- NAND-gate (NAND = Not AND)
- NOR-gate (NOR = Not OR)

Til analyse og konstruktion af logiske kredsløb benytter man sig af en speciel regningsart, som kaldes "Booles algebra".

Logiske enheder

AND-gate

AND-gaten (på dansk OG-gate) er, som navnet fortæller, en gate, som kræver, at flere betingelser skal være opfyldt samtidig.



AND-gaten svarer ja = høj på udgangen F, hvis både indgangene A og B er høje.

Dette kan beskrives ved hjælp af en funktionstabel.

| B | A | Y |
|---|---|---|
| L | L | L |
| L | H | L |
| H | L | L |
| H | H | H |

Det samme kan beskrives ved hjælp af en sandhedstabel.

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

AND-gaten er her vist med kun to indgangsvariable (A og B). Der findes gates med flere indgangsvariable (3, 4 og 8). Dette betyder blot, at funktionstabellen bliver større.

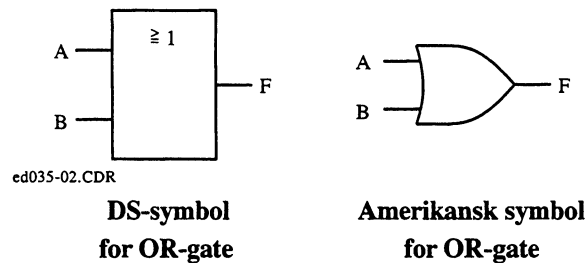
Det gælder for AND-gaten, at alle indgange skal være høje, før udgangen vil gå høj.

Det booleske udtryk for en to-input AND:

$$A \cdot B = F \quad (\text{læses : A og B})$$

OR-gate

OR-gaten (på dansk ELLER-gate) er, som navnet fortæller, en gate, som kan tilfredsstilles af enkeltstående betingelser.



OR-gaten svarer ja = høj på udgangen F, hvis A eller B eller begge indgange er høje.

Dette beskrives i sandhedstabellen.

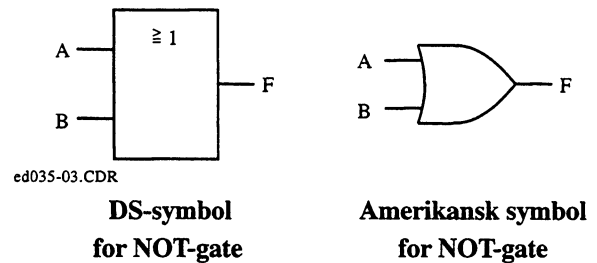
| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

Det booleske udtryk for en to-input OR:

$$A + B = F \quad (\text{læses : A eller B})$$

NOT-gate

NOT-gaten (inverteren) vender indgangssignalet til det modsatte.



Hvis inverteren tilføres en høj på indgangen A, svarer den med lav på udgangen F og modsat.

Dette beskrives i sandhedstabellen.

| A | F |
|---|---|
| 0 | 1 |
| 1 | 0 |

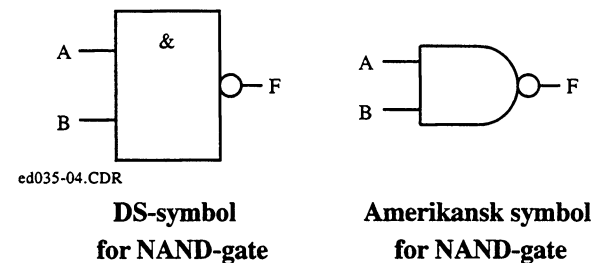
Der er altid kun en indgang og en udgang på en NOT-gate.

Det booleske udtryk for en inverter:

$$\overline{A} = F \quad (\text{læses A inverteret})$$

NAND-gate

NAND-gaten er sammensat af en AND-gate efterfulgt af en NOT-gate (Not AND = NAND).



NAND-gaten svarer lav på udgang F, hvis begge indgange er høje. For alle andre kombinationer af indgangene A og B svarer udgangen med høj.

Dette beskrives i sandhedstabellen.

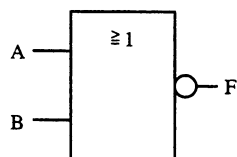
| B | A | F |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Det booleske udtryk for en inverter:

$$\overline{A \cdot B} = F \quad (\text{læses A og B inverteret})$$

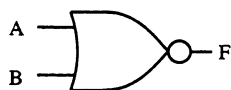
NOR-gate

NOR-gaten er sammensat af en OR-gate efterfulgt af en NOT-gate (Not OR = NOR).



ed035-05.CDR

DS-symbol
for NOR-gate



Amerikansk symbol
for NOR-gate

NOR-gaten svarer høj på udgangen F, hvis begge indgange er lave. For alle andre kombinationer af indgangene A og B svarer udgangen lav.

Dette beskrives i sandhedstabellen.

| B | A | F |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Det booleske udtryk for en inverter:

$$\overline{A + B} = F \quad (\text{læses A og B inverteret})$$

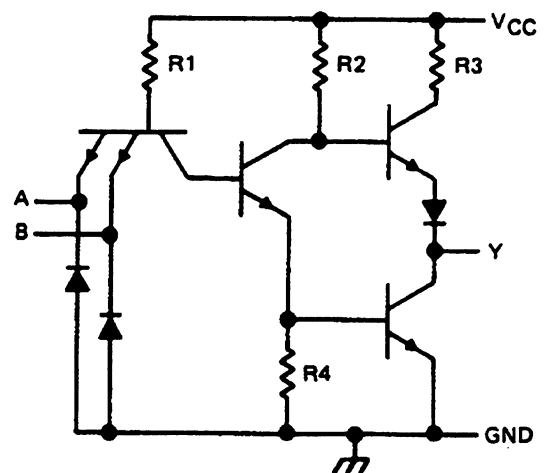
Elektrisk opbygning og data

TTL opbygning

TTL (Transistor-Transistor-Logik) er den teknik, som vi her vil undersøge lidt nærmere. Vi vil tage udgangspunkt i en "SN 7400" fra Texas Instruments.

7400 er en standardgate, som indeholder 4 stk. to-input NAND-gates med totempole-udgang.

I databogen findes alle data for denne gate. Vi vil her se lidt nærmere på nogle af de mest relevante.



| CIRCUIT | R1 | R2 | R3 | R4 |
|---------|------|--------|-------|------|
| '00 | 4 kΩ | 1.6 kΩ | 130 Ω | 1 kΩ |

ed001-01.TIF

På ovenstående figur ses den elektriske opbygning af en af de fire NAND-gates.

På indgangssiden ses, hvorledes A- og B-indgangene føres direkte ind på hver sin emitterterminal på den første transistor.

De to dioder til stel er til beskyttelse af indgangen.

Den næste transistor er en splitload-fasevender eller driver, som føder de to udgangstransistorer. Udgangstransistorerne sidder i en slags push pull-kobling (to transistorer stablet oven på hinanden, deraf navnet - totempole-udgang).

Driveren sørger for 180° faseforskel på signalerne til de to udgangstransistorer.

Dette resulterer i to forskellige stillinger af udgangen.

Hvis den øverste transistor er off, og den nederste er on, bliver udgangen Y trukket på lavt niveau.

Hvis den øverste transistor er on, og den nederste er off, bliver udgangen høj.

Spænding og strøm på gatens udgang

recommended operating conditions

| | SN5400 | | | SN7400 | | | UNIT |
|--------------------------------------|--------|-----|-------|--------|-----|-------|------|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| V_{CC} Supply voltage | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| V_{IH} High-level input voltage | 2 | | | 2 | | | V |
| V_{IL} Low-level input voltage | | | 0.8 | | | 0.8 | V |
| I_{OH} High-level output current | | | - 0.4 | | | - 0.4 | mA |
| I_{OL} Low-level output current | | | 16 | | | 16 | mA |
| T_A Operating free-air temperature | - 55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

| PARAMETER | TEST CONDITIONS † | SN5400 | | | SN7400 | | | UNIT |
|-----------|---|--------|------|-------|--------|------|-------|------|
| | | MIN | TYP‡ | MAX | MIN | TYP‡ | MAX | |
| V_{IK} | $V_{CC} = \text{MIN}$, $I_I = -12 \text{ mA}$ | | | - 1.5 | | | - 1.5 | V |
| V_{OH} | $V_{CC} = \text{MIN}$, $V_{IL} = 0.8 \text{ V}$, $I_{OH} = -0.4 \text{ mA}$ | 2.4 | 3.4 | | 2.4 | 3.4 | | V |
| V_{OL} | $V_{CC} = \text{MIN}$, $V_{IH} = 2 \text{ V}$, $I_{OL} = 16 \text{ mA}$ | | 0.2 | 0.4 | | 0.2 | 0.4 | V |
| I_I | $V_{CC} = \text{MAX}$, $V_I = 5.5 \text{ V}$ | | | 1 | | | 1 | mA |
| I_{IH} | $V_{CC} = \text{MAX}$, $V_I = 2.4 \text{ V}$ | | | 40 | | | 40 | µA |
| I_{IL} | $V_{CC} = \text{MAX}$, $V_I = 0.4 \text{ V}$ | | | - 1.6 | | | - 1.6 | mA |
| $I_{OS}§$ | $V_{CC} = \text{MAX}$ | - 20 | | - 55 | - 18 | | - 55 | mA |
| I_{CCH} | $V_{CC} = \text{MAX}$, $V_I = 0 \text{ V}$ | | 4 | 8 | | 4 | 8 | mA |
| I_{CCL} | $V_{CC} = \text{MAX}$, $V_I = 4.5 \text{ V}$ | | 12 | 22 | | 12 | 22 | mA |

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time.

switching characteristics, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$ (see note 2)

| PARAMETER | FROM (INPUT) | TO (OUTPUT) | TEST CONDITIONS | MIN | TYP | MAX | UNIT |
|-----------|-----------------|----------------|--|-----|-----|-----|------|
| t_{PLH} | A or B | Y | $R_L = 400 \Omega$, $C_L = 15 \text{ pF}$ | | 11 | 22 | ns |
| t_{PHL} | | | | | 7 | 15 | ns |

ed001-05.TIF

Kigger vi lidt nærmere på databladet, kan vi finde de data, som fortæller noget om udgangen.

Først spændingerne på udgangen ved henholdsvis high- og low-level:

$$V_{OH} = \text{min. } 2,4 \text{ V} \quad V_{OL} = \text{maks. } 0,4 \text{ V}$$

V står for voltage (spænding), O står for output (udgang), H og L står for henholdsvis high- og low-level.

Dette fortæller, at udgangen kommer med en spænding på mindst 2,4 V, når denne er høj. Ligeledes, at spændingen maksimalt kommer op på 0,4 V, når udgangen er lav.

Strømmene, som løber i udgangen ved henholdsvis højt og lavt niveau, findes som:

$$I_{OH} = -0,4 \text{ mA} \quad I_{OL} = 16 \text{ mA}$$

Minustegnet foran I_{OH} fortæller, at strømmen løber ud af gaten.

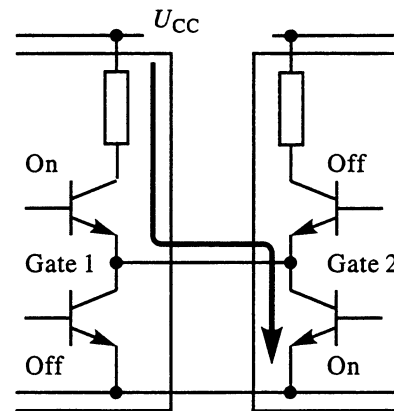
Den øverste transistor i udgangen er on, så derfor vil strømmen løbe fra forsyningen U_{CC} , gennem den åbne transistor og ud af gaten. Nogle kalder også I_{OH} for source-current (kildestrømmen - det løber fra "kilden" og ud).

I_{OL} har intet minustegn (dermed et underforstået plus-tegn), dette indikerer, at strømmen løber ind i gaten.

Nu er den nederste transistor i udgangen on og vil dermed danne en forbindelse fra udgangen til stel. Strømmen må altså nu komme udefra og løbe ind i gaten, derfra videre til stel igennem den nederste transistor.

I_{OL} kaldes også for sink-current (strømmen skal altså "synkes" af gaten).

Hvis to udgange forbindes sammen, vil det helt givet gå galt på et eller andet tidspunkt.



ed001-19.CDR

Ovenstående tegning viser to gateudgange, som er forbundet sammen.

Den ene udgang er høj, og den anden er lav. Dette resulterer i en meget kraftig strøm, som løber fra U_{CC} igennem den øverste transistor i den ene gate og videre til stel igennem den nederste transistor i den anden gate.

Denne strøm overstiger det maks. tilladelige for gaten.

Totempole-udgange må ikke forbindes sammen.

Spænding og strøm på indgangen

Spændingerne:

- $V_{IH} = \text{Min. } 2,0 \text{ V}$
- $V_{IL} = \text{Maks. } 0,8 \text{ V}$

"I" står for input (indgang).

Her ser vi, at indgangen kræver en spænding på mindst 2,0 V, før denne er et acceptabelt highniveau.

Ligeledes kræver indgangen, at spændingen er under 0,8 V, før denne er et acceptabelt lowniveau.

Spændinger, som befinder sig imellem 0,8 V og 2,0 V, er hverken high eller low, de befinder sig i det forbudte område.

Her vil gaten virke som en almindelig forstærker med ustabilitet og sving til følge.

2,0 V som high og 0,8 V som low er de såkaldte TTL-niveauer.

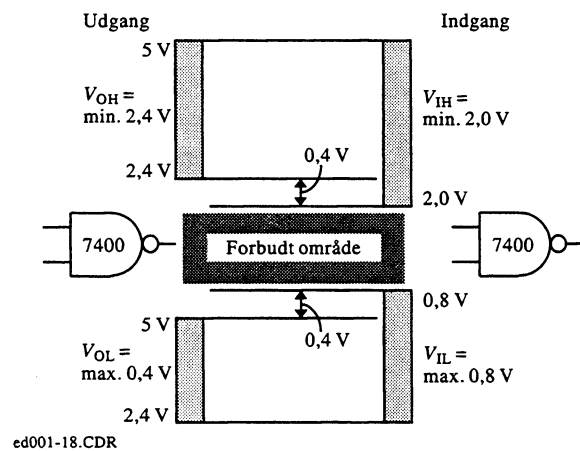
Strømmene:

- $I_{IH} = 0,04 \text{ mA}$
- $I_{IL} = -1,6 \text{ mA}$

Det er også her tilfældet, at strømretningen indikeres ved hjælp af et minustegn eller et underforstået plustegn.

Disse strømme står i direkte forbindelse med I_{OH} og I_{OL} fra den gate, som udstyrer (se punkt 3.5 fan-out og fan-in).

Støjimmunitet



Ovenstående tegning viser en gateudgang til venstre og en gateindgang til højre.

Indgangen stiller nogle krav (TTL-niveauerne V_{IH} min. og V_{IL} maks.).

Udgangen lover (V_{OH} min. og V_{OL} maks.)

Ud af tegningen kan det ses, at der selv i worst-case (det værste tilfælde) vil være et overlap til den gode side på 0,4 V ved både high- og lowlevel.

Dette overlap kaldes Noise-Immunity-Level (støjimmunitetsniveau).

Det betyder med andre ord, at udgangssignalet kan være befængt med op til 0,4 V støj uden at komme ind i det forbudte område.

Fan-out og fan-in

Når en gateudgang skal trække andre gates, bliver den belastet af disses indgange.

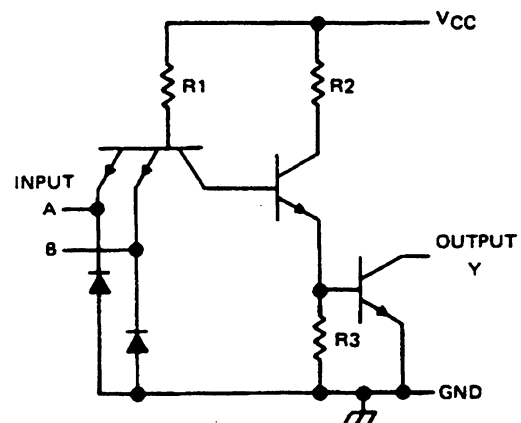
En standardindgang (fx 7400) belaster med $I_{IH} = 0,04 \text{ mA}$ og $I_{IL} = -1,6 \text{ mA}$ (dette er defineret som en fan-in = 1).

Udgangen på 7400 har som bekendt $I_{OH} = -0,4 \text{ mA}$ og $I_{OL} = 16 \text{ mA}$. Det kan heraf ses, at denne udgang kan trække 10 stk. standardindgange (dette er defineret som en fan-out = 10).

Fan-out og fan-in findes altså ikke direkte i databladet, men skal beregnes ud fra de opgivne strømme.

Open collector

Nogle gatefunktioner leveres som open collector (O/C), og disse er, som navnet siger, leveret med kollektoren åben.

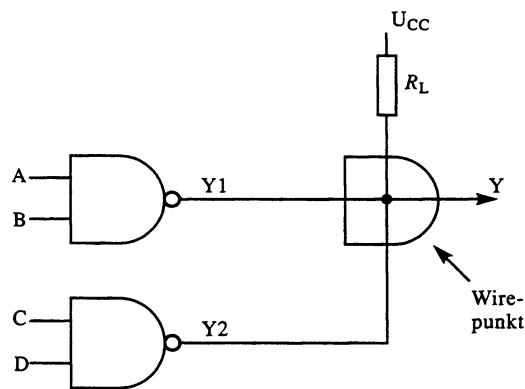


| CIRCUITS | R1 | R2 | R3 |
|----------|------|--------|------|
| '01 | 4 kΩ | 1.6 kΩ | 1 kΩ |

ed001-04.TIF

Ovenstående skitse viser, at der her kræves en udvendig kollektormodstand.

Når der køres med open collector, er det muligt at forbinde flere udgange sammen. Disse skal så forbindes igennem en fælles kollektormodstand (R_L) og danner i knudepunktet en Wired AND.



ed001-17.CDR

På udgangen af de viste NAND gates fås:

$$Y1 = \overline{A \cdot B} \quad \text{og} \quad Y2 = \overline{C \cdot D}$$

Wirepunktet virker som en AND gate, derfor bliver den totale funktion:

$$Y = Y1 \cdot Y2 = (\overline{A \cdot B}) \cdot (\overline{C \cdot D})$$

I det følgende vises et eksempel på beregning af R_L for en open collector-kobling:

combined fan-out and wire-AND capabilities

The open-collector TTL gate, when supplied with a proper load resistor (R_L), may be paralleled with other similar TTL gates to perform the wire-AND function, and simultaneously, will drive from one to nine standard loads of its own series. When no other open-collector gates are paralleled, this gate may be used to drive ten loads. For any of these conditions an appropriate load resistor value must be determined for the desired circuit configuration. A maximum resistor value must be determined which will ensure that sufficient load current (to TTL loads) and off current (through paralleled outputs) will be available while the output is high. A minimum resistor value must be determined which will ensure that current through this resistor and sink current from the TTL loads will not cause the output voltage to rise above the low level even if only one of the paralleled outputs is sinking all the currents.

In both conditions (low and high level) the value of R_L is determined by:

$$R_L = \frac{V_{RL}}{I_{RL}}$$

where V_{RL} is the voltage drop in volts, and I_{RL} is the current in amperes.

high-level (off-state) circuit calculations (see figure A)

The allowable voltage drop across the load resistor (V_{RL}) is the difference between V_{CC} applied and the V_{OH} level required at the load:

$$V_{RL} = V_{CC} - V_{OH \text{ min}}$$

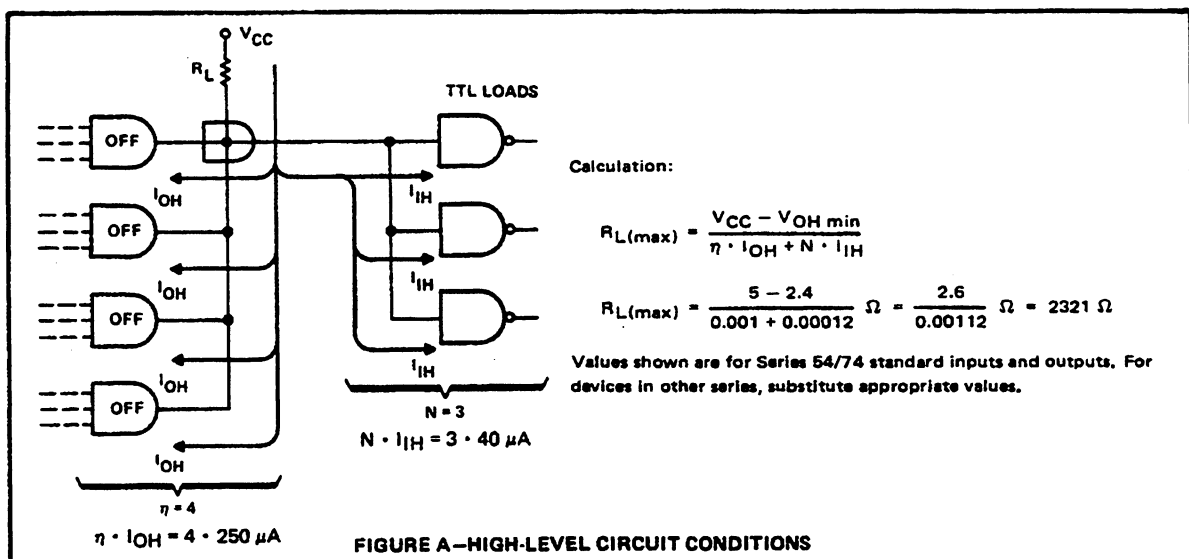
The total current through the load resistor (I_{RL}) is the sum of the load currents (I_{IH}) and off-state reverse currents (I_{OH}) through each of the wire-AND-connected outputs:

$$I_{RL} = \eta \cdot I_{OH} + N \cdot I_{IH} \text{ to TTL loads}$$

Therefore, calculations for the maximum value of R_L would be:

$$R_{L(\text{max})} = \frac{V_{CC} - V_{OH \text{ min}}}{\eta \cdot I_{OH} + N \cdot I_{IH}}$$

where η = number of gates wire-AND-connected, and N = number of standard loads.



ed001-03.TIF

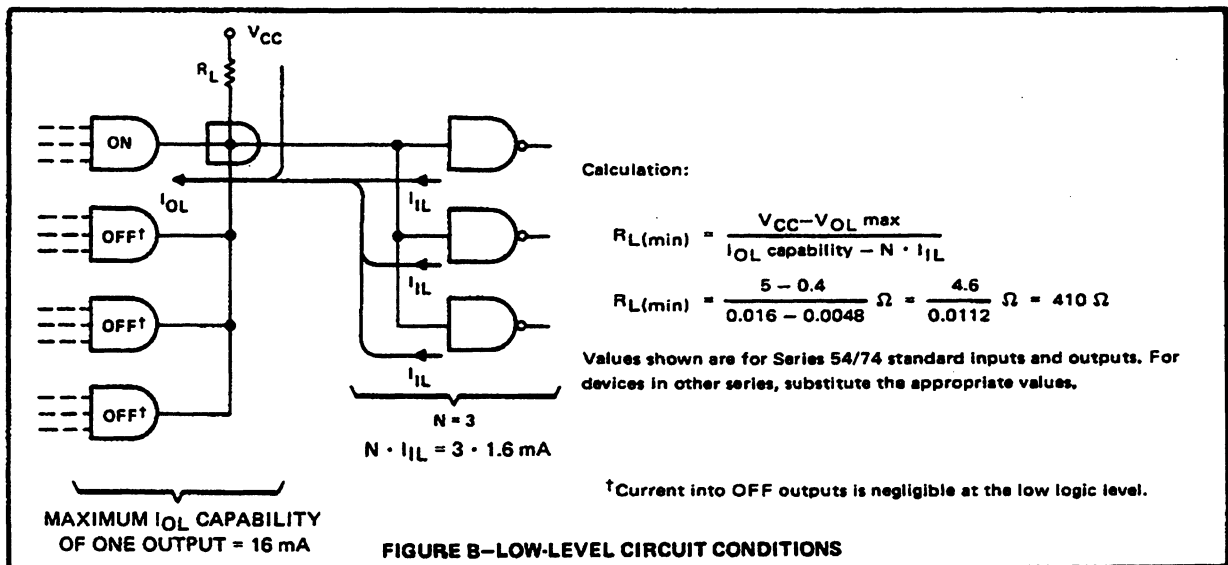
low-level (on-state) circuit calculations (see figure B)

The current through the resistor must be limited to the maximum sink current of one output transistor. Note that if several output transistors are wire-AND connected, the current through R_L may be shared by those paralleled transistors. However, unless it can be absolutely guaranteed that more than one transistor will be on during low-level periods, the current must be limited to the recommended maximum I_{OL} , the maximum current which will ensure that the low-level output voltage, V_{OL} , will be below $V_{OL\ max}$.

Also, fan-out must be considered. Part of I_{OL} will be supplied from the inputs which are being driven. This reduces the amount of current which can be allowed through R_L .

Therefore, the equation used to determine the minimum value of R_L would be:

$$R_{L(min)} = \frac{V_{CC} - V_{OL\ max}}{I_{OL\ capability} - N \cdot I_{IL}}$$



ed001-02.TIF

Beregningerne viser:

$$410 \text{ ohm} < R_L < 2321 \text{ ohm}$$

$$R_L \text{ vælges } = 1 \text{ kohm}$$

Der kan i visse tilfælde spares en del gatekredsløb, hvis man benytter sig af denne Wired AND funktion.

Det skal dog nævnes, at der er flere data, som forringes i forhold til almindelige gates med totempole-udgang.

Dette gælder bl.a. hastigheden og fan-out.

Propagation-delay

Den sidste ting, vi vil tage frem fra databladet, er propagation-delay (forsinkelsestiden fra indgang til udgang i gaten) eller hastigheden, hvor hurtig er gaten.

I databladet opgives to parametre:

$$t_{pLH} = \text{typ. } 11 \text{ ns og } t_{pHL} = \text{typ. } 7 \text{ ns}$$

t_p = time propagation (forsinkelsestiden)

LH og HL fortæller, om udgangen skifter fra low til high eller omvendt.

Det ses her, at denne gate skifter hurtigere fra high til low (7 ns), end den gør fra low til high (11 ns).

Det ses også, at forsinkelsestiden er den samme, hvad enten vi benytter A-input eller B-input.

Ubenyttede indgangsterminaler

Hvis en TTL-indgang står åben, dvs. ikke er forbundet til andre/ydre kredsløb, vil denne blive opfattet som liggende på high-niveau.

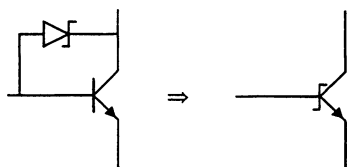
Det tilrådes dog af hensyn til støjimpulser i kredsløbet at forbinde ubenyttede indgange (afhængig af funktionen til enten high- eller low-niveau).

Andre typer

Vi har indtil nu beskæftiget os med TTL-standardtypen. Der findes andre typer i den samme familie, fx 74H00 - 74L00 - 74S00 - 74LS00 - 74AS00 - 74ALS00.

De to første typer 74H00 (highspeed) og 74L00 (low-power) er typer, som i dag praktisk taget ikke findes mere.

De fire næste er af "Schottky-typen". Fidusen ved disse gates er den, at der i forbindelse med de enkelte transistorer er indført Schottky-dioder mellem kollektor og base.



ed001-16.CDR

Schottky-diode Schottky-transistor

Schottky-dioden er en speciel diode, som allerede leder ved 0,4 V. Herved kan det undgås, at transistoren går i mætning, da Schottky-dioden shunter den overflødige styrestrøm. Dette resulterer i, at transistoren kan køres hurtigt off igen.

Denne styringsform kaldes også current mode, og den reducerer skiftetiderne (mindre propagation-delay).

74S00 (Schottky) og 74LS00 (lowpower-Schottky) er udviklet omkring 1970.

74AS00 (advanced-Schottky) og 74ALS00 (advanced lowpower-Schottky) er udviklet omkring 1980.

| TTL. Serie | Propagatio n Delay Time | Power Dis- sipation | Speed- power Product |
|---------------|----------------------------------|---------------------------|----------------------------|
| 54/74 | 10 ns | 10 mW | 100 |
| 54L/74L | 33 ns | 1 mW | 33 |
| 54H/74H | 6 ns | 22 mW | 312 |
| | | | |
| 54LS/74LS | 9,5 ns | 2 mW | 19 |
| 54S/74S | 3 ns | 19 mW | 57 |
| | | | |
| 54ALS/74ALS | 4 ns | 1 mW | 4 |
| 54AS/74AS | 1,5 ns | 20 mW | 30 |

Det, der adskiller de forskellige typer, er hastigheden og effektforbruget.

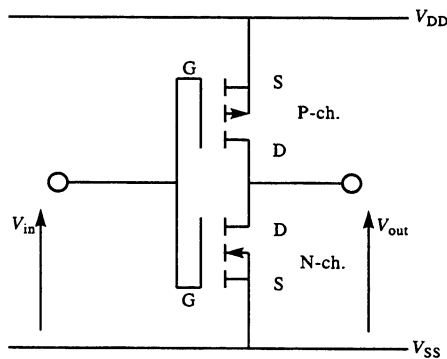
Produktet af disse to størrelser benyttes som sammenligningsgrundlag (se ovenstående skema).

CMOS kredse

Benævnelsen CMOS er en forkortelse for "Complementary Metal Oxide Semiconductor" (komplementær metaloxid halvleder).

Som navnet antyder, er kredsløbet opbygget af komplementære MOS-transistorer.

En CMOS-inverter ser ud, som følger:



ed001-14.CDR

CMOS-kredsene har nogle umiddelbare fordele i forhold til TTL-kredsene.

Ulemperne er i dag tildels overvundet, så derfor findes der nu en hel serie i CMOS-teknologi, som kan erstatte TTL-serien.

En stor del af CMOS-kredsene er endda "pin-compatible" med de tilsvarende TTL-kredse. Dette betyder, at man ved udskiftning kan placere en CMOS-kreds i den samme fatning, hvor der før sad en TTL-kreds.

Af fordele må allerførst nævnes et meget mindre effektforbrug.

I dag findes der lommeregnerne i CMOS-teknologi, som kan programmeres og holde programmerne i op til to år på det samme lille indbyggede batteri.

En anden fordel er, at forsyningsspændingen kan vælges fra 3 til 18 V, og at variationer i denne ikke generer nævneværdigt.

Propagation-delay bliver mindre, jo større forsyningsspændingen er (mindre propagation-delay = større hastighed).

Støjimmuniteten øges ligeledes med forsyningen. Det er således, at "Noise Immunity Level" regnes for at være ca. 45% af forsyningsspændingen for den enkelte CMOS-kreds. Men på grund af spredningen på de enkelte kredse er det dog klogest kun at regne med ca. 30%.

Fan-out for en CMOS-kreds, som skal trække andre CMOS-kredse, er meget stor. Dette er selvfølgelig på grund af CMOS-kredsens meget store indgangs-impedans. Den store indgangsimpedans vil næsten ikke belaste udgangen på den foregående kreds.

Hvad ulemper angår, må det nævnes, at man i starten måtte leve med en reduceret hastighed. Dette er der imidlertid rådet bod for, takket være en fantastisk udvikling inden for området.

Det er således, at man i dag har CMOS-kredse med samme propagation-delay som en standard TTL-kreds. Disse hurtige kredse går under betegnelsen HC-MOS.

En anden ulempe, som også var mest udtalt i begyndelsen, var følsomheden over for statisk elektricitet.

På grund af den meget store indgangsimpedans skulle der næsten ingenting til, før man havde brændt kredse af.

Man måtte sætte kortslutningsbøjler på benene af kredsene, og disse måtte ikke fjernes, før kredsene var lod-det i.

Der skulle afledning til stel på alt, som kunne komme i nærheden af disse kredse.

I dag er der indbygget beskyttelseskredse, så problemet er ikke lige så stort mere. Der skal dog stadigvæk passes på, når disse kredse håndteres (statisk elektricitet i forbindelse med kunststofbelægninger på gulve og lignende).

Ubenyttede indgange skal ved CMOS-kredse forbindes til high- eller low-niveau.

□

Digitale komponenter

Logikfamilier

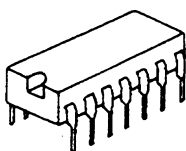
Logikkredse kan opdeles i familier. Her er nogle af de mest kendte:

- TTL = Transistor-transistor-logic
- MOS = Metal-oxide-semiconductor-logic
- C-MOS = Complementary symmetry MOS-logic
- HC-MOS = High speed C-MOS

Desuden kan man støde på forskellige varianter af de ovennævnte typer.

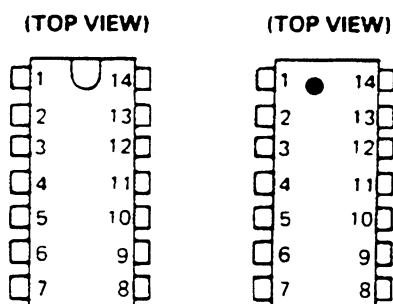
I de kommende afsnit vil vi specielt se på C-MOS og TTL-kredse.

De enkelte kredse er indbygget i chips, populært kaldet IC-kredse. Tegningen viser en typisk chip, en såkaldt 14-bens DIL-chip (DIL = Dual In Line). Betegnelsen hentyder til benenes antal og placering.



ek402-01.RES

Til lokalisering af ben 1 er der anbragt et hak eller en prik i huset. Huset er set fra oven.

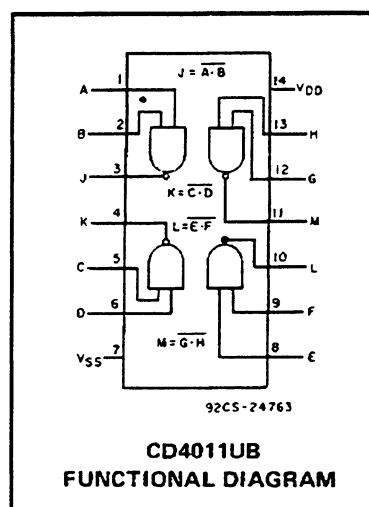


ed036-02.RES

I databladene kan man se, hvad de enkelte chips indeholder, og hvordan de er forbundet til chipens ben.

Diagrammet viser en C-MOS 4011 med fire to-input NAND-gates. Ben 7 og ben 14 er strømforsyningsben.

$V_{SS} = \text{GND (minus)}$ og $V_{DD} = U_{CC} \text{ (plus)}$



ed036-03.RES

TTL- kredse

Generelt

TTL-kredse er opbygget omkring transistor-koblinger. Det bevirker, at disse kredse er ret effektkrævende, typisk 10 til 25 mW. Dette ser måske ikke ud af så meget, men ved brug af mange funktioner vil man hurtigt opnå en stor belastning af strømforsyningen.

U_{CC} til TTL-kredse ligger typisk på + 5 V (må variere i området 4,75 til 5,25 V).

En af TTL-kredsens gode egenskaber er dens arbejds-hastighed, ca. 1,5 til 30 ns om at lede et signal fra indgang til udgang. Dette forhold kaldes propagation time delay = t_{PD} (udbredelsesforsinkel-else).

Udgangsforhold

Spændinger

Spændingsforholdene omkring udgangen kan betragtes ved high og low level.

recommended operating conditions

| | SN5400 | | | SN7400 | | | UNIT |
|--------------------------------------|--------|-----|-------|--------|-----|-------|------|
| | MIN | NOM | MAX | MIN | NOM | MAX | |
| V_{CC} Supply voltage | 4.5 | 5 | 5.5 | 4.75 | 5 | 5.25 | V |
| V_{IH} High-level input voltage | 2 | | | 2 | | | V |
| V_{IL} Low-level input voltage | | | 0.8 | | | 0.8 | V |
| I_{OH} High-level output current | | | - 0.4 | | | - 0.4 | mA |
| I_{OL} Low-level output current | | | 16 | | | 16 | mA |
| T_A Operating free-air temperature | - 55 | | 125 | 0 | | 70 | °C |

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

| PARAMETER | TEST CONDITIONS † | SN5400 | | | SN7400 | | | UNIT |
|------------|--|--------|-------|-------|--------|-------|-------|------|
| | | MIN | TYP ‡ | MAX | MIN | TYP ‡ | MAX | |
| V_{IK} | $V_{CC} = \text{MIN.}$, $I_I = -12 \text{ mA}$ | | | - 1.5 | | | - 1.5 | V |
| V_{OH} | $V_{CC} = \text{MIN.}$, $V_{IL} = 0.8 \text{ V}$, $I_{OH} = -0.4 \text{ mA}$ | 2.4 | 3.4 | | 2.4 | 3.4 | | V |
| V_{OL} | $V_{CC} = \text{MIN.}$, $V_{IH} = 2 \text{ V}$, $I_{OL} = 16 \text{ mA}$ | | | 0.2 | | | 0.2 | V |
| I_I | $V_{CC} = \text{MAX.}$, $V_I = 5.5 \text{ V}$ | | | 1 | | | 1 | mA |
| I_{IH} | $V_{CC} = \text{MAX.}$, $V_I = 2.4 \text{ V}$ | | | 40 | | | 40 | µA |
| I_{IL} | $V_{CC} = \text{MAX.}$, $V_I = 0.4 \text{ V}$ | | | - 1.6 | | | - 1.6 | mA |
| $I_{OS} §$ | $V_{CC} = \text{MAX.}$ | - 20 | | - 55 | - 18 | | - 55 | mA |
| I_{CCH} | $V_{CC} = \text{MAX.}$, $V_I = 0 \text{ V}$ | | | 4 | | | 4 | mA |
| I_{CCL} | $V_{CC} = \text{MAX.}$, $V_I = 4.5 \text{ V}$ | | | 12 | | | 12 | mA |

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time.

switching characteristics, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$ (see note 2)

| PARAMETER | FROM (INPUT) | TO (OUTPUT) | TEST CONDITIONS | | MIN | TYP | MAX | UNIT |
|-----------|-----------------|----------------|---|--|-----|-----|-----|------|
| t_{PLH} | A or B | Y | $R_L = 400 \Omega$, $C_L = 15 \text{ pF}$ | | | 11 | 22 | ns |
| t_{PHL} | | | | | | 7 | 15 | ns |

NOTE 2: See General Information Section for load circuits and voltage waveforms.

ed036-04.RES

Ved at betragte ovenstående udsnit af et data-blad for en 7400 kreds ses følgende:

$V_{OH} = \text{Min. } 2,4 \text{ V}$

$V_{OL} = \text{Maks. } 0,4 \text{ V}$

V = Voltage (spænding)

O = Output (udgang)

H = High level (højt niveau = logisk 1)

L = Low level (lavt niveau = logisk 0)

$V_{OH} = \text{min. } 2,4 \text{ V}$ fortæller, at der er mindst 2,4 V på udgangen, når denne er høj (logisk 1).

$V_{OL} = \text{maks. } 0,4 \text{ V}$ fortæller, at spændingen maksimalt kommer op på 0,4 V, når denne er lav (logisk 0).

Strømme

Strømførholdene ved high og low level kan betragtes på følgende måde:

$I_{OH} = -0,4 \text{ mA}$

$I_{OL} = 16 \text{ mA}$

I_{OH} er den strøm, der løber ud af gaten ved high level (logisk 1). Minus indikerer, at strømmen løber ud af gaten.

I_{OL} har intet minustegn, og dette indikerer, at strømmen løber ind i gaten.

Indgangsforhold

Spændinger

Spændingerne ved high og low level er følgende:

$$V_{IH} = \text{Min. } 2,0 \text{ V (logisk 1)}$$

$$V_{IL} = \text{Maks. } 0,8 \text{ V (logisk 0)}$$

"I" i udtrykkene V_{IH} og V_{IL} står for INPUT.

Vi ser, at kredsen skal have mindst 2,0 V på indgangen for at acceptere high-niveau.

Ligeledes ses, at der højst må være 0,8 V på indgangen for et acceptabelt low-niveau.

Spændinger mellem 0,8 til 2 V befinder sig i "forbudt område" og vil af kredsen, hverken opfattes som logisk 0 eller 1, hvilket gør kredsen ustabil.

Ubenyttede indgange

En overskydende indgang på en gate må absolut aldrig "svæve". Indgangen skal enten forbindes til $+U_{CC}$ eller til GND.

En overskydende indgang kan dog også forbindes sammen med en indgang i brug. Det har dog den ulempe, at kredsens fan-in forøges med 1 for hver indgang, der kobles på denne måde. En svævende indgang vil normalt antage logisk 1, men kan i høj grad give anledning til ustabilitet i en opstilling.

Strømme

Strømforholdene på en udgang er følgende:

$$I_{OH} = 0,04 \text{ mA (logisk 1)}$$

$$I_{OL} = -1,6 \text{ mA (logisk 0)}$$

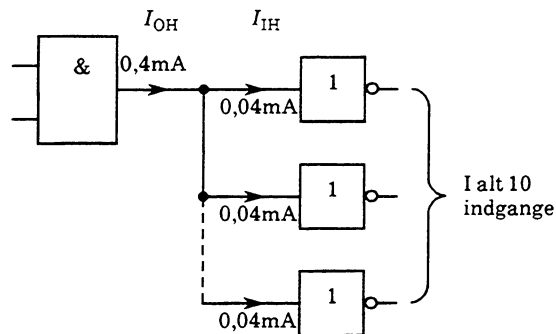
Her indikeres strømretningen ligeledes med minus som ved udgangen (minus = strøm ud af kredsen). De her angivne strømme er standard for en normal TTL-kreds.

Fan-in og fan-out

Når en gateudgang belastes med andre gates, vil indgangene på disse gates belaste udgangen.

$I_{IH} = 0,04 \text{ mA}$ og $I_{IL} = -1,6 \text{ mA}$ siges at have fan-in = 1. Dette gælder for standard TTL.

Som det fremgår af nedenstående tegning, kan en udgang belastes med 10 indgange. Dette forhold indikerer, at kredsens fan-out = 10.



ed036-05

Fan-in og fan-out findes ikke direkte opgivet i databladene, men må beregnes ud fra de opgivne strømme i databladene.

C-MOS-kredse

Generelt

C-MOS-kredse er opbygget med Field Effekt Transistorer, kaldet FET. FET'en er i modsætning til den almindelige transistor spændingsstyret, hvilket betyder, at man opnår en meget stor indgangsimpedans, typisk $10^{12} \Omega$.

Dette bevirker, at der kun går en meget lille strøm i styreterminalen på FET'en.

Denne teknik benyttes i C-MOS-kredse og derved opnås nogle klare fordele i forhold til TTL-kredse.

Her er nogle af de vigtigste:

- Effekttabet er meget lille, ofte i nW
- Støjmargin ca. 45% af U_{CC}
- Forsyningsspænding $U_{CC} = 3$ til 18 V
- Variationer i U_{CC} påvirker næsten ikke kredsens funktion

Der er dog også nogle ulemper med C-MOS i forhold til TTL, nemlig kredsens forholdsvis lave arbejds-hastighed.

Hvis man fx betragter en C-MOS 4011 NAND-gate, vil t_{PD} typisk ligge på 125 ns ved $U_{CC} = 5$ V. t_{PD} (= propagation time delay) er et udtryk for, hvor lang tid det tager at lede et signal fra gatens indgang til dens udgang. I praksis betyder dette for en 4011, at hvis impulserne kommer med et hurtigere interval end 125 ns (8 MHz), vil disse aldrig nå gennem kredsen med manglende funktion til følge. For TTL-kredse ligger t_{PD} omkring 1,5 til 30 ns, altså er C-MOS-kredse væsentlige langsommere end TTL.

Der findes dog i dag C-MOS-kredse, som er lige så hurtige som TTL. Disse kredse går under betegnelsen HC-MOS (high speed C-MOS).

Udgangsforhold

Spændinger

I databladet ses følgende ved $U_{CC} = 5$ V:

$$V_{OH} = \text{Min. } 4,95 \text{ V (logisk 1)}$$

$$V_{OL} = \text{Maks. } 0,05 \text{ V (logisk 0)}$$

Som det ses, følger high og low level på udgangen stort set U_{CC} .

Strømme

Af databladet fremkommer følgende:

$$I_{OH} = \text{Min. } -0,51 \text{ mA}$$

$$I_{OL} = \text{Min. } 0,51 \text{ mA}$$

$I_{OH} = -0,51$ mA indikerer, at der ved high level løber 0,51 mA ud af gatens udgang (minus = strøm ud). Ved low level (I_{OL}) løber strømmen ind i gatens udgang.

Strømmen i gaten kan ikke direkte drive fx et relæ. Dette kan afhjælpes med et efterfølgende transistordrivertrin.

STATIC ELECTRICAL CHARACTERISTICS

| CHARACTER- ISTIC | CONDITIONS | | | LIMITS AT INDICATED TEMPERATURES (°C) | | | | | | | UNITS |
|---|-----------------------|------------------------|------------------------|---|-------|-------|-------|-------|-------------------|------|-------|
| | V _O (V) | V _{IN} (V) | V _{DD} (V) | Values at -55, +25, +125 Apply to D, F, K, H Packages Values at -40, +25, +85 Apply to E Package | | | | | | | |
| | | | | -55 | -40 | +85 | +125 | +25 | | | |
| | | | | | | | | Min. | Typ. | Max. | |
| Quiescent Device Current, I _{DD} Max. | — | 0,5 | 5 | 0.25 | 0.25 | 7.5 | 7.5 | — | 0.01 | 0.25 | μA |
| | — | 0,10 | 10 | 0.5 | 0.5 | 15 | 15 | — | 0.01 | 0.5 | |
| | — | 0,15 | 15 | 1 | 1 | 30 | 30 | — | 0.01 | 1 | |
| | — | 0,20 | 20 | 5 | 5 | 150 | 150 | — | 0.02 | 5 | |
| Output Low (Sink) Current I _{OL} Min. | 0.4 | 0,5 | 5 | 0.64 | 0.61 | 0.42 | 0.36 | 0.51 | 1 | — | mA |
| | 0.5 | 0,10 | 10 | 1.6 | 1.5 | 1.1 | 0.9 | 1.3 | 2.6 | — | |
| | 1.5 | 0,15 | 15 | 4.2 | 4 | 2.8 | 2.4 | 3.4 | 6.8 | — | |
| Output High (Source) Current, I _{OH} Min. | 4.6 | 0,5 | 5 | -0.64 | -0.61 | -0.42 | -0.36 | -0.51 | -1 | — | mA |
| | 2.5 | 0,5 | 5 | -2 | -1.8 | -1.3 | -1.15 | -1.6 | -3.2 | — | |
| | 9.5 | 0,10 | 10 | -1.6 | -1.5 | -1.1 | -0.9 | -1.3 | -2.6 | — | |
| | 13.5 | 0,15 | 15 | -4.2 | -4 | -2.8 | -2.4 | -3.4 | -6.8 | — | |
| Output Voltage: Low-Level, V _{OL} Max. | — | 0,5 | 5 | 0.05 | | | | — | 0 | 0.05 | V |
| | — | 0,10 | 10 | 0.05 | | | | — | 0 | 0.05 | |
| | — | 0,15 | 15 | 0.05 | | | | — | 0 | 0.05 | |
| Output Voltage: High-Level, V _{OH} Min. | — | 0,5 | 5 | 4.95 | | | | 4.95 | 5 | — | V |
| | — | 0,10 | 10 | 9.95 | | | | 9.95 | 10 | — | |
| | — | 0,15 | 15 | 14.95 | | | | 14.95 | 15 | — | |
| Input Low Voltage, V _{IL} Max. | 4.5 | — | 5 | 1 | | | | — | — | 1 | V |
| | 9 | — | 10 | 2 | | | | — | — | 2 | |
| | 13.5 | — | 15 | 2.5 | | | | — | — | 2.5 | |
| Input High Voltage, V _{IH} Min. | 0.5,4.5 | — | 5 | 4 | | | | 4 | — | — | V |
| | 1,9 | — | 10 | 8 | | | | 8 | — | — | |
| | 1.5,13.5 | — | 15 | 12.5 | | | | 12.5 | — | — | |
| Input Current I _{IN} Max. | | 0,18 | 18 | ±0.1 | ±0.1 | ±1 | ±1 | — | ±10 ⁻⁵ | ±0.1 | μA |

Indgangsforhold

Spændinger

Af databladet fremkommer følgende spændingsforhold ved $U_{CC} = 5\text{ V}$:

V_{IL} = Maks. 1,5 V (logisk 1)

V_{IH} = Maks. 3,5 V (logisk 0)

Som det ses, opfatter gaten spændinger op til 1,5 V som logisk 0 og spændinger over 3,5 V som logisk 1.

Spændinger mellem disse grænser ligger i det "forbudte område", da gaten hverken opfatter disse som 0 eller 1.

Ubenyttede indgange

Ubenyttede indgange i en gate må aldrig "svæve", men skal forbindes til $+U_{CC}$ eller GND. Indgangen kan evt. også forbindes med en af de indgange, der er i brug.

Strømme

Som det fremgår af den nederste linie i databladet I_{IN} , er der tale om meget små strømme i indgangen (A), som man i praksis kan se bort fra.

Fan-in og fan-out

Som lige omtalt, er strømmen i gatens indgang så lille, at den ikke belaster en udgang nævneværdigt. Dette bevirker, at man i praksis kan se bort fra fan-in og fan-out ved C-MOS-kredse.



Multivibratorer

Indledning

Mange steder i elektroniske kredsløb har man brug for at kunne gøre brug af impulser. Disse kan være enkeltimpulser, som måske skal formes og forsinkes, eller impulser, der gentages (astabilt forløb).

Til at opfylde ovenstående findes forskellige kredsløb, der alle går under navnet multivibratorer.

Disse kan være opbygget enten af transistorer eller integrerede kredse (gates). I dette afsnit vil der kun blive beskrevet typer, der bygger på integrerede kredse, da disse er de mest udbredte.

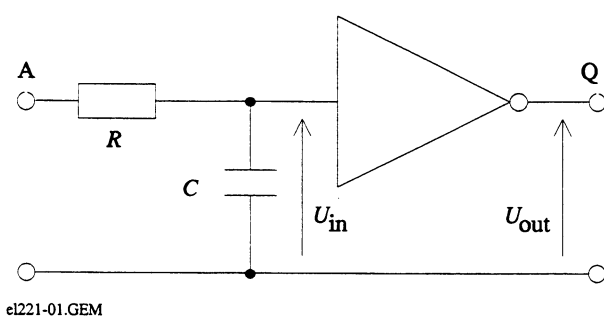
Schmitt-trigger

Et RC-led kan bruges til at forsinke et skift i et logisk signal. Længden af forsinkelsen afhænger af forholdet mellem R og C og kan derfor få den længde, man ønsker.

Kobler man fx et RC-led således, at udgangen af et logisk kredsløb gennem RC-leddet føder sin egen indgang, da har man et kredsløb, som kan bruges til at måle tid, en oscillator.

Forsinkelse

Tegningen viser et RC-led koblet til en CMOS kreds (CMOS af hensyn til ikke at belaste RC-leddet).

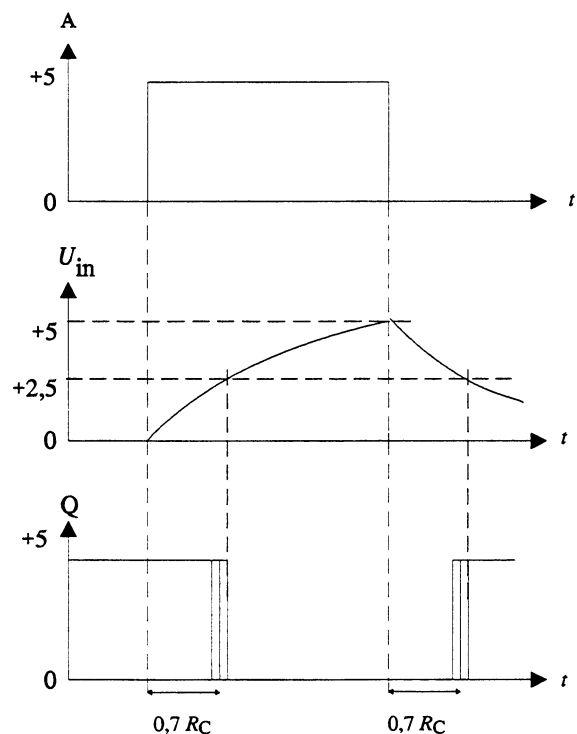


Lad os se, hvad der sker, hvis der påtrykkes et logisk 0/1 skift.

Vi går ud fra, at A er logisk 0 og udgangen logisk 1. A skifter til logisk 1 (+ 5 V), en forsinkelse på grund af RC-leddet vil optræde, før skiftet når inverterens indgang. Pulsen på indgangen af inverteren følger et opladeforløb, og når spændingen når threshold (U_{th}), det spændingsniveau, der gør, at inverteren skifter, og som for en CMOS er det halve af forsyningen (her + 5 V) på 2,5 V, vil udgangen skifte fra 1 til 0.

Den tid, der vil gå, fra skiftet sker på A, og til det sker på udgangen, kan beregnes som $0,7 \times R_C$ 0,7, fordi der nås et niveau, der svarer til 50% af den maksimale opladning af C.

Hvis indgangsniveauet på A er til stede længe nok (min. 3τ), vil der være en tilsvarende forsinkelse, når A går fra 1 til 0.

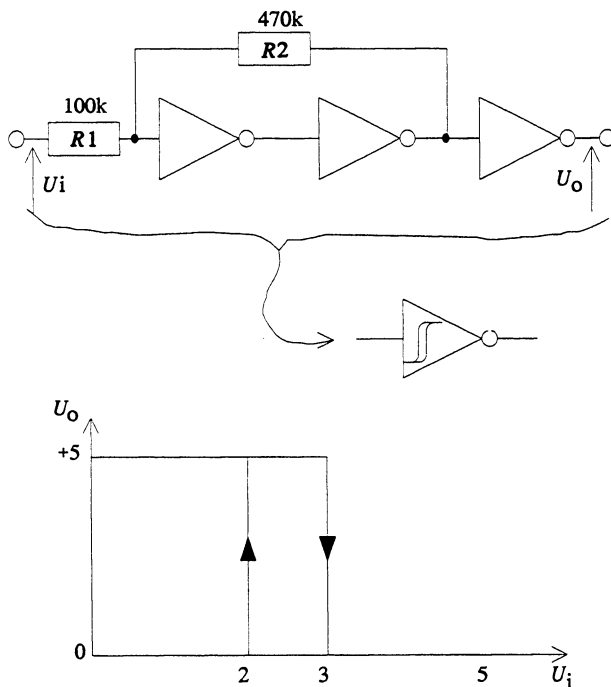


Som det ses på tegningen, er der et område på udgangssignalet, der er ustabilt (selvsving).

Dette sving opstår, når signalet er for længe om at bevæge sig fra et niveau til et andet, eller når signalet er meget støjfyldt og dermed gør skiftet usikkert. Under dette skift kommer transistorerne inde i kredsen til at arbejde en tid som en analog forstærker med en meget stor forstærkning, og selvsving vil opstå.

For at undgå dette kan man indsætte en Schmitt-trigger.

En Schmitt-trigger består af et kredsløb, hvori der er indført en positiv tilbagekobling, således at udgangen kan være med til at foretage skiftet på indgangen. Når indgangen først er skiftet en gang ved et niveau, som kaldes upper trigger level (UTL), kan der ikke skiftes tilbage, før et lavere niveau end UTL er nået. Dette niveau betegnes lower trigger level (LTL).



$$U_{UTL} = U_{th} \cdot \frac{(R1 + R2)}{R2}$$

$$U_{LTL} = U_{th} - \left(\left(\frac{U_o - U_{th}}{R2} \right) \cdot R1 \right)$$

$$U_H = U_{UTL} - U_{LTL}$$

Viste kredsløb virker således, at når indgangen går i positiv retning, og den første inverter når U_{th} , vil udgangen på inverter 2 meget kort efter (2 gange time delay for en IC gate) også gå positiv. På grund af tilbagekoblingen vil udgangen nu levere signal til indgangen og holde denne i en "låst" stilling.

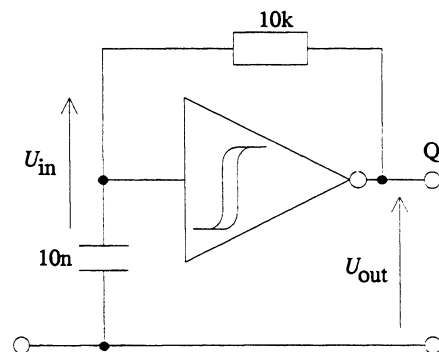
Når signalet på A nu igen falder så meget, at indgangen på inverter 1 når ned på U_{th} , vil udgangen følge efter og hjælpe til med at bringe indgangen ned og i "låst" stilling.

Et kredsløb, som viste, kan købes færdigt som en integreret kreds vist med symbol. Mange gate-kredsløb leveres med Schmitt-triggerindgange.

Sættes nu en inverter med Schmitt-triggerindgang foran RC-leddet, har vi et meget bedre forsinkelsesled.

Relaxation-oscillator

Tager man ovenstående kredsløb og fører signalet fra udgangen tilbage til indgangen, har man en relaxation-oscillator.

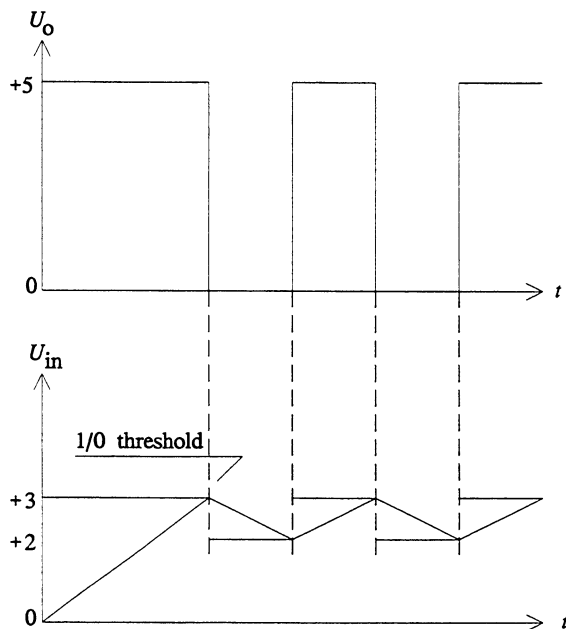


På grund af hysteresen i Schmitt-triggeren er det muligt at ompole kondensatoren kontinuert og derved skabe en oscillator, som giver en firkantspænding fra sig.

For at forklare, hvorledes kredsløbet virker, startes med at lade U_{in} være = 0 (se nedenstående tegning), og samtidig er $U_o = +5$ V.

Kondensatoren vil nu oplades mod U_o , men når $U_{UTL} = 3$ V nås, vil udgangen skifte til 0, og kondensatoren vil begynde en afladning.

Denne afladning stopper, når $U_{LTL} = 2$ V nås, og udgangen igen skifter til + 5 V.

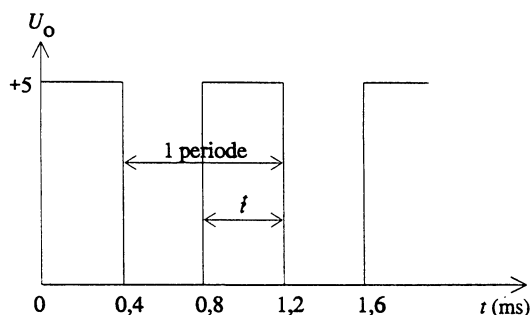


el221-05.GEM

Pulstiden, og som følge deraf frekvensen, findes af:

$$t = R \cdot C \cdot \ln x \left(\frac{U_{UTL}}{U_{LTL}} \right)$$

$$f = \frac{1}{2 \cdot t}$$



el221-06.GEM

Eksempel

$$R = 10 \text{ k}, C = 100 \text{ nF}, U_{UTL} = 3, U_{LTL} = 2$$

$$t = 10 \text{ k} \cdot 100 \text{ n} \cdot \ln x \left(\frac{3}{2} \right) = 0,4 \text{ ms}$$

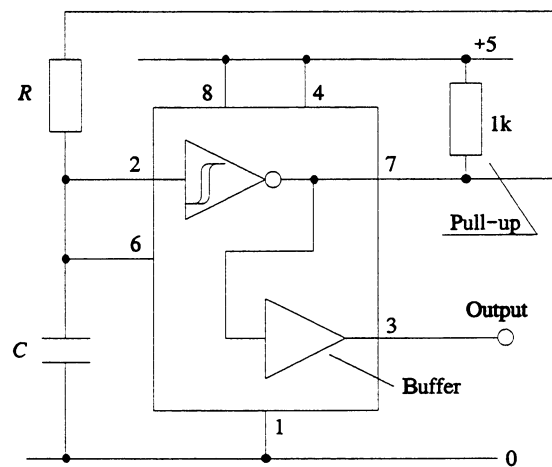
$$f = \frac{1}{2 \cdot 0,4 \text{ m}} = 1,25 \text{ kHz}$$

For at kunne anvende signalet fra kredsløbet er det nødvendigt at indsætte en forstærker efter udgangen (buffer). Forstærkeren kan være en inverter mere.

IC 555

Der findes en IC, der indeholder både Schmitt-trigger og buffer. En sådan kreds kan fx være en 555, der går under flere navne, som fx LM555, NE555 osv.

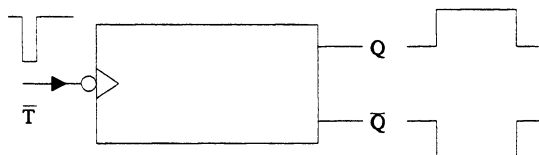
Herunder er et eksempel på anvendelse af 555 som relaxation-oscillator.



el221-07.GEM

Monostabil MV

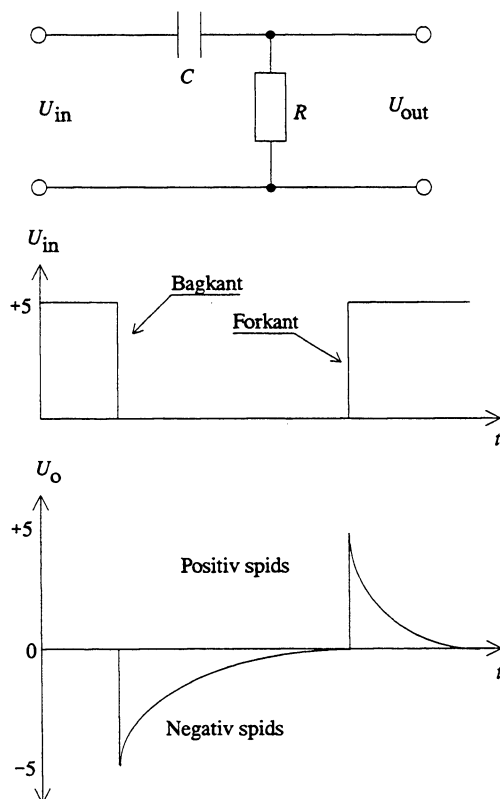
En monostabil multivibrator MMV karakteriseres ved, at den har én stabil stilling. Påtrykkes en triggeimpuls, skifter den til den anden stilling, men vender selv tilbage til udgangsstillingen igen. Den monostabile multivibrator frembringer også firkantimpulser.



el221-08.GEM

Der findes mange måder at konstruere en MMV på, men de har alle til fælles, at der skal være et tidsbestemmende led for at kunne genere en bestemt pulslængde.

Det tidsled, der anvendes, er et RC-led koblet som differentieringsled.



el221-09.CDR

Påtrykker man et sådant led en firkant, vil udgangssignalet bestå af positive og negative spidser. Kredsløbet kan også kaldes en spidsgenerator.

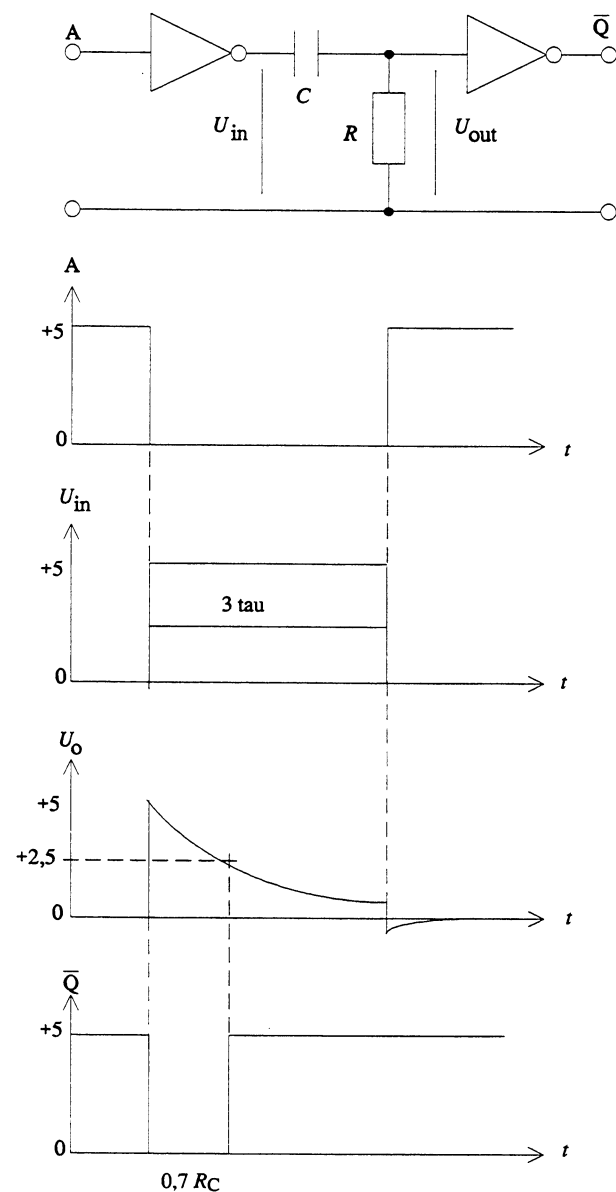
Når leddet anvendes, er det ofte kun den ene spids, der bruges, i dette tilfælde den positive, og derfor fjernes den anden med en diode til stel på udgangen af leddet.

Sættes differentieringsleddet nu foran en inverter (CMOS) og påtrykkes en firkant på fx 5 V, vil der opstå en spids, der er 5 V stor. Denne spids vil forårsage, at udgangen af inverteren, der før var logisk 1, nu går på logisk 0, se følgende tegning.

Da indgangen nu er stabil i mindst 3τ , vil kondensatoren blive opladet, og samtidig falder spændingen over modstanden og dermed spændingen på indgangen af INV2.

Når den halve spænding (impuls og forsyning = ens niveau) er nået, vil INV2 skifte tilbage og blive der, indtil en ny puls påtrykkes.

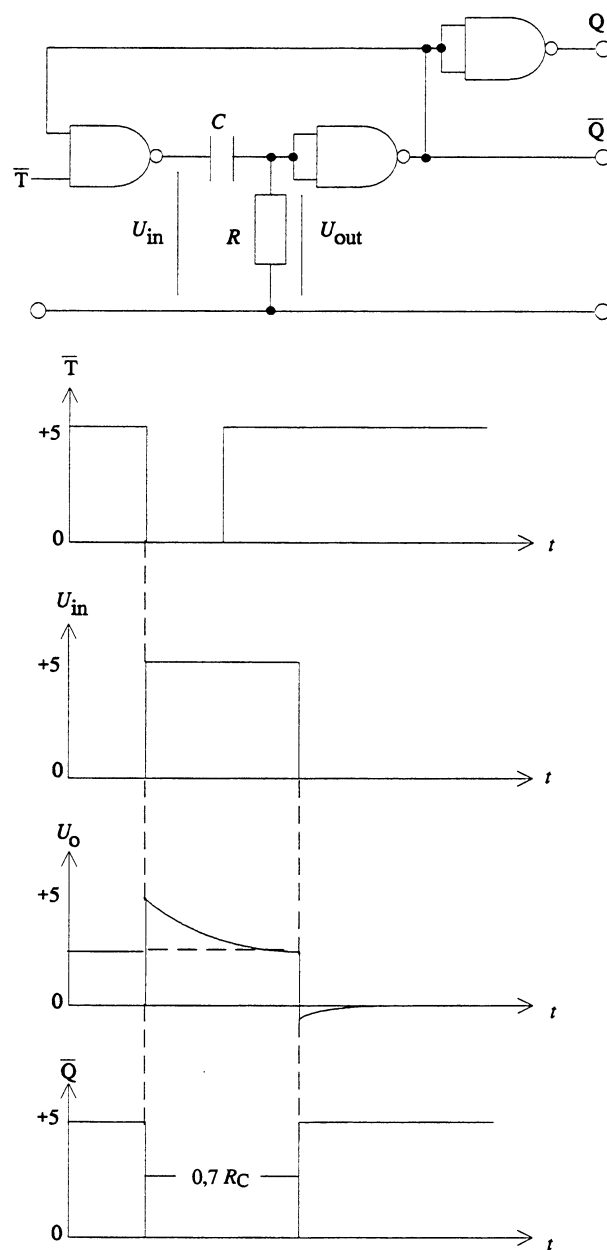
Længden af pulsen på udgangen kan nu bestemmes som $0,7 R_C$.



el221-10.GEM

Viste kredsløb har den ulempe, at for at kunne fungere som MMV, skal U_{in} være min. 3τ lang.

Dette problem kan løses ved at lave en tilbagekobling, der kan "låse" indgangen, se kredsløb herunder.



el221-11.GEM

Virkemåde

Det forudsættes, at $T = "1"$, og kondensatoren er afladt, hvilket medfører, at udgangen er $"1"$.

U_{in} vil være $"0"$, og kredsløbet har indtaget en stabil stilling.

T ændres til $"0"$, hvilket medfører, at U_{in} stiger til $"1"$, og en opladning af C begynder. Samtidig vil der opstå en positiv spids (U_o) over R , og udgangen af gaten vil blive $"0"$.

Da der er tilbagekobling til den første gate, vil denne ikke ændre sin tilstand, selv om T igen går på $"1"$.

Efterhånden, som C oplades, vil spændingen over R falde, og når den halve spænding er nået (CMOS), vil udgangen igen gå på $"1"$, og en ny trigning kan få lov at komme igennem.

Sådanne kredsløb kan også købes som færdige enheder. Man kan ved hjælp af databøger finde et uital af disse kredse til mange forskellige formål.

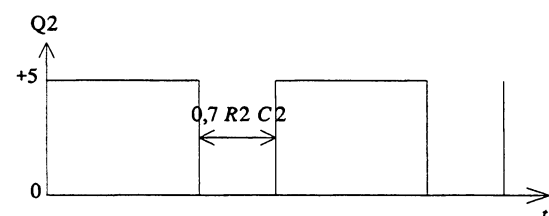
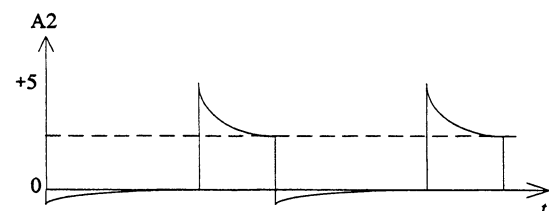
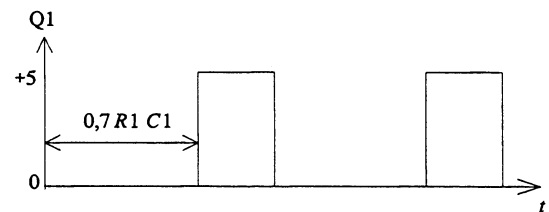
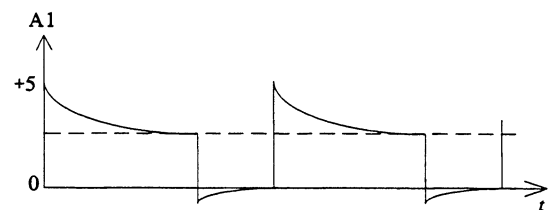
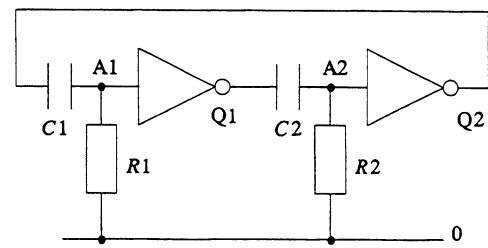
Astabil MV

En astabil multivibrator, AMV, karakteriseres ved, at den ingen stabile stillinger har. Den optræder som en oscillator, der kan frembringe enten symmetriske eller asymmetriske firkantimpulser.

Den tidligere omtalte relaxation-oscillator er også en slags AMV, der dog kun kunne levere symmetriske impulser.

Viste AMV har to tidsbestemmende led og har derved mulighed for at kunne levere asymmetriske impulser.

Hvis den monostabile MV udvides med et RC-led i tilbagekoblingsvejen, har man en AMV.



el221-12.CDR

Virkemåden er den samme som ved MMV'en, blot med den forskel, at hver gang udgangen skifter, er der straks et nyt indgangsniveau.

Pulstider og frekvens kan beregnes således:

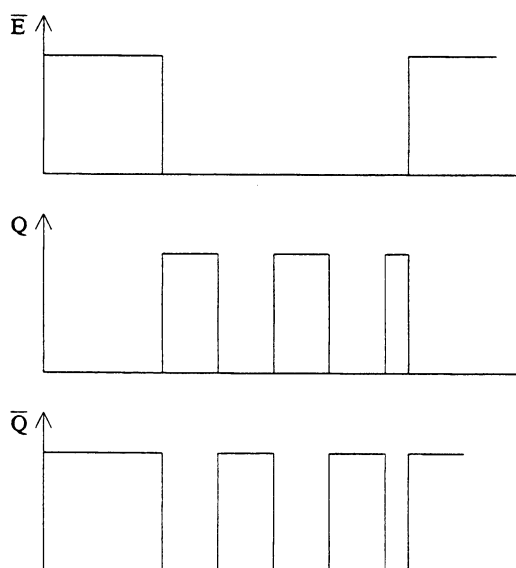
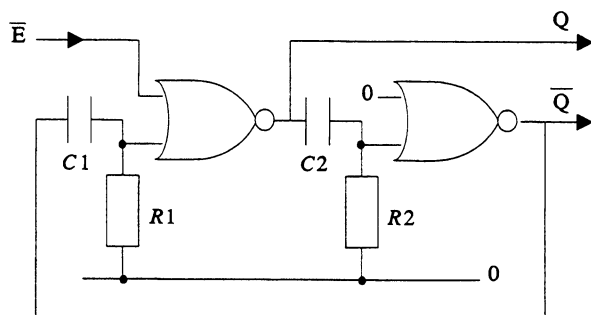
$$t = 0,7 \cdot R1 \cdot C1$$

$$t = 0,7 \cdot R2 \cdot C2$$

$$T = t1 + t2$$

$$f = \frac{1}{T}$$

Man kan fremstille en AMV, der kan startes og stoppes ved at tilføje en "triggerindgang", som vist på nedenstående eksempel og på denne måde have en clockgenerator med "strobe".



el221-13.CDR

Bistabil MV

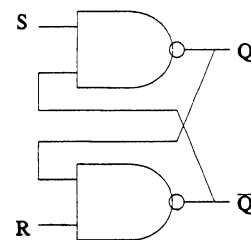
En bistabil multivibrator, BMV, har to stabile stillinger. En vilkårlig stilling vil uden ydre tvang opretholdes i ubegrænset tid.

Multivibratoren vil skifte brat fra den ene til den anden stilling, når den trigges med en passende impuls.

Den bistabile multivibrator, der også kaldes en flip-flop, afgiver firkantimpulser med en spids spidsværdi lig med forsyningsspændingen.

Firkantimpulserne på de to udgange er i modfase.

En flip-flop kan opbygges af to NAND gates og kaldes her en RS FF (reset set flip-flop).



el221-14.GEM

I hvilestilling skal der ligge logisk 1 på begge indgange, og FF'en sættes og nulstilles med logisk 0.

Påtrykkes reset indgangen et logisk 0, vil Q-not blive 1. Dette vil sammen med 1 på S få Q til at gå 0, hvilket igen holder Q-not på 0.

Herefter kan R godt vende tilbage til 1, uden at det vil påvirke FF'ens stilling.

Sættes et 0 på begge indgange, vil der stå et 1 på begge udgange, hvilket ikke er ønskværdigt, da man ikke kan forudsige, hvilken stilling FF'en vil vende tilbage til, når der igen kommer 0 på begge indgange.

□

Booles algebra

Booles algebra

Generelt

Booles algebra er et matematisk værktøj, der kan bruges til:

- Analyse
- Beskrivelse
- Konstruktion
- Reduktion
- Omskrivning af logiske funktioner i digitalteknikken

Den boolske algebra bygger på, at de variable kun kan antage to tilstande eller to værdier. Derfor er Booles algebra velegnet til at beskrive digitale kredsløb, som arbejder i den ene eller den anden af to tilstande.

Ved hjælp af Booles algebra er det muligt at beskrive logiske kredsløb helt entydigt og ved hjælp af algebraens regneregler, eventuelt foretage en reduktion og derved opnå et simplere kredsløb.

Regnetegn

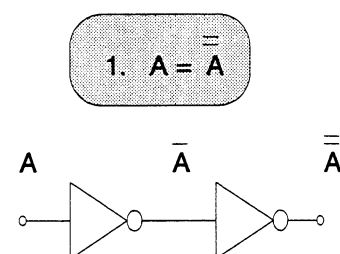
Som nævnt i afsnittet om gates indgår der nogle regnetegn i Booles algebra. Disse er: + der betegner OR, eller \cdot der betegner AND, og = lighedstegn. Ud over disse findes der et inversionstegn, som markeres ved en streg over det, der skal inverteres, og det betegnes ved NOT, ikke, eller komplement, fx læses \bar{A} som A komplement eller ikke A.

Boolske love

I det følgende vil nogle af de grundlæggende love blive belyst ved hjælp af gates. Der er kun medtaget de 17 første love, som er opført i kronologisk orden.

Invert-identiteter

Hvis A er 0, er udgangen 0, hvis A er 1, er udgangen 1.

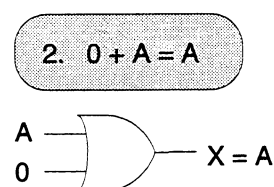


re188-18.GEM

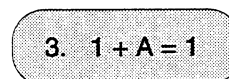
OR-identiteter

Udgangen vil antage samme logiske værdi som A.

Udgangen vil antage værdien 1 uanset A.

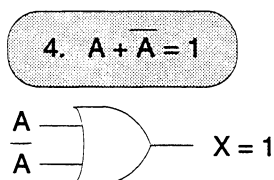


re188-12.GEM



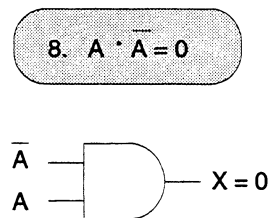
re188-11.GEM

Hvis en af indgangene har værdien 1, vil udgangen være konstant 1.



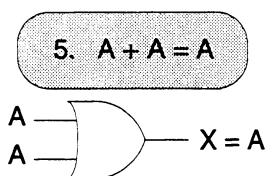
re188-10.GEM

Uanset A's tilstand vil en af indgangene have værdien 0, hvorfor udgangen altid er 0.



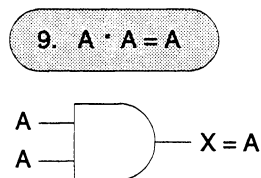
re188-24.GEM

Hvis begge indgange har værdien A, vil udgangen også have værdien A.



re188-09.GEM

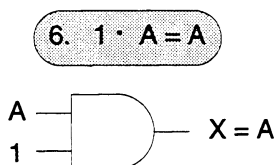
Når $A = 1$, er begge indgange 1, hvorfor udgangen er 1. Ved $A = 0$ er begge indgange 0, hvorfor udgangen har værdien 0.



re188-23.GEM

AND-identiteter

Når $A = 0$, er udgangen 0, når A er 1, er udgangen 1.

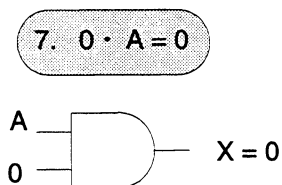


re188-27.GEM

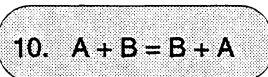
Den kommutative lov

Denne lov udtrykker den frihed, der ligger i faktorerens og leddenes orden.

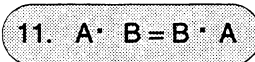
Når blot en indgang på en AND gate er 0, er udgangen = 0.



re188-25.GEM



re188-08.GEM

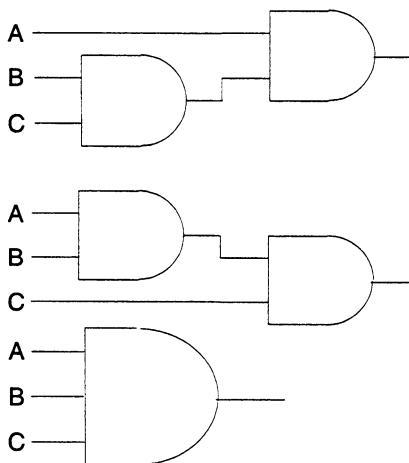


re188-22.GEM

Den associative lov

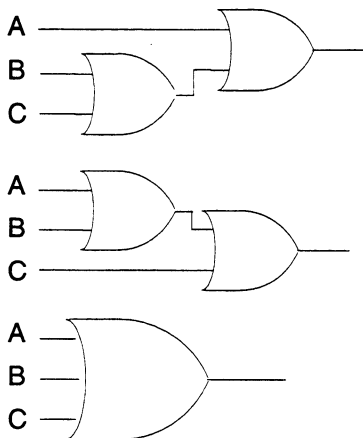
Denne lov angiver, hvordan der kan sættes parenteser.

$$12. A \cdot (B \cdot C) = (A \cdot B) \cdot C = A \cdot B \cdot C$$



re188-21.GEM

$$13. A + (B + C) = (A + B) + C = A + B + C$$

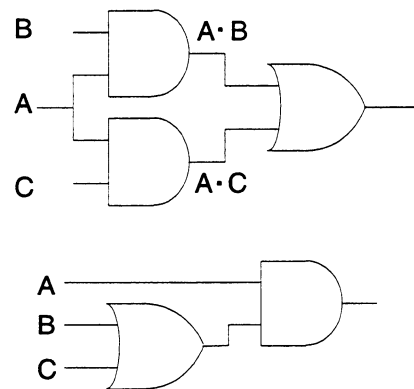


re188-07.GEM

Den distributive lov

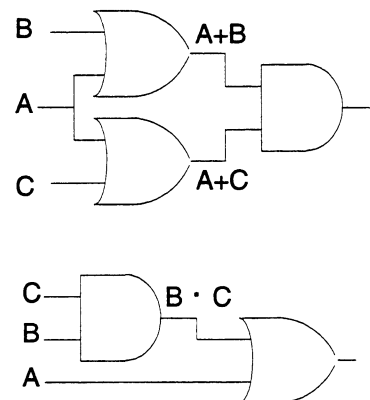
Denne lov angiver, hvordan det er muligt at sætte en fælles variabel uden for en parentes.

$$14. A \cdot B + A \cdot C = A \cdot (B + C)$$



re188-26.GEM

$$15. (A + B) \cdot (A + C) = A + (B \cdot C)$$



re188-06.GEM

De Morgans love

Anvendelse

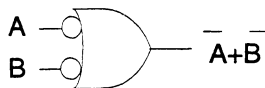
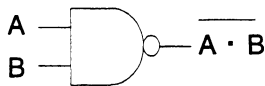
De Morgans love er vel nok de mest anvendte i Booles algebra.

Lovene gør det muligt at konvertere et kredsløb med forskellige gatetyper til et kredsløb, hvor der kun indgår en enkelt gatetype, fx NAND eller NOR.

En af disse to typer vil normalt være at foretrække frem for AND og OR, idet med disse er det muligt at realisere de fem grundgates AND, NAND, OR, NOR, INV.

De Morgans lov for AND

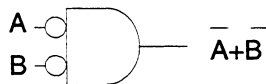
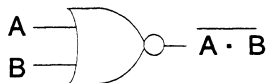
$$16. \overline{A \cdot B} = \overline{A} + \overline{B}$$



re188-17.GEM

De Morgans lov for OR

$$17. \overline{A + B} = \overline{A} \cdot \overline{B}$$



re188-16.GEM

Huskeregul

Forenklet kan det siges, at ved konvertering med De Morgan skal alt ændres.

AND ændres til OR, og OR ændres til AND.

De logiske værdier af de variable ændres, A til ikke A og ikke A til A.

Den logiske værdi af hele udtrykket ændres.

De Morgans love behøver ikke nødvendigvis at anvendes på hele det booleske udtryk. Reglerne ses ofte anvendt på dele af udtrykket for at få hele udtrykket på en bestemt form, se eksemplet herunder.

Antag, at udtrykket $A + \overline{BC}$ skal fremstilles uden brug af en AND gate.

De Morgan anvendes på \overline{BC} , således:

$$\overline{BC} = \overline{B} + \overline{C}$$

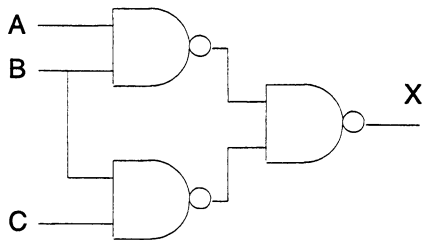
Herved kommer hele udtrykket til at se således ud:

$$A + \overline{BC} = A + \overline{B} + \overline{C}$$

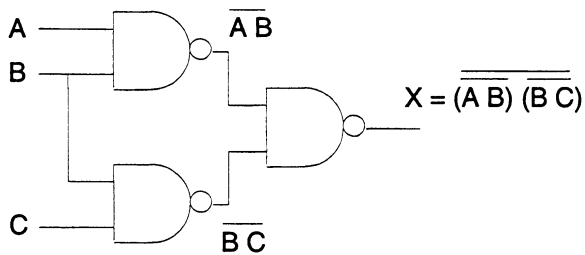
Reduktion med De Morgan

I det foregående anvendte vi De Morgan til omskrivning af et udtryk, men det er også muligt ved hjælp af reglerne at simplificere et udtryk, således at dette kan opbygges af færre gates.

Kredsløb, der skal reduceres.



Booleske udtryk noteres på de enkelte gates.



re188-05.GEM

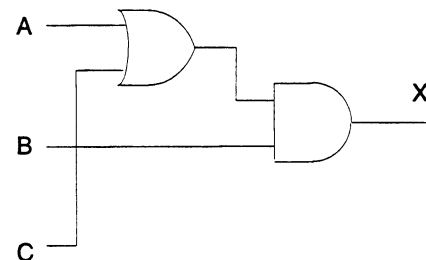
$$X = \overline{\overline{(A B)} \overline{(B C)}} \quad (\text{Først brydes den store bjælke})$$

$$X = \overline{\overline{(A B)} + \overline{(B C)}} \quad (\text{Dobbeltnegeringer fjernes})$$

$$X = \overline{(A B) + (B C)} \quad (\text{B sættes udenfor parentes})$$

$$X = B (A + C)$$

Det reducerede kredsløb.

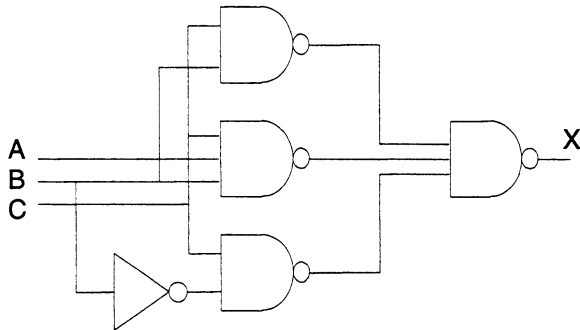


re188-01.GEM

Booleske udtryk på kredsløb

Notering af boolsk udtryk fra kredsløb

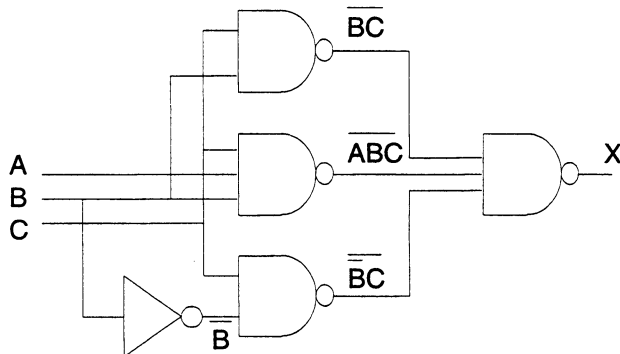
Ved notering af det boolske udtryk fra et diagram startes ved indgangene, og de enkelte deludtryk noteres i diagrammet.



re188-03.GEM

Til slut noteres det endelige udtryk på udgangen af kredsløbet.

Dette boolske udtryk kan nu reduceres ved hjælp af Booles algebra, se følgende.



$$X = \overline{\overline{ABC} \cdot \overline{BC} \cdot \overline{BC}} \quad ; \text{ Det endelige udtryk}$$

$$X = \overline{\overline{ABC} + \overline{BC} + \overline{BC}} \quad ; \text{ Den store bjælke brydes (regel 16)}$$

$$X = \overline{ABC + BC + \overline{BC}} \quad ; \text{ De tre dobbeltnegeringer fjernes (regel 1)}$$

$$X = \overline{C \cdot (AB + B + B)} \quad ; \text{ C sættes uden for parantesen (regel 14).}$$

Inde i parantesen står nu B eller B, hvilket er lig med 1, herved bliver A ligegyldig (regel 4)

$$X = \overline{C \cdot 1} \quad ; C \cdot 1 = C \text{ (regel 6)}$$

□

re188-02.GEM

$$X = C$$

Karnaughkort og sandhedstabeller

Generelt

Sandhedstabellens opbygning

I det tidligere afsnit om gates så vi eksempler på sandhedstabeller, hvor der var to indgangsvariable, nemlig A og B. Der er intet i vejen for at udvide tabellen til et vilkårligt antal. Antallet af indgange er bestemmende for, hvor mange forskellige kombinationer, der kan opstå på indgangene, og dette antal beregnes som:

Antal forskellige indgangskombinationer = 2^n , hvor 2 = de to mulige stillinger (0 eller 1), og n = antal indgangsvariable.

For hver indgangsvariabel, der bliver tilføjet, bliver tabellen dobbelt så stor, og vi vil derfor kun anvende op til 4 indgangsvariable, hvilket giver 16 kombinationer.

Opstillingen af sandhedstabellen foregår mest overskueligt, hvis man følger den binære kode, se herunder.

| D | C | B | A | X |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 0 | 1 | |
| 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 1 | |
| 0 | 1 | 0 | 0 | |
| 0 | 1 | 0 | 1 | |
| 0 | 1 | 1 | 0 | |
| 0 | 1 | 1 | 1 | |
| 1 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 1 | |
| 1 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 1 | |
| 1 | 1 | 0 | 0 | |
| 1 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 1 | |

ed002-14.GEM

Når tabellen er opbygget på denne måde, kan de enkelte kombinationer læses som et binært tal. Sandhedstabellen benyttes til at beskrive tilstanden på udgangen for hver mulig kombination af de indgangsvariable.

Sandhedstabellens ind- og udlæsning Fra boolsk udtryk til sandhedstabel

Først bestemmes, hvor mange variable der er i udtrykket og dermed sandhedstabellens størrelse.

I eksemplet herunder er der 3 variable (A, B, C), og derfor skal sandhedstabellen bestå af 3 kolonner og 8 linier.

$$X = \overline{ABC} \cdot \overline{BC} \cdot \overline{BC}$$

ed002-13.GEM

Inden det boolske udtryk opstilles i sandhedstabellen, opdeles udtrykket i blokke indefra, således at man behandler hvert deludtryk for sig og derefter sammen sætter disse deludtryk til den endelige sandhedstabel.

| C | B | A | X |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 0 | 1 | |
| 0 | 1 | 0 | |
| 0 | 1 | 1 | |
| 1 | 0 | 0 | |
| 1 | 0 | 1 | |
| 1 | 1 | 0 | |
| 1 | 1 | 1 | |

ed002-11.GEM

Karnaughkort og sandhedstabeller

Selv om dette udtryk kan reduceres ved hjælp af Booles algebra, vil vi ikke gøre det i dette eksempel, da vi kun skal vise indskrivningen i sandhedstabel, se eksemplet.

$$X = \overline{\overline{ABC}} \cdot \overline{BC} \cdot \overline{\overline{BC}}$$

| C | B | A | ABC | \overline{ABC} | \overline{BC} | $\overline{\overline{BC}}$ | $\overline{\overline{ABC}} \cdot \overline{BC} \cdot \overline{\overline{BC}}$ | X |
|---|---|---|-----|------------------|-----------------|----------------------------|--|---|
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 |

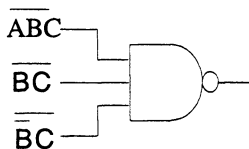
ed002-12.GEM

Fra boolsk udtryk til kredsløb

Fra det boolske udtryk er der mulighed for at tegne kredsløbsdiagrammet direkte, idet man læser det boolske udtryk ovenfra og tegner diagrammet fra udgang mod indgange.

$$X = \overline{\overline{ABC}}(\overline{BC})(\overline{\overline{BC}})$$

\overline{ABC} = tre input NAND

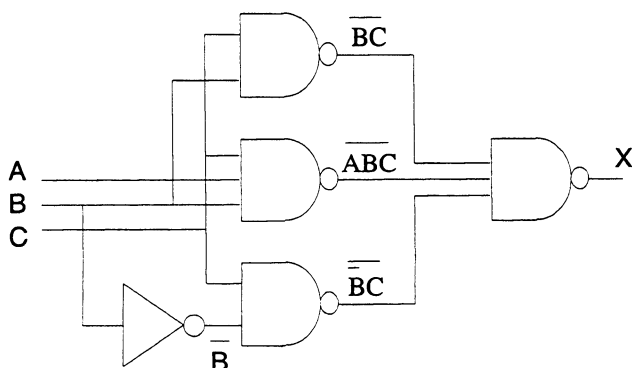


ed002-11.GEM

\overline{BC} = to input NAND

$\overline{\overline{BC}}$ = to input NAND med et input inverteret

Kredsløbet vil komme til at se således ud:



ed002-09.GEM

Fra kredsløb til boolsk udtryk

Det er ligeledes muligt at skrive det boolske udtryk fra et kredsløbsdiagram.

Vi benytter det viste diagram som eksempel.

Her starter man fra indgangene og arbejder sig henimod udgangen, idet det boolske udtryk skrives ved udgangen af hver enkelt gate. Disse udtryk bliver så indgangsvariablen til den næste gate.

Når man på denne måde er nået frem til udgangen, har man det endelige udtryk.

$$X = \overline{\overline{ABC}} \cdot \overline{BC} \cdot \overline{\overline{BC}}$$

ed002-13.GEM

Karnaughkort

Generelt

En sandhedstabel kan angive sammenhængen mellem variablerne, men kan være svær at overskue. Karnaughkortet er også en sandhedstabel, men er opsat i matrixform. Dette giver et bedre overblik, når der skal laves en reduktion af et boolesk udtryk.

Vi tager udgangspunkt i følgende eksempel:

| B | A | Y | Boolesk |
|---|---|---|-------------------------|
| 0 | 0 | 0 | $\bar{B} \cdot \bar{A}$ |
| 0 | 1 | 1 | $\bar{B} \cdot A$ |
| 1 | 0 | 1 | $B \cdot \bar{A}$ |
| 1 | 1 | 1 | $B \cdot A$ |

| | | | |
|---|-----------|-------------------------|-------------------|
| | A | \bar{A} | A |
| B | \bar{B} | $\bar{A} \cdot \bar{B}$ | $A \cdot \bar{B}$ |
| B | B | $\bar{A} \cdot B$ | $A \cdot B$ |

| | | | |
|---|---|---|---|
| | A | 0 | 1 |
| B | 0 | 0 | 1 |
| B | 1 | 1 | 1 |

ed040-01.CDR

Indlæsning

For at et boolesk udtryk kan indlæses i et karnaughkort skal udtrykket komme direkte fra en sandhedstabel eller være udtrykt på sumform. En sandhedstabel kan have flere end to variabler. Det kan et karnaughkort også, men for overskueligheden vil man maks. have seks variable.

Et karnaughkort med tre variabler vil se således ud:

| | | | | | |
|---|-------|-------------------------|-------------------|-------------|-------------------|
| | B \ A | 00 | 01 | 11 | 10 |
| C | 0 | $\bar{A}\bar{B}\bar{C}$ | $A\bar{B}\bar{C}$ | $AB\bar{C}$ | $\bar{A}B\bar{C}$ |
| | 1 | $\bar{A}B\bar{C}$ | $A\bar{B}C$ | ABC | $\bar{A}BC$ |

ed040-02.CDR

Hvis man går ud fra et nabofelt til et andet, må kun en af variablerne ændre sig. Derfor anvendes graykoden, som jo kun skifter en variabel ad gangen.

Udlæsning

Ideen med indlæsningen af et boolesk udtryk i et karnaughkort er, at der kan udlæses et reduceret udtryk.

Reduktionen foretages ved at sløjfe alle 1-tallene i grupper af 1, 2, 4, 8, 16 osv. Sløjfningerne skal være kvadratiske eller rektangulære. Der laves så store sløjfer som muligt. Et 1-tal må gerne sløjfes flere gange.

| | | | | | |
|---|-------|----|----|----|----|
| | B \ A | 00 | 01 | 11 | 10 |
| C | 0 | 0 | 0 | 1 | 1 |
| | 1 | 0 | 1 | 1 | 1 |

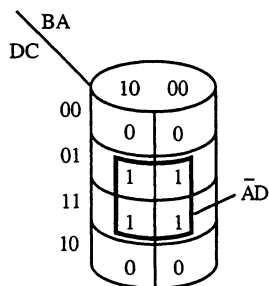
ed040-03.CDR

Inden for B-sløjfen skifter A mellem 0 og 1, og det samme gør C. Kun B er konstant i alle fire felter. I AC-sløjfen skifter B og A, og C er konstant i begge felter. Det reducerede udtryk vil da blive $F = A \cdot C + B$.

Karnaughkort og sandhedstabeller

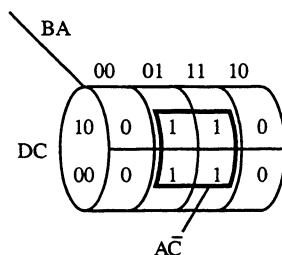
Venstre og højre side af karnaughkortet er nabofelter, og en sløjfning kan derfor gå ud over kanten. Det samme gælder top og bund.

Karnaughkortets sider kan betragtes som en cylinder.

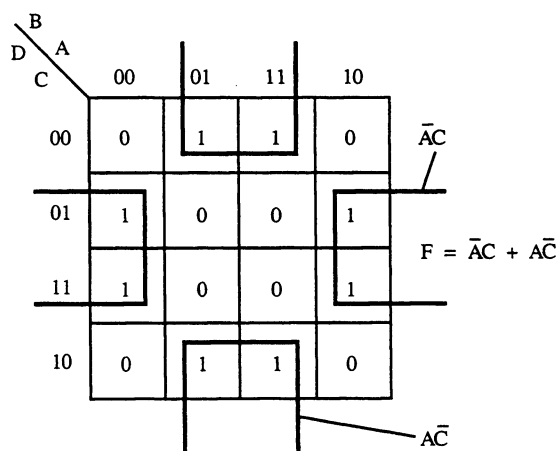


ed040-04.CDR

Det samme gælder top og bund.

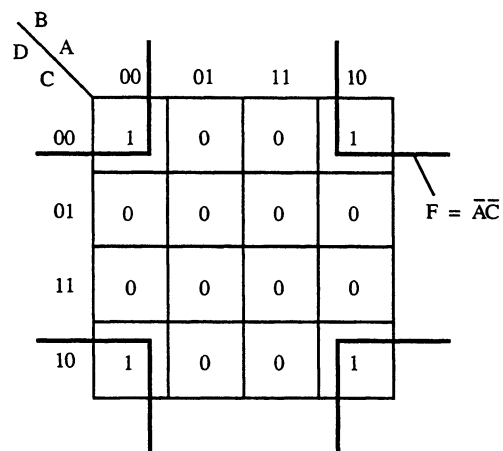


ed040-05.CDR



ed040-06.CDR

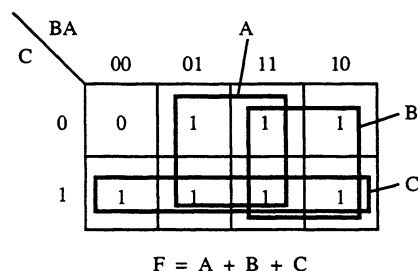
Da kanterne top/bund og højre/venstre er nabofelter, må hjørnefeltene også være nabofelter.



ed040-07.CDR

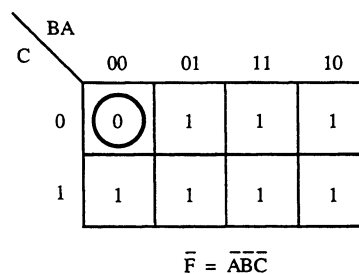
0-udlæsning

Hvis 1-tallene i karnaughkortet er meget spredte og hermed kræver mange små sløjfer i en udsløjfning, kan man vælge at lave en 0-udsløjfning. Det reducerede udtryk bliver det samme, om man anvender 0 eller 1 udsløjfning.



ed040-08.CDR

0-udlæsningen sker efter samme regler som ved 1-udsløjfning og så skal F-negeres.



ed040-09.CDR

De to udtryk er ens. Negeringen F flyttes til udtrykket:

$$F = \overline{\overline{A} \cdot \overline{B} \cdot \overline{C}}$$

De Morgan-loven anvendes til øverste negering.

$$F = \overline{\overline{A} + \overline{B} + \overline{C}}$$

Dobbeltnegeringerne fjernes.

$$F = A + B + C$$

Der laves 1-udsløjfning.

| | | | | | |
|---|---|----|----|----|----|
| | | BA | | | |
| | | 00 | 01 | 11 | 10 |
| C | 0 | 0 | 0 | 0 | 1 |
| | 1 | 1 | 0 | 0 | 1 |

$F = \overline{A}B + \overline{A}C$

ed040-11.CDR

Der laves 0-udsløjfning.

| | | | | | |
|---|---|----|----|----|----|
| | | BA | | | |
| | | 00 | 01 | 11 | 10 |
| C | 0 | 0 | 0 | 1 | 1 |
| | 1 | 0 | 1 | 1 | 1 |

$\overline{F} = A + \overline{B}\overline{C}$

ed040-12.CDR

Eksempel

Udtrykket $\overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot C + \overline{A} \cdot B \cdot \overline{C}$ ønskes reduceret i et karnaughkort.

| | | | | | |
|---|---|----|----|----|----|
| | | BA | | | |
| | | 00 | 01 | 11 | 10 |
| C | 0 | 0 | 0 | 0 | 1 |
| | 1 | 1 | 0 | 0 | 1 |

ed040-10.CDR

□

Exclusive gates

EX-OR gate

Generelt

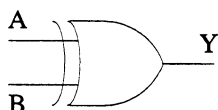
Exclusive OR gaten kan bruges til at detektere forskel mellem to binære digits. Da gaten har denne egenskab, kaldes den også for en uligheds-detektor.

Hvis de to indgange A og B er forskellige, dvs. den ene high og den anden low, vil udgangen Y være high.

Hvis de to indgange er ens, vil udgangen være low.

Symbol og funktionstabel

Symbolet for EX-OR-gaten



ed003-07.GEM

| B | A | Y |
|---|---|---|
| L | L | L |
| L | H | H |
| H | L | H |
| H | H | L |

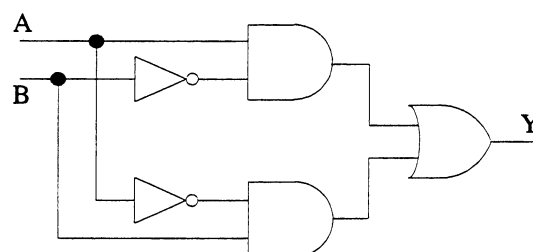
ed003-06.GEM

Boolsk udtryk

Det boolske udtryk kan skrives som:

$$Y = A \bar{B} + \bar{A} B = A \oplus B$$

EX-OR gaten er mere kompliceret end de almindelige AND og OR gates, men kan opbygges ved hjælp af disse.

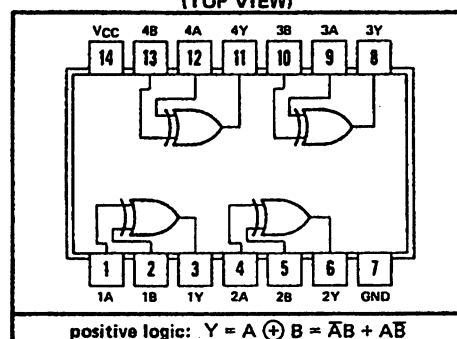


ed003-05.GEM

Det viste kredsløb er opbygget direkte efter det boolske udtryk. Dette kræver en hel del enkelt-gates og er derfor ikke særlig smart.

EX-OR gaten findes da også som færdigkreds. Den hedder 7486 og indeholder 4 stk. to-input EX-OR gates.

SN74', SN74LS', SN74S' ... J OR N PACKAGE
(TOP VIEW)



ed003-02.TIF

Exclusive gates

EX-NOR gate

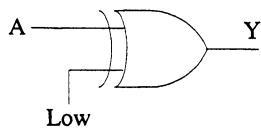
Virkemåde

Hvis man lader en EX-OR gate efterfølge af en inverter, fås den modsatte funktion, også kaldet EX-NOR gaten. Denne gate giver high på udgangen, hvis begge indgange er ens, og kaldes også for en lighedsdetektor.

EX-OR som buffer/inverter

Buffer/inverter

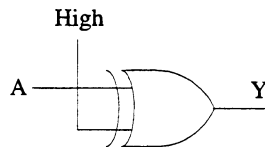
Hvis den ene indgang lægges på et fast logisk niveau, fås:



| A | Y |
|---|---|
| L | L |
| H | H |

X-OR som buffer

ed003-04.GEM



| A | Y |
|---|---|
| L | H |
| H | L |

X-OR som inverter

ed003-03.GEM

Dette benyttes i visse kredsløb til omskiftning mellem retvendt og omvendt signal ved hjælp af et ydre styresignal.

Som eksempel kan nævnes skriftpræsentationen på en dataskærm. Her kan skriften stå lys på en mørk baggrund.

Der er ofte mulighed for at ændre dette til det modsatte (mørk skrift på lys baggrund).

Denne kommando i dataskærmens opsætning kaldes ofte "X-OR af tekst".

Exclusive OR/NOR gates

I TTL-serien findes en kreds, der kan styres, så den optræder som enten X-OR eller X-NOR.

Fully Compatible with Most TTL and TTL MSI Circuits

Fully Schottky Clamping Reduces Delay Times . . . 8 ns Typical

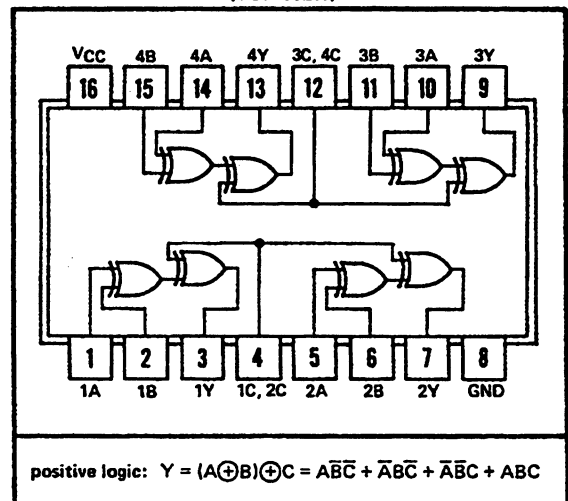
Can Operate as Exclusive-OR Gate (C Input Low) or as Exclusive-NOR Gate (C Input High)

FUNCTION TABLE

| INPUTS | | | OUTPUT |
|--------|---|---|--------|
| A | B | C | Y |
| L | L | L | L |
| L | H | L | H |
| H | L | L | H |
| H | H | L | L |
| L | L | H | H |
| L | H | H | L |
| H | L | H | L |
| H | H | H | H |

H = high level, L = low level

SN54S135 . . . J OR W PACKAGE
SN74S135 . . . J OR N PACKAGE
(TOP VIEW)



ed003-01.TIF

C-indgangene benyttes til at bestemme, om der skal inverteres på udgangen af første X-OR gate eller ej.



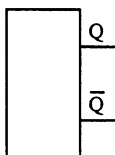
Flip-flops

Flip-flops generelt

Funktion

De kredsløb, som vi har behandlet indtil nu, har alle haft den egenskab, at de skal have et permanent indgangssignal for at bevare tilstanden på udgangen. I logiske kredsløb er der også behov for elementer, der kan fastholde deres tilstand efter, at informationen er væk.

Til dette formål anvendes en bistabil multivibrator, også kaldet en flip-flop. En flip-flop har to udgange. Disse benævnes Q og \bar{Q} , idet \bar{Q} altid vil være det modsatte af Q .

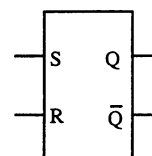


ed004-19.CDR

Når en flip-flop er logisk 0 på Q og logisk 1 på \bar{Q} , siges den at stå i stilling 0. Omvendt står den i stilling 1, når Q er 1, og \bar{Q} er 0.

| Stilling | Udgang | |
|----------|--------|-----------|
| | Q | \bar{Q} |
| 0 | 0 | 1 |
| 1 | 1 | 0 |

Grundelementet i alle flip-flops er RS-flip-floppen. RS betyder RESET / SET, hvilket skal forstås således, at flip-floppen via to styreindgange kan sættes i stilling 1, set eller stilling 0, reset. Symbolet for en RS flip-flop ser således ud.



ed004-17.CDR

Definition

Q og \bar{Q} er komplementer af hinanden, dvs. at de logiske niveauer altid vil være forskellige på Q og \bar{Q} . Q kan antage værdierne 1 eller 0. Så længe begge inputs er 0, er der ingen skift på udgangen.

Ændres set-indgangen til 1, vil Q antage værdien 1 og vil bibeholde denne værdi, selv om set-indgangen ændres tilbage til 0.

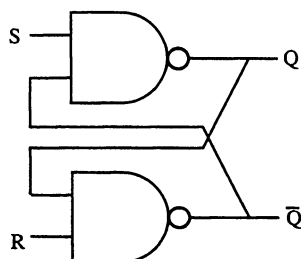
Hvis reset tilføres 1, har Q værdien 0 og bibeholder denne værdi, uanset om reset ændres tilbage til 0.

Hvis begge indgange tilføres logisk 1, vil Q og \bar{Q} begge blive 1, hvilket ikke svarer til den tidligere nævnte definition, hvor der blev nævnt, at Q og \bar{Q} er komplementer af hinanden, og denne tilstand kaldes derfor **undefineret** (dette må ikke forveksles med ubestemmelig, idet begge udgange vil ligge fast på 1).

RS-flip-flop

Grundtypen

En RS-flip-flop kan opbygges af NAND eller NOR gates, men vi vil kun vise et eksempel med NAND gates i denne forbindelse.



ed004-16.GEM

I hvilestilling skal der ligge logisk 1 på begge indgange, og flip-floppen settes og resettes med logisk 0.

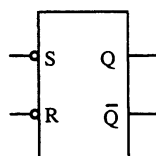
Påtrykkes reset-indgangen et logisk 0, vil \bar{Q} blive 1. Dette vil sammen med 1 på S få Q til at gå 0, hvilket igen holder \bar{Q} på 0.

Herefter kan R godt vende tilbage til 1, uden at det vil påvirke flip-floppens stilling.

Den forbudte styring for FF-en er 0 på både S og R, hvilket vil medføre 1 på begge udgange. Dette er den udefinerede stilling.

Hvis både S og R skifter til 1 samtidig, vil det være uforudsigeligt, i hvilken stilling flip-floppen vil stille sig.

Symbolet vil få følgende udseende:



ed004-15.CDR

Sandhedstabellen for flip-floppen vil se således ud:

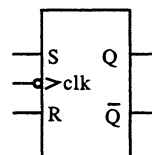
| Indgang | | Udgang | |
|---------|---|------------|-----------|
| S | R | Q | \bar{Q} |
| 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 1 | Låst | |
| 0 | 0 | Udefineret | |

Clockimpuls styret RS-flip-flop

Som det fremgår af sandhedstabellen skifter flip-floppen straks, når den modtager ordren på indgangene.

Til mange formål er der behov for en flip-flop, som først skifter, når den tilføres et styresignal. Dette styresignal kaldes clockimpulsen.

Symbolet for en sådan clockimpulsstyret RS-flip-flop ses herunder.



ed004-04.CDR

Sandhedstabellen for denne flip-flop vil komme til at se således ud:

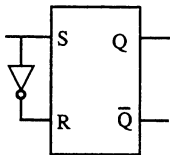
| Indgang | | | Udgang | |
|---------|---|---|--------|-----------|
| S | R | C | Q | \bar{Q} |
| X | X | 0 | Låst | |
| 0 | 0 | 1 | Låst | |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

(Udef.)

D-flip-flop
Grundtypen

I det foregående så vi, at den clockimpulsstyrede RS-flip-flop havde en udefineret tilstand. Denne skavank kan undgås ved at ændre koblingen til en data-flip-flop eller D-flip-flop.

En sådan flip-flop kan anvendes som latch eller lager for et enkelt bit.

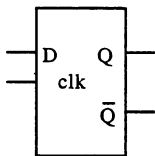


ed004-11.CDR

Den udefinerede tilstand er undgået ved at anbringe en inverter mellem de to indgange. Dette betyder, at der kun bliver en enkelt indgang.

Hvis denne indgang er 1, vil dette medføre, at Q vil antage værdien 1. Et 0 på indgangen vil medføre, at Q vil antage værdien 0. Sagt på en anden måde vil niveauet på D-indgangen overføres til Q-udgangen.

Symbolet for D-flip-floppen vil se således ud:



ed004-10.CDR

Sandhedstabellen vil få følgende udseende:

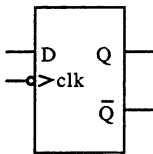
| Indgang | | Udgang | |
|---------|---|--------|----|
| D | C | Q | Q̄ |
| X | 0 | Låst | |
| 0 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

Dynamisk clockimpulsindgang

D-flip-floppen findes også i en dynamisk triggeret udgave, dvs. at D-informationen overføres til Q på clockimpulsens flanke, hvorefter D-indgangen blokeres.

At flip-floppen er dynamisk triggeret eller kant-triggeret, vises på symbolet, ved at der anbringes en trekant ved indgangen.

Se symbolet herunder.



ed004-07.CDR

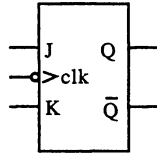
I sandhedstabellen vises dette ved en pil i clock-impulskolonnen. Hvis pilen vender opad, vil flip-floppen skifte på den positive flanke af clock-impulsen. Vender pilen nedad, vil FF'en skifte på den negative flanke.

| Indgang | | Udgang | |
|---------|---|--------|----|
| D | C | Q | Q̄ |
| X | 0 | Låst | |
| 0 | ↓ | 0 | 1 |
| 1 | ↓ | 1 | 0 |

JK-flip-flop

Grundtypen

Ved at foretage nogle få ændringer på den clock-impulsstyrede RS-flip-flop fås en såkaldt JK-flip-flop.



ed004-06.CDR

Denne adskiller sig fra RS-flip-floppen ved ikke at have nogen udefineret stilling.

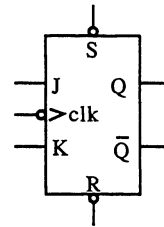
De specielle egenskaber ved JK-flip-floppen er:

- Hvis både J og K samtidig er logisk 1, når der kommer en clockimpuls, vil flip-floppen skifte til den modsatte state, dette kaldes at toggle
- Hvis både J og K samtidig er logisk 0, når der kommer en clockimpuls, vil flip-floppen ikke skifte state, men forblive i sin stilling. Man siger, at den er låst, se sandhedstabellen

| Indgang | | | Udgang | |
|---------|---|---|--------|-----------|
| J | K | C | Q | \bar{Q} |
| X | X | 0 | Låst | |
| 0 | 0 | ↓ | Låst | |
| 1 | 0 | ↓ | 1 | 0 |
| 0 | 1 | ↓ | 0 | 1 |
| 1 | 1 | ↓ | Toggle | |

Set og reset

Ud over de nævnte indgange er JK-flip-floppen ofte forsynet med set- og resetindgange. Disse indgange har højere prioritet end JK og clock-indgangene.



ed004-01.CDR

Disse set- og resetindgange kan anvendes fx i forbindelse med tæller kredsløb til at bringe de enkelte flip-flops i en bestemt udgangsstilling.

| Indgang | | | | | Udgang | |
|---------|---|---|---|---|------------|-----------|
| S | R | J | K | C | Q | \bar{Q} |
| 0 | 1 | X | X | X | 1 | 0 |
| 1 | 0 | X | X | X | 0 | 1 |
| 0 | 0 | X | X | X | Udefineret | |
| 1 | 1 | X | X | 1 | Låst | |
| 1 | 1 | 0 | 0 | ↓ | Låst | |
| 1 | 1 | 1 | 0 | ↓ | 1 | 0 |
| 1 | 1 | 0 | 1 | ↓ | 0 | 1 |
| 1 | 1 | 1 | 1 | ↓ | Toggle | |

□

Tællere

Generelt

Tællerkredsløb

Flip-flops sammensat til tællerkredsløb findes i næsten enhver slags digitalt udstyr.

De bruges ikke kun til at tælle impulser, men i lige så høj grad til at styre tidssekvenser i digital-udstyr samt til deling af en given frekvens.

Principielt er en tæller et hukommelseskredsløb, idet den husker, hvor mange clockimpulser der tilføres input.

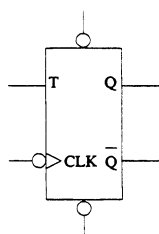
Tællerforløbet eller -koden afhænger af behovet i det givne udstyr. De mest anvendte tællerkoder er nok først og fremmest den binære talkode og dernæst BCD-koden, der anvendes til dekadetællere.

Der findes et meget stort antal færdige tællerkredsløb, og i det efterfølgende vil vi hovedsageligt beskæftige os med disse.

Asynkrone tællere/delere

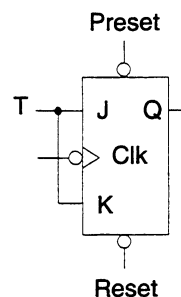
T-flip-flop

En meget anvendt flip-flop er en såkaldt T-flip-flop (toggle-flip-flop). Denne fremstilles ikke specielt, men opbygges af RS-, D- eller JK-flip-flop. Af sandhedstabellen for en T-flip-flop ses, at Q-udgangen skifter til den modsatte stilling på hver clockimpuls, hvis T er = 1.



ed005-25.GEM

Denne funktion kan let fremstilles med en JK-flip-flop, idet J- og K-indgangene blot skal forbindes sammen.



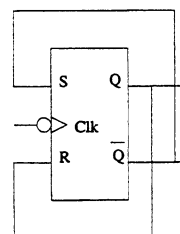
ed005-24.GEM

| t_n | | t_{n+1} |
|-------|---|------------------|
| J | K | |
| 0 | 0 | Q_n |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | $\overline{Q_n}$ |

Anvendes ikke,
da $J = K$

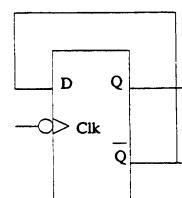
ed005-13.GEM

En T-flip-flop kan også fremstilles af RS- og D-flip-flops.



ed005-23.GEM

T-FF med RS-FF

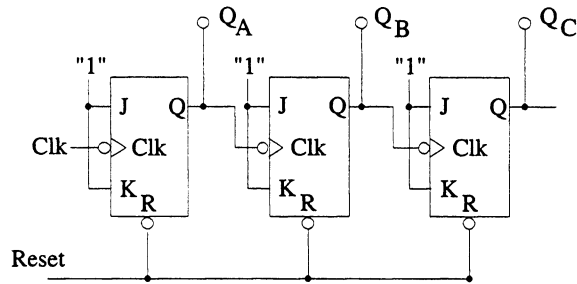


ed005-22.GEM

T-FF med D-FF

Asynkrontæller

En asynkrontæller opbygges som eksemplet herunder.



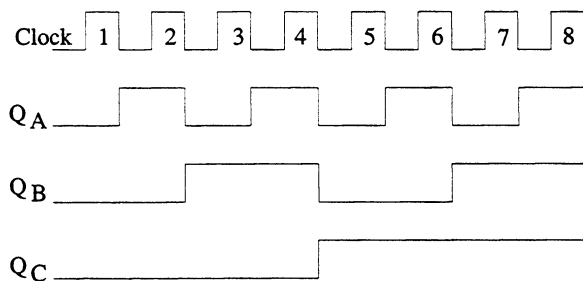
ed005-21.GEM

Asynkrontæller

Virkemåden er følgende:

- Clockimpulserne tilføres flip-flop A, som skifter på den negative kant af clockimpulsen
- På næste negative kant på clockimpulsen vil flip-flop A skifte tilbage igen. Derfor vil udgangssignalets frekvens være halvdelen af clock-frekvensen, vi har altså fået en frekvensdeler
- Hvis udgangen på flip-flop A forbindes til clock-indgangen på flip-flop B, vil denne yderligere halvere frekvensen

Det samme vil ske i flip-flop C. De enkelte udgange kan indtegnes i en impulsplan, som vist herunder:



ed005-20.GEM

Udlæsning

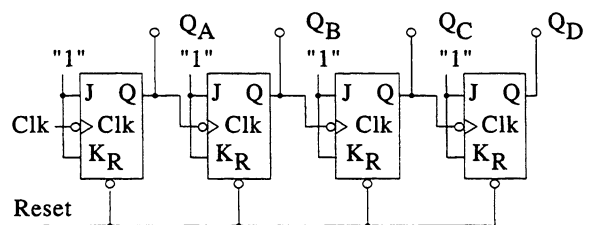
Det ses heraf, at bitmønstrer på udgangene udgør en binær talrække, hvor QA tæller 1'ere, QB tæller 2'ere, QC tæller 4'ere.

Når tælleren er nået til binærværdien 111, vender den tilbage eller løber over til 000 og begynder så forfra.

| C | B | A | Decimalværdi |
|---|---|---|--------------|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 2 |
| 0 | 1 | 1 | 3 |
| 1 | 0 | 0 | 4 |
| 1 | 0 | 1 | 5 |
| 1 | 1 | 0 | 6 |
| 1 | 1 | 1 | 7 |

ed005-19.GEM

En tæller med 3 bit har således 8 stillinger fra 000 til 111. Hvis der føjes et bit mere til kredsløbet, vil tællerområdet fordobles, altså 16 stillinger, fra 0000 til 1111, se det følgende eksempel.



ed005-18.CDR

Asynkrontæller

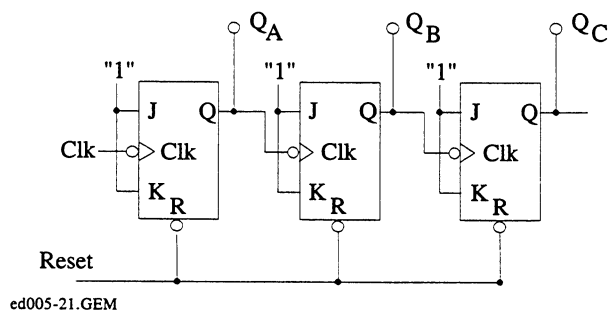
| D | C | B | A | Decimalværdi |
|---|---|---|---|--------------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 | 3 |
| 0 | 1 | 0 | 0 | 4 |
| 0 | 1 | 0 | 1 | 5 |
| 0 | 1 | 1 | 0 | 6 |
| 0 | 1 | 1 | 1 | 7 |
| 1 | 0 | 0 | 0 | 8 |
| 1 | 0 | 0 | 1 | 9 |
| 1 | 0 | 1 | 0 | 10 |
| 1 | 0 | 1 | 1 | 11 |
| 1 | 1 | 0 | 0 | 12 |
| 1 | 1 | 0 | 1 | 13 |
| 1 | 1 | 1 | 0 | 14 |
| 1 | 1 | 1 | 1 | 15 |

ed005-17.GEM

Tælleren kaldes en asynkrontæller, fordi de enkelte flip-flops ikke skifter samtidig, men skiftet går som en bølge igennem tælleren. Man ser derfor også tælleren benævnt som en bølge- eller en rippeltæller.

Maksimal tællerfrekvens

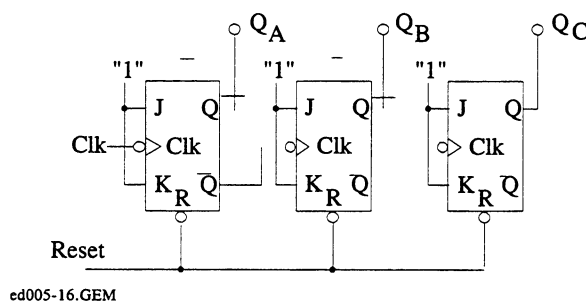
Den maksimale frekvens, som en asynkrontæller kan klare, vil være bestemt af den første flip-flop, idet denne vil skifte på hver enkelt clock-impuls. På udgangen af denne flip-flop vil frekvensen være halveret, og der stilles derfor ikke så store krav til de efterfølgende flip-flops.



ed005-21.GEM

Asynkrontæller

Som tælleren er vist her, kaldes den en optæller, fordi den tæller fra nul og opad til maksimum. Ved at tage clockimpulsen til den efterfølgende tæller fra \bar{Q} i stedet for Q , vil tælleren blive en nedtæller, idet den går fra maksimum og ned til nul.



ed005-16.GEM

Asynkronnedtæller

Fordele ved asynkrontælleren

| C | B | A | Decimalværdi |
|---|---|---|--------------|
| 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 7 |
| 1 | 1 | 0 | 6 |
| 1 | 0 | 1 | 5 |
| 1 | 0 | 0 | 4 |
| 0 | 1 | 1 | 3 |
| 0 | 1 | 0 | 2 |
| 0 | 0 | 1 | 1 |

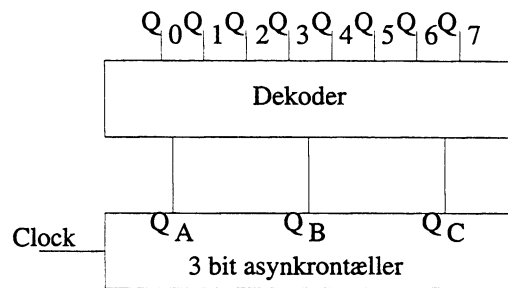
ed005-15.GEM

Fordelene ved asynkrontælleren er, at den er meget simpel at konstruere. Det er blot nødvendigt at finde det nødvendige antal flip-flops og derefter forbinde de enkelte udgange til den efterfølgende indgang.

Det er til gengæld kun muligt at tælle op eller ned. Hvis der er behov for at tælle i en vilkårlig kode, er det forbundet med et omfattende gate-kredsløb.

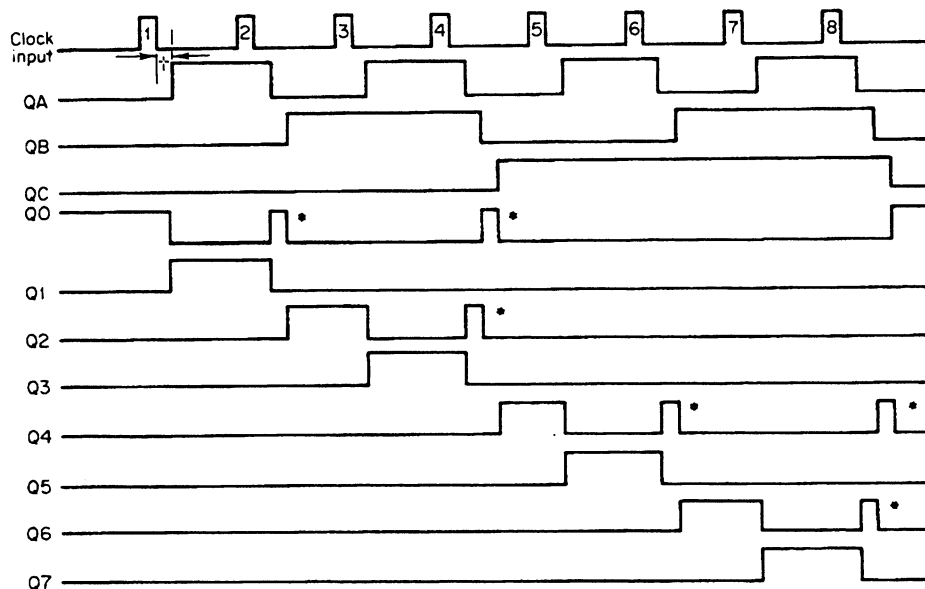
Ulemper ved asynkrontællere

Fra det tidspunkt, hvor clockimpulsen på en flip-flop går i negativ retning, og indtil dens udgang er skiftet, går der en vis tid, den såkaldte propagation-delay time. Dette delay har ingen indflydelse på tællerens maksimale tællerfrekvens, men det betyder, at når en tæller har fået tilført et bestemt antal clockimpulser, er udgangene ikke nødvendigvis på plads endnu.



ed005-14.GEM

Dette forhold har normalt ingen praktisk betydning, medmindre der foretages en timet overførsel af data fra tællerens udgange til en latch. I et sådant tilfælde kan man komme ud for, at der overføres forkerte data til latchen.



ed005-01.IMG

Eksempel på fejludlæsning fra asynkrontæller

Synkrone tællere

Generelt

Den asynkrone tæller havde en propagation-delay time for hver bit. Dette resulterede i akkumulering af propagation delay time i den sidste del af tælleren.

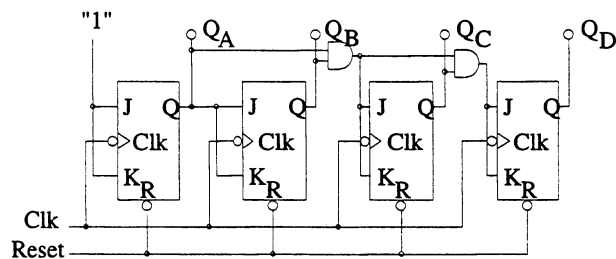
I synkrontælleren skifter alle trin samtidig, når der tilføres en clockimpuls. Derved bliver den samlede propagation-delay time for hele tælleren ikke længere end for en enkelt flip-flop. Skiftet er betinget af, hvorledes J- og K-indgangenes logiske niveau er, når clockimpulsen kommer.

Ud over denne fordel kan tælleren fremstilles til enhver tænkelig tællesekvens.

Der vil dog normalt indgå en del mere styrelogik i den synkrone tæller end i den asynkrone.

Opbygning af synkrontæller

Den simpleste synkrone tæller er en ren binær-optæller, som vist herunder.



ed005-12.GEM

Synkrontæller

Virkemåde

Vi har tidligere set, at en JK-flip-flop vil blive i sit state, når en clockimpuls kommer, hvis både J og K er logisk 0. Hvis både J og K er logisk 1, vil flip-floppen toggle, når clockimpulsen kommer.

Da flip-flop A har logisk 1 på både J og K, vil denne toggle på bagkanten af hver clockimpuls.

Flip-flop B's J- og K-indgang er styret af Q-udgangen på flip-flop A. Derfor vil flip-flop B kun toggle på hveranden clockimpuls.

Flip-flop C's J- og K-indgang er styret af både QA og QB, hvorfor denne kun vil skifte på hver fjerde clockimpuls.

Flip-flop D's J- og K-indgang er styret af QA, QB og QC, denne vil således skifte på hver 8. clockimpuls.

Integrerede tællerkredse

Generelt

Vi har i det foregående afsnit set, hvordan en tæller kan opbygges af enkelte flip-flops. Denne metode vil i dag næppe blive anvendt i større stil, idet der på markedet findes et meget stort antal færdige kredse, de såkaldte LSI kredse (Large Scale Integration).

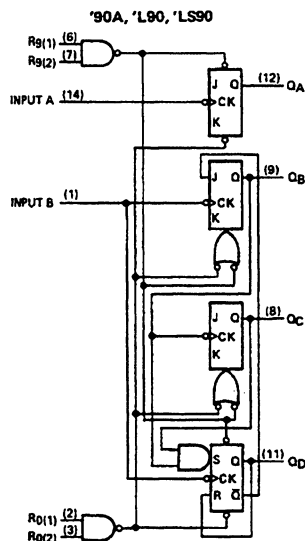
Disse kredse indeholder et meget stort antal komponenter. Det er derfor muligt at fremstille færdige tællerkredse, som har betydelig flere faciliteter, end det er muligt at opnå med den traditionelle opbygning.

7493

Det første eksempel er en 7493 tæller.

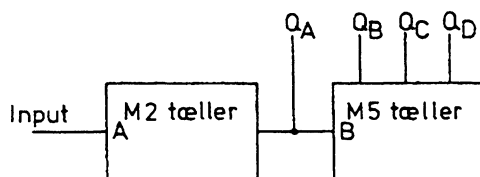
Af blokdiagrammet ses, at denne tæller kan sammenkobles på flere forskellige måder, idet flip-flop A kan benyttes separat. Dog er reset fælles for alle flip-flops. Flip-flop-B-C-D er sammenkoblet og udgør derved en 3 bits tæller.

En anden type er 7490. Denne tæller er internt forbundet som en todeler og en femdeler.

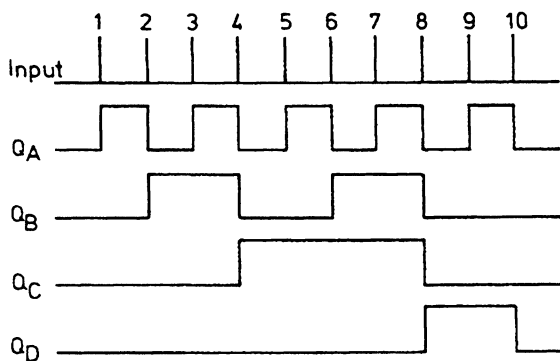


ed005-05.TIF

Dette giver to muligheder for at opbygge en tideler, se herunder.

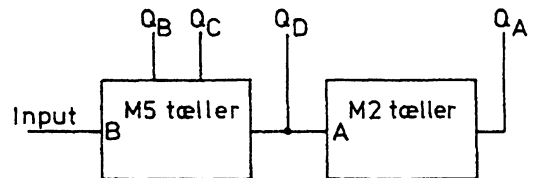


ed005-08.IMG

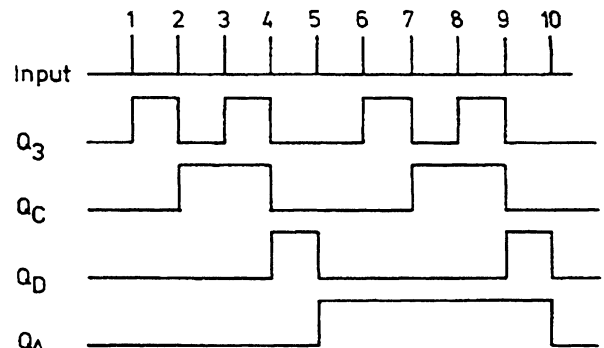


ed005-07.IMG

Forskellen på disse to delere ses på impulsplanen, idet den første er en normal BCD-kode, den anden er en 5 4 2 1 kode. Den sidste har den fordel, at den leverer et symmetrisk udgangssignal.



ed005-03.IMG

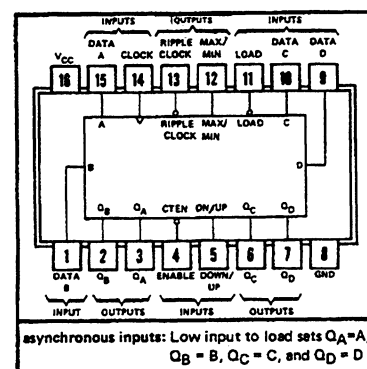


ed005-06.IMG

Programmerbar tæller 74191

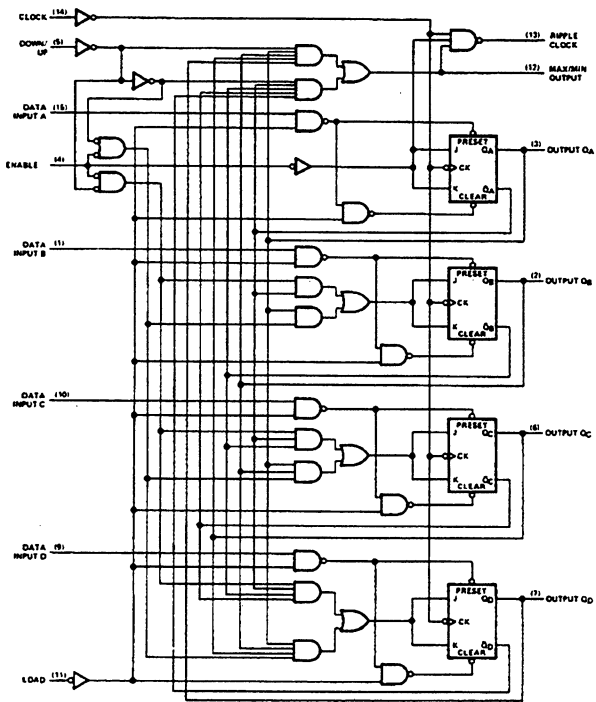
Denne kreds indeholder ifølge databladet en 4 bit synkron op/nedtæller. Derudover er tælleren programmerbar, dvs. det er muligt at indlæse en vilkårlig binærkode i tælleren, som derefter tæller videre fra denne værdi i den valgte retning. Tælleren har outputs, som er beregnet til kaskadering af flere tællere.

For yderligere oplysninger, se datablad.

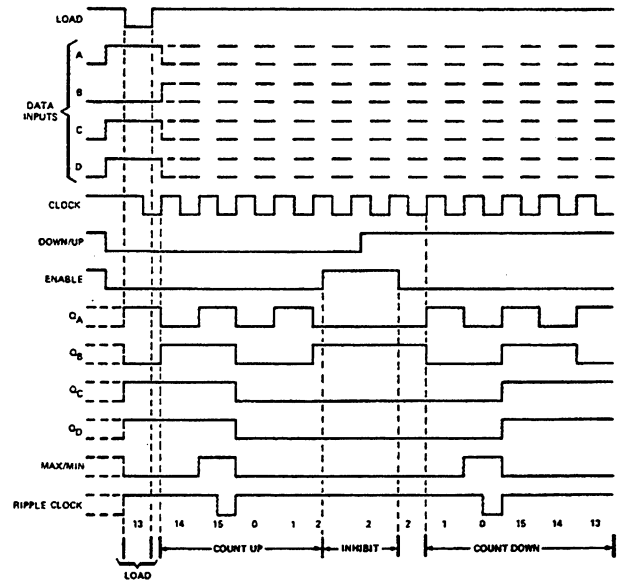


ed005-04.TIF

'191, 'LS191 BINARY COUNTERS



ed005-02.TIF



ed005-09.TIF

Impulsplan for SN 74191



Tællerkonstruktion

Generelt

Konstruktion af tællere

Som vi har set tidligere, kan man fremstille synkronne tællere med en vilkårlig tællersekvens. Det er dog ret besværligt at fastlægge det nødvendige gatekredsløb blot ved hjælp af Booles algebra. Til konstruktionen vil vi derfor anvende karnaughkortet, som vi tidligere benyttede til reduktion af gatekredsløb.

Til konstruktionen er der udarbejdet et standard-skema, hvor der er en sandhedstabel samt fire karnaughkort.

Fremgangsmåden er beskrevet i følgende afsnit.

Sandhedstabel

Opstilling af sandhedstabel

Sandhedstabellen opstilles i skemaet, svarende til den ønskede tællersekvens.

Husk - Clockimpulsnr. har ingen sammenhæng med tællerkoden, men skal blot informere om, hvor langt tælleren er nået i tællersekvensen.

Det vil som oftest være ønskeligt, at tælleren starter forfra efter et gennemløb. Man siger, at den er recirkulerende, derfor skal den første binære kode gentages efter den sidste clockimpuls.

Hvis det ønskes, at tælleren skal være selvstandsende, skal den sidste binære kode gentages efter sidste clockimpuls.

Tællertype: Synkron

Tællerkode: Binæroptæller

Tællermodul: M8 Recirkl.

| D | C | B | A | Cp nr. |
|---|---|---|---|--------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 1 | 2 | 2 |
| 0 | 1 | 0 | 3 | 3 |
| 1 | 1 | 0 | 4 | 4 |
| 1 | 1 | 1 | 5 | 5 |
| 1 | 0 | 1 | 6 | 6 |
| 1 | 0 | 0 | 7 | 7 |
| 0 | 0 | 0 | 0 | 0 |

ed006-09.CDR

Tællertype: Synkron

Tællerkode: Binæroptæller

Tællermodul: M8 Selvstands.

| D | C | B | A | Cp nr. |
|---|---|---|---|--------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 1 | 2 | 2 |
| 0 | 1 | 0 | 3 | 3 |
| 1 | 1 | 0 | 4 | 4 |
| 1 | 1 | 1 | 5 | 5 |
| 1 | 0 | 1 | 6 | 6 |
| 1 | 0 | 0 | 7 | 7 |
| 1 | 0 | 0 | 0 | 0 |

ed006-08.CDR

Karnaughkort

Klargøring af karnaughkort

Clockimpulsnr. fra sandhedstabellen overføres til karnaughkortene, således at clockimpulsnr.

skrives nederst i hjørnet i felterne svarende til den binære kode. Dette viser, hvilken vej tælleren følger rundt i karnaughkortet.

| | | B | | | |
|----|---|----|----|----|----|
| D | A | 00 | 01 | 11 | 10 |
| | C | | | | |
| 00 | | 0 | 1 | 2 | 3 |
| 01 | | 7 | 6 | 5 | 4 |
| 11 | | | | | |
| 10 | | | | | |

ed006-05.CDR

Udfyldning af karnaughkort

Hvert enkelt karnaughkort udfyldes efter den viste karnaughkode, idet man starter ved clockimpuls 0. Karnaughkoden findes ved aflæse, hvilken ændring der skal ske med den pågældende flip-flop ved den efterfølgende clockimpuls.

| D | C | B | | A | Cp nr. |
|---|---|---|---|---|--------|
| | 0 | 0 | | 0 | 0 |
| | 0 | 0 | 1 | 1 | 1 |
| | 0 | 1 | / | 2 | 2 |
| | 0 | 1 | Ø | 3 | 3 |
| | 1 | 1 | 0 | 4 | 4 |
| | 1 | 1 | 1 | 5 | 5 |
| | 1 | 0 | / | 6 | 6 |
| | 1 | 0 | Ø | 7 | 7 |
| | 1 | 0 | 0 | 8 | 8 |

ed006-04.CDR

Den fundne kode indføres i karnaughkortet, således at karnaughkoden, der findes ved skift fra clockimpuls 0 til clockimpuls 1, skrives i feltet for clockimpuls 0. Når alle benyttede felter i karnaughkortet er udfyldt, skal dette udlæses.

NB: Hvis hele kortet kan sløjfes, giver dette logisk 1 på den pågældende indgang. Hvis der ikke er noget, der skal sløjfes, vil dette give et logisk 0 på den pågældende indgang. Ikke benyttede felter i karnaughkortet må gerne medtages i sløjferne.

| D \ C | A | | | |
|-------|----|----|----|----|
| | 00 | 01 | 11 | 10 |
| 00 | 1 | / | Ø | 0 |
| 01 | 0 | Ø | / | 1 |
| 11 | | | | |
| 10 | | | | |

$$J_A = \overline{B}\overline{C} + BC$$

$$K_A = \overline{B}\overline{C} + \overline{B}C$$

ed006-02.GEM

I det efterfølgende er hele eksemplet indtegnet og reduceret.

| D \ C | A | | | |
|-------|----|----|----|----|
| | 00 | 01 | 11 | 10 |
| 00 | 1 | 1 | Ø | 0 |
| 01 | 0 | Ø | 1 | 1 |
| 11 | | | | |
| 10 | | | | |

$$J_A =$$

$$K_A =$$

ed006-03.GEM

Udlæsning af karnaughkort

Udlæsning af karnaughkortet foregår ved, at der indtegnes sløjfer efter de sædvanlige regler: 1, 2, 4, 8, 16 felter er tilladt.

Nederst på skemaet er der angivet regler for udlæsning ved anvendelse af bestemte flip-flop typer.

Yderligere reduktion

De ud fra karnaughkortet fundne boolske udtryk kan eventuelt omskrives ved hjælp af De Morgans regler for at få et enklere kredsløb.

Eksempel på konstruktion af synkrontæller

Tællertype: Synkrontæller

Tællerkode: Graykode

Tællermodul: M8

Karnaughkode:

1: fra 0 til 1

/: fra 1 til 1

Ø: fra 1 til 0

0: fra 0 til 0

∴: ligegyldigt

| D | C | B | A | Cp nr. |
|---|---|---|---|-----------|
| | 0 | 0 | 0 | 0 |
| | 0 | 0 | 1 | 1 |
| | 0 | 1 | 1 | 2 |
| | 0 | 1 | 0 | 3 |
| | 1 | 1 | 0 | 4 |
| | 1 | 1 | 1 | 5 |
| | 1 | 0 | 1 | 6 |
| | 1 | 0 | 0 | 7 |
| | 0 | 0 | 0 | 8 |
| | | | | |
| | | | | |
| | | | | |
| | | | | |
| | | | | |
| | | | | |
| | | | | |
| | | | | |

| B \ A | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|
| D \ C | | | | |
| 00 | 0 | 1 | 2 | 3 |
| 01 | 7 | 6 | 5 | 4 |
| 11 | | | | |
| 10 | | | | |

$$J_D =$$

| B \ A | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|
| D \ C | | | | |
| 00 | 0 | 0 | 0 | 1 |
| 01 | / | / | / | / |
| 11 | | | | |
| 10 | | | | |

$$J_C = \bar{A} B$$

| B \ A | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|
| D \ C | | | | |
| 00 | 0 | 1 | / | / |
| 01 | 0 | 0 | Ø | / |
| 11 | | | | |
| 10 | | | | |

$$K_D =$$

$$J_B = A \bar{C}$$

$$K_B = A C$$

| B \ A | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|
| D \ C | | | | |
| 00 | 1 | / | Ø | 0 |
| 01 | 0 | Ø | / | 1 |
| 11 | | | | |
| 10 | | | | |

$$K_C = \bar{A} \bar{B}$$

$$J_A = \bar{B} \bar{C} + B C$$

$$K_A = \bar{B} C + B \bar{C}$$

Udlæsning af boolske udtryk gælder:

JK-FF

RS-FF

J: 1 skal, 0 må ikke benyttes

R: Ø skal, 1 og / må ikke benyttes

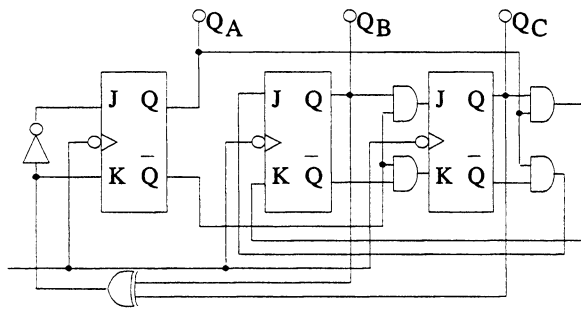
K: Ø skal, / må ikke benyttes

S: 1 skal, 0 og Ø må ikke benyttes

Tegning af kredsløbsskema

Endeligt kredsløb

Ud fra de boolske udtryk kan det endelige kredsløb nu tegnes. Da alle flip-flops skal have clock-impuls tilført samtidig, skal inputclock forbindes til clockindgangene på alle tællere. Gatekredsløb, der opfylder de enkelte boolske udtryk, skal tegnes. Her skal man være opmærksom på, at det ofte er muligt at anvende et boolsk udtryk som en del af et større udtryk. Endvidere findes alle Q-udgange i såvel sand som negeret form.



ed006-01.GEM



Registre

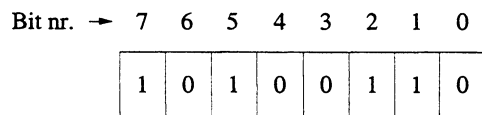
Generelt om registre

Beskrivelse

Et register er en række flip-flops, som kan indeholde (huske) et antal binære værdier (1-taller og nuller).

De binære værdier kan i et register flyttes til højre, til venstre eller recirkulere (køre rundt).

Et register tegnes ofte som en række kasser, som hver især kan indeholde en bit.



ed007-15.GEM

Blokdiagrammet viser et 8-bit skifteregister med det binære indhold 1 0 1 0 0 1 1 0.

Forskellige typer

Registre kan opfattes på to måder:

- Som "Storage Register" (lagerregister), hvis data-bits bare ind- og udlæses uden ændringer
- Som "Shift Register" (skifteregister), hvis de indlæste data ændrer placering, inden de udlæses igen

De fleste registre kan klare både at lagre og at skifte.

Når et register skal skifte, tilføres en clock-impuls (skiftepuls), hvorefter alle bits rykker en plads.

| Skifteretning | Før clock | Efter clock |
|---------------|-----------------|-----------------|
| Højreskift | 1 0 1 0 1 0 0 0 | 0 1 0 1 0 1 0 0 |
| Venstreskift | 0 1 0 1 0 1 0 0 | 1 0 1 0 1 0 0 0 |

Ser man nærmere på den binære talværdi, viser det sig, at et højreskift vil halvere talværdien, og et venstreskift vil fordoble talværdien.

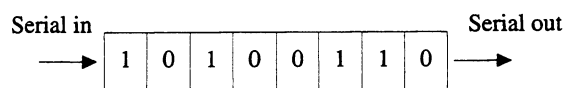
I eksemplet ovenfor ændres skifteregisterindholdet fra 168 til 84 decimalt ved et højreskift og fra 84 til 168 decimalt ved et venstreskift.

Det er muligt at tilføre bits til et register i både serie og parallel.

Det er ligeledes muligt at udtage bits fra et register i både serie og parallel.

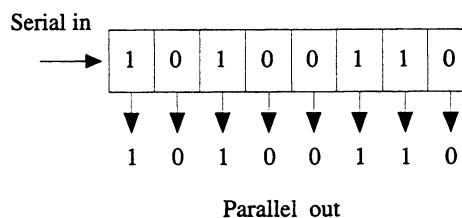
Dette resulterer i fire kombinationer af input og output.

Serial in - Serial out (SISO):



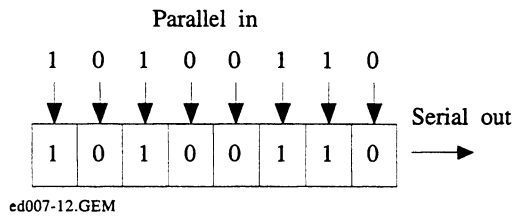
ed007-14.GEM

Serial in - Parallel out (SIPO):

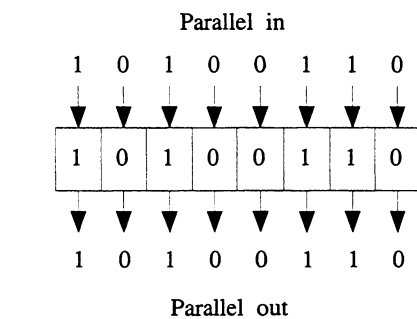


ed007-13.GEM

Parallel in - Serial out (PISO):



Parallel in - Parallel out (PIPO):



Der findes universelle skifteregistre, som kan klare alle disse ind- og udgangskombinationer, og samtidig kan de udføre både shift right (højreskift) og shift left (venstreskift).

Anvendelse

Skifteregistre anvendes i stor udstrækning i computer- og regnekredsløb. Når data skal indlæses, foregår dette serielt eller parallelt fra tastatur og lignende.

Når data beregnes i regneenheden, sker dette ofte parallelt (parallelt ind og parallelt ud).

Når de behandlede data skal udlæses igen, foregår dette igen parallelt eller serielt til display eller printer.

Hvis man fra en dataterminal vil have foretaget databehandling i en stor, central computer, foregår kommunikationen mellem terminal og computer som serielle data på en telefonlinie.

I terminalens udgang omsættes de enkelte ord fra parallelle data til serielle data (PISO), som derefter sendes over linien til computeren.

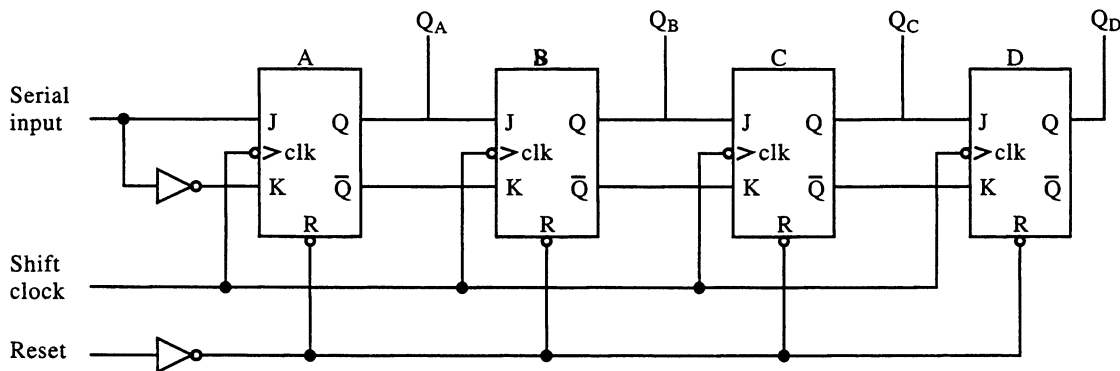
I computerens indgang omsættes de serielle data igen til parallelle data (SIPO), inden de behandles.

Når databehandlingen er overstået, skal data sendes retur igen. Dette foregår på nøjagtig samme måde, computerudgang (PISO) via linien til terminalindgang (SIPO).

Opbygning

Generelt

Til opbygning af et skifteregister anvendes fortrinsvis kanttriggede flip-flops af typerne RS, D og JK.



ed007-10.GEM

4-bit JK-skifteregister

Diagrammet viser et JK-skifteregister. Når det kaldes et 4-bit register, er det, fordi registret kan lagre fire binære bits, dvs. alle binære værdier fra 0000 til 1111.

Data indlæses fra serial input.

Shift-clock'en, som indlæser fra serial input og skifter hen gennem registret, er negativt kanttrigget (data skiftes på negative clockflanker).

Shift-clock'en er ført parallelt ind til clockindgangene på de enkelte flip-flops. Dette resulterer i et synkront skift.

Da Q- og \bar{Q} -udgange er ført til henholdsvis J- og K-indgange på de efterfølgende flip-flops, vil data fra en flip-flop blive overført til den efterfølgende, når clockimpulsen kommer.

Resetinput gør det muligt at resette (0-stille) hele registret på en gang (alle Q-udgange er på 0 efter en resetimpuls).

På grund af inverteren foran K-indgangen på flip-flop A vil et highniveau på serial input give $J = 1$ og $K = 0$, altså set-information. Omvendt vil et lowniveau på serial input være en reset-information.

Virkemåde

Antag, at registret er resat, og at serial input ligger på highniveau før og under den første clockimpuls.

Derefter lægges serial input på lowniveau, som holdes under de efterfølgende clockimpulser.

På den negative flanke af den første clockimpuls vil der ske et skift til højre, og samtidig vil high-informationen fra serial input blive læst ind i flip-flop A.

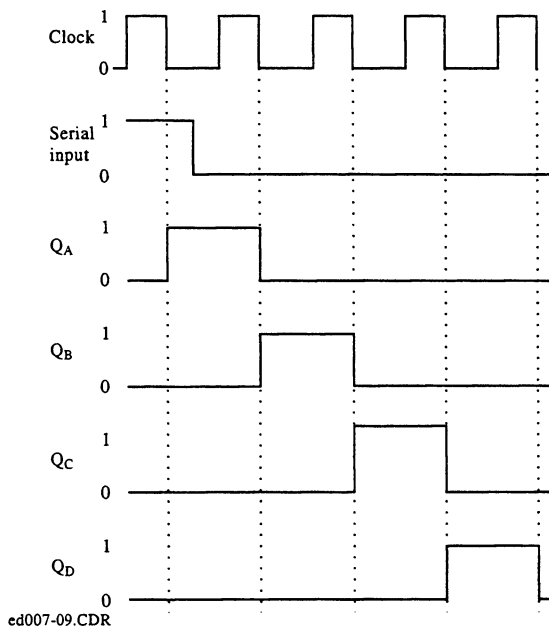
Læst fra venstre, vil registrets indhold nu være:
1 0 0 0

Da serial input nu er low, vil der på de efterfølgende clockimpulser blive læst nuller ind i flip-flop A.

For hver clockimpuls vil 1-tallet rykke en plads til højre.

Efter den femte clockimpuls vil 1-tallet være skiftet helt ud af registret (registerindholdet er da 0 0 0 0).

Impulsplan



Ovenstående impulsplan viser data-flow (data-strømmen) igennem skifteregistret. Det ses her tydeligt, at skift og indlæsning foregår på den negative clockflanke.

Funktionstabel

Funktionstabellen er en anden måde at beskrive registrets funktion på.

| Før clockimpuls | Efter clockimpuls | | | |
|--------------------|-------------------|----------------|----------------|----------------|
| Serial input | Q _A | Q _B | Q _C | Q _D |
| L | L | L | L | L |
| H | H | L | L | L |
| L | L | H | L | L |
| L | L | L | H | L |
| L | L | L | L | H |
| L | L | L | L | L |

Anvendelse og type

Det omtalte skifteregister kan udvides til at indeholde et vilkårligt antal flip-flops.

Ethvert binært mønster, tal, koder m.m. kan tilføres registrets serialinput, og det vil genopstå i den anden ende af registret efter N-clockimpulser, hvor N er antallet af flip-flops.

Denne type register kaldes et serie-input/serie-output skifteregister (SISO). Databits tilføres serialinput, et ad gangen efter hinanden. Det kan udtages på samme måde via Q_D-udgangen.

Da alle Q-udgange er ført ud, vil det også være muligt at udlæse alle 4 databits samtidig (parallel-udlæsning).

Dette register må altså også kunne benyttes som (SIPO)-register.

Færdigkredse

Anvendelse

Vi vil i dette afsnit kigge lidt nærmere på nogle færdige registerkredse og benytte os af de oplysninger, som databogen giver i form af beskrivelse, funktionstabel, blokdiagram og impulsplan.

SN 74164

TTL TYPES SN54164, SN54L164, SN54LS164, SN74164, SN74L164, SN74LS164 MSI

BULLETIN NO. DL-S 7611835, MARCH 1974—REVISED OCTOBER 1976

- Gated (Enable/Disable) Serial Inputs
- Fully Buffered Clock and Serial Inputs
- Asynchronous Clear

| TYPE | TYPICAL MAXIMUM CLOCK FREQUENCY | TYPICAL POWER DISSIPATION |
|--------|---------------------------------------|------------------------------|
| '164 | 36 MHz | 21 mW per bit |
| 'L164 | 18 MHz | 11 mW per bit |
| 'LS164 | 36 MHz | 10 mW per bit |

description

These 8-bit shift registers feature gated serial inputs and an asynchronous clear. The gated serial inputs (A and B) permit complete control over incoming data as a low at either (or both) input(s) inhibits entry of the new data and resets the first flip-flop to the low level at the next clock pulse. A high-level input enables the other input which will then determine the state of the first flip-flop. Data at the serial inputs may be changed while the clock is high or low, but only information meeting the setup requirements will be entered. Clocking occurs on the low-to-high-level transition of the clock input. All inputs are diode-clamped to minimize transmission-line effects.

ed007-08.TIF

I databladet opgives 74164 som "8-bit parallel-out serial shift register".

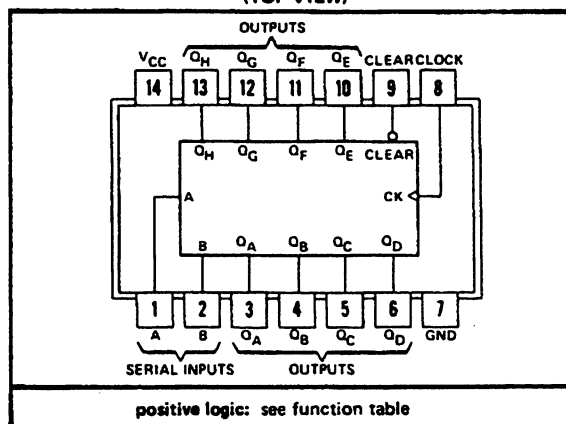
Standardudgaven kan køre med en maks. clock-frekvens = 36 MHz og har et effektforbrug på 21 mW pr. bit (her er otte i alt).

Hvis vi læser databladets Description (beskrivelse), får vi følgende informationer:

- Dette 8-bit skiftregister er forsynet med gated input og asynkron clear

Det gatede serialinput (A og B - se funktions-blokdiagrammet) giver fuld kontrol over de indkomne data.

SN54164, SN54LS164 . . . J OR W PACKAGE
SN54L164, SN74L164 . . . J, N, OR T PACKAGE
SN74164, SN74LS164 . . . J OR N PACKAGE
(TOP VIEW)



positive logic: see function table

Hvis A-input tilføres seriedata, og B-input lægges low, vil der blokeres for tilførte seriedata. Samtidig vil den første flip-flop blive resat (0- stillet) på den førstkomne clockimpuls.

Hvis B-input derimod lægges high, vil data på A-input bestemme indholdet i den første flip-flop på de efterfølgende clockimpulser.

Data tilført serialinput kan ændres, imens clock'en ligger på high- eller lowniveau, men det er kun informationer, der passer ifølge opsætningskravene (funktionstabellen), som kommer ind.

Clocking sker på den positivgående flanke af clockimpulsen.

Asynkron clear betyder blot, at hele kredsløbet kan 0-stilles uafhængigt af clockimpulsen.

| FUNCTION TABLE | | | | | | |
|----------------|-------|---|---|-----------------|-----------------------------------|-----------------|
| INPUTS | | | | OUTPUTS | | |
| CLEAR | CLOCK | A | B | Q _A | Q _B ... Q _H | |
| L | X | X | X | L | L | L |
| H | L | X | X | Q _{A0} | Q _{B0} | Q _{H0} |
| H | ↑ | H | H | H | Q _{An} | Q _{Gn} |
| H | ↑ | L | X | L | Q _{An} | Q _{Gn} |
| H | ↑ | X | L | L | Q _{An} | Q _{Gn} |

H = high level (steady state), L = low level (steady state)
 X = irrelevant (any input, including transitions)
 ↑ = transition from low to high level.
 Q_{A0}, Q_{B0}, Q_{H0} = the level of Q_A, Q_B, or Q_H, respectively, before the indicated steady-state input conditions were established.
 Q_{An}, Q_{Gn} = the level of Q_A or Q_G before the most-recent ↑ transition of the clock; indicates a one-bit shift.

ed007-07.TIF

I funktionstabellen ses under den første kombination, at hvis clear = L, vil alle outputs også være = L, uanset hvad der tilføres A-, B- og clock-inputs (X = don't care - ligegyldig). Clear har altså den højeste prioritet af alle inputs.

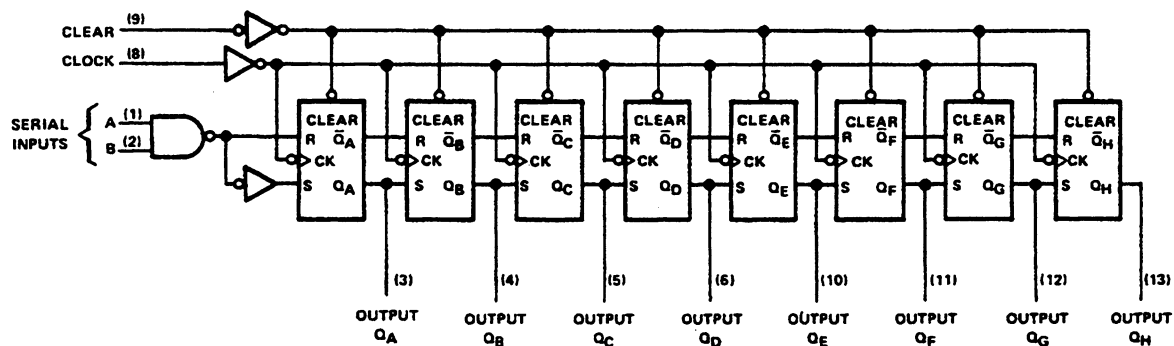
I de resterende kombinationer i funktionstabellen er clear = 0.

Hvis clock = 0, er det ligegyldigt, hvad der tilføres A- og B- input, da output (udgangene Q_A, Q_B ... Q_H) forbliver i den samme stilling (output er låst).

Det er først, når der bliver tilført en positiv flanke på clock-input, at data på serialinput kan overføres til den første flip-flop.

Samtidig sker der et højreskift i resten af registret.

functional block diagram



ed007-06.TIF

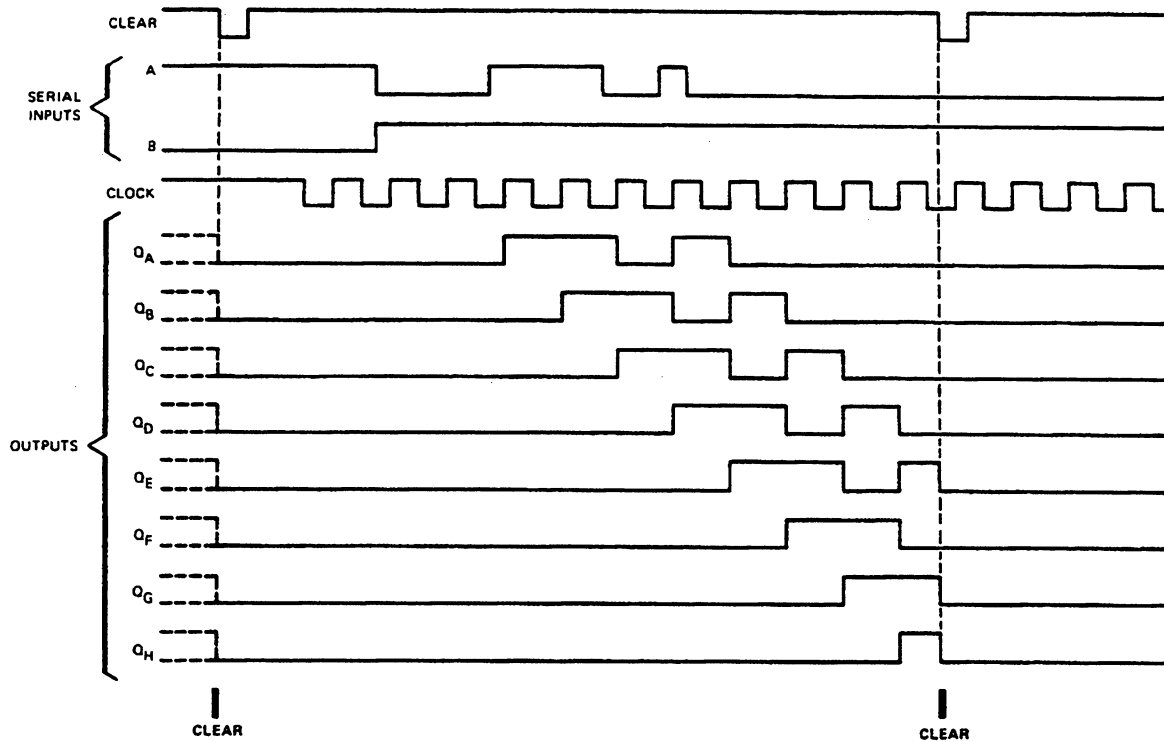
I ovenstående funktionsblokdigram har fabrikanten vist, hvordan kredsløbets funktion kan være udført.

Der er vist med state indikatorer, hvilke niveauer der er aktive på de enkelte ledninger (en bolle = aktivt lowniveau - ingen bolle = aktivt high-niveau).

Eksempelvis må clear-indgangen være aktiv på et lowniveau, da det første man møder på clear-ledningen er en state indikator (en bolle).

Clockindgangen må være aktiv på high, da der her ikke er nogen state indikator.

Går man lidt længere ind af clockledningen, ses det, at de enkelte flip-flops er kanttriggede. Dette betyder, at clockinput er aktivt på high, men samtidig kanttrigget, altså positivt kanttrigget.

typical clear, shift, and clear sequences

ed007-05.TIF

Ovenstående impulsskema viser, hvorledes output reagerer i forhold til forskellige inputkonstellationer (niveau- og tidsmæssigt).

Hvis impulsskemaet sammenholdes med beskrivelse, funktionstabel og blokdiagram, er det muligt at få et godt indblik i kredsens muligheder og elektriske virkemåde.

SN 74164 kan anvendes til at transformere fra seriel til parallel (SIPO) ved at føde registret på serial input med data på serieform, samt tilføre clockimpulser. På Q-udgangene kan data udtages i parallellform.

Hvis vi kun benytter Q_H-udgangen, køres registret som (SISO).

SN 74164 virker altså præcis som det JK-skifte-register.

SN 74LS194 A

Denne kreds går under betegnelsen 4-bit Bidirectional Universal Shift Registers. Den er også universel, da den kan udføre alle de skifte-registerfunktioner, som er beskrevet i starten af dette afsnit.

Databladets beskrivelse:

- Dette Bidirectional (tovejs) skifteregister er designet til at indeholde alle de funktioner, som en konstruktør kan ønske sig af et skifteregister

**TTL
MSI**

**TYPES SN54194, SN54LS194A, SN54S194,
SN74194, SN74LS194A, SN74S194**
4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS

BULLETIN NO. DLS 7611866, MARCH 1974—REVISED OCTOBER 1976

- Parallel Inputs and Outputs

- Four Operating Modes:

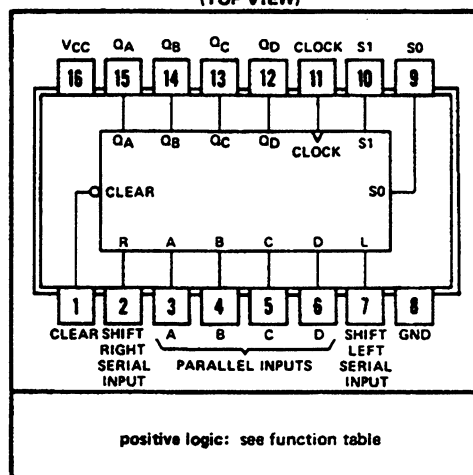
Synchronous Parallel Load
Right Shift
Left Shift
Do Nothing

- Positive Edge-Triggered Clocking

- Direct Overriding Clear

| TYPE | TYPICAL MAXIMUM CLOCK FREQUENCY | TYPICAL POWER DISSIPATION |
|---------|--|---------------------------------|
| '194 | 36 MHz | 195 mW |
| 'LS194A | 36 MHz | 75 mW |
| 'S194 | 105 MHz | 425 mW |

SN54194, SN54LS194A, SN54S194 ... J OR W PACKAGE
SN74194, SN74LS194A, SN74S194 ... J OR N PACKAGE
(TOP VIEW)



positive logic: see function table

description

These bidirectional shift registers are designed to incorporate virtually all of the features a system designer may want in a shift register. The circuit contains 46 equivalent gates and features parallel inputs, parallel outputs, right-shift and left-shift serial inputs, operating-mode-control inputs, and a direct overriding clear line. The register has four distinct modes of operation, namely:

Parallel (broadside) load
Shift right (in the direction Q_A toward Q_D)
Shift left (in the direction Q_D toward Q_A)
Inhibit clock (do nothing)

Synchronous parallel loading is accomplished by applying the four bits of data and taking both mode control inputs, S0 and S1, high. The data are loaded into the associated flip-flops and appear at the outputs after the positive transition of the clock input. During loading, serial data flow is inhibited.

Shift right is accomplished synchronously with the rising edge of the clock pulse when S0 is high and S1 is low. Serial data for this mode is entered at the shift-right data input. When S0 is low and S1 is high, data shifts left synchronously and new data is entered at the shift-left serial input.

Clocking of the flip-flop is inhibited when both mode control inputs are low. The mode controls of the SN54194/SN74194 should be changed only while the clock input is high.

FUNCTION TABLE

| FUNCTION TABLE | | | | | | | | | | | | | |
|----------------|----------------|----------------|-------|--------|-------|----------|---|---------|---|-----------------|-----------------|-----------------|-----------------|
| INPUTS | | | | | | | | OUTPUTS | | | | | |
| CLEAR | MODE | | CLOCK | SERIAL | | PARALLEL | | | | Q _A | Q _B | Q _C | Q _D |
| | S ₁ | S ₀ | | LEFT | RIGHT | A | B | C | D | | | | |
| L | X | X | X | X | X | X | X | X | X | L | L | L | L |
| H | X | X | L | X | X | X | X | X | X | Q _{A0} | Q _{B0} | Q _{C0} | Q _{D0} |
| H | H | H | ↑ | X | X | a | b | c | d | a | b | c | d |
| H | L | H | ↑ | X | H | X | X | X | X | H | Q _{An} | Q _{Bn} | Q _{Cn} |
| H | L | H | ↑ | X | L | X | X | X | X | L | Q _{An} | Q _{Bn} | Q _{Cn} |
| H | H | L | ↑ | H | X | X | X | X | X | Q _{Bn} | Q _{Cn} | Q _{Dn} | H |
| H | H | L | ↑ | L | X | X | X | X | X | Q _{Bn} | Q _{Cn} | Q _{Dn} | L |
| H | L | L | X | X | X | X | X | X | X | Q _{A0} | Q _{B0} | Q _{C0} | Q _{D0} |

H = high level (steady state)
L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a, b, c, d = the level of steady-state input at inputs A, B, C, or D, respectively.
 Q_{A0} , Q_{B0} , Q_{C0} , Q_{D0} = the level of Q_A , Q_B , Q_C , or Q_D , respectively, before the indicated steady-state input conditions were established.
 Q_{An} , Q_{Bn} , Q_{Cn} , Q_{Dn} = the level of Q_A , Q_B , Q_C , or Q_D , respectively, before the most-recent ↑ transition of the clock.

Kredsløbet har parallel input, parallel output, højreskift med serie input, venstreskift med serie input, operating-mode-control inputs (funktions-kontrol inputs) og en direkte clear med højeste prioritet.

Registret har fire grundfunktioner:

- Parallel load (indlæsning af paralleldata)
- Skift til højre (retning fra Q_A mod Q_D)
- Skift til venstre (retning fra Q_D mod Q_A)
- Inhibit clock (do nothing - gør ingenting)

Synkron parallel load udføres ved at tilføre fire databits til parallel inputs (A,B,C og D), samtidig med at begge mode-control inputs (S_0 og S_1) lægges high.

De data, som skal læses ind i de respektive flip-flops og videre til disses outputs, bliver overført på clockimpulsens positive flanke.

Under en parallelindlæsning vil der være blokeret for seriedataskift.

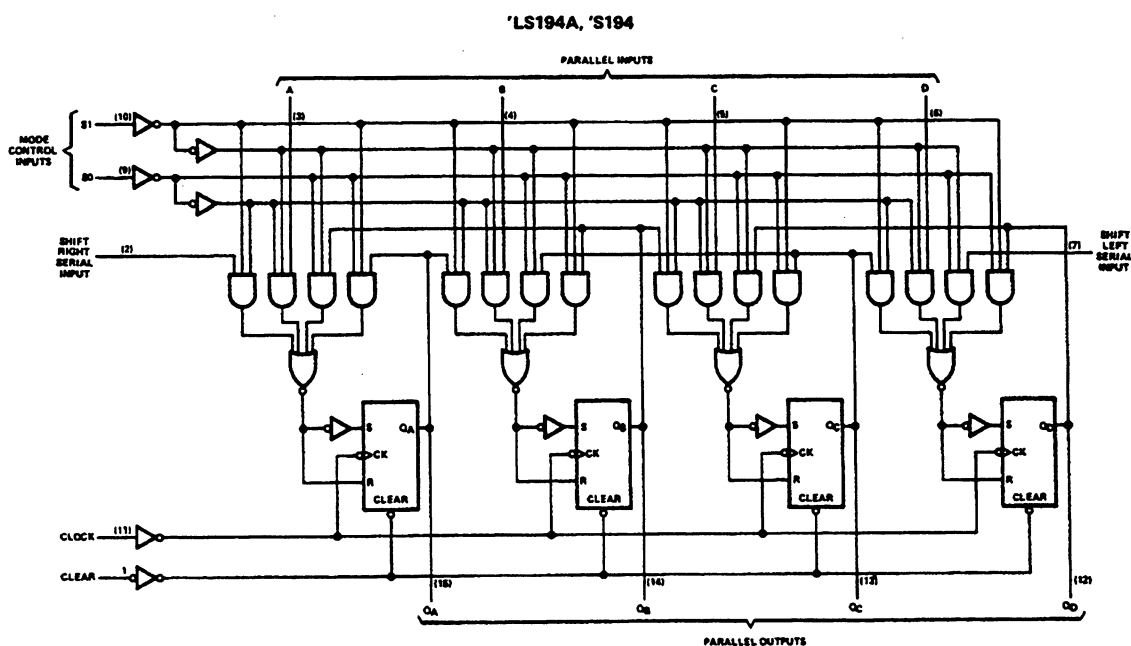
Højreskift sker synkront med den positive flanke af clockimpulsens, når $S_0 = \text{high}$ og $S_1 = \text{low}$. Seriedata skal i denne mode tilføres shift-right-serial input.

Venstreskift sker synkront med den positive flanke af clockimpulsens, når $S_0 = \text{low}$ og $S_1 = \text{high}$. Seriedata skal i denne mode tilføres shift-left-serial input.

Gør ingenting eller små hop på stedet, er den rigtige betegnelse for det, der sker i en 74LS194 A, når $S_0 = 0$ og $S_1 = 0$.

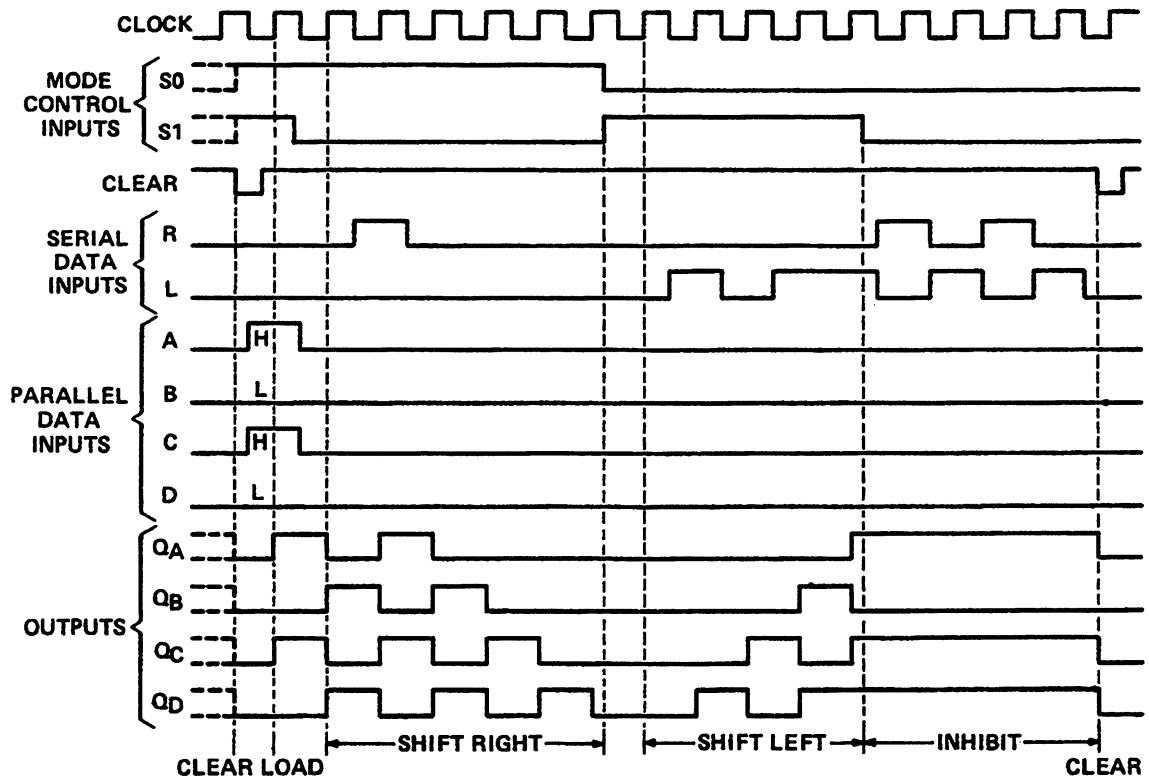
Hvis man ser efter i funktionsblokdiagrammet, vil det fremgå, at data på de enkelte Q-udgange bliver genindlæst i de respektive flip-flops indgange.

Dette resulterer i, at registrets indhold ikke ændres, selv om der tilføres clockimpulser.



ed007-03.TIF

Nedenstående impulsplan viser alle kredsløbets funktioner, niveau- og tidsmæssigt.



ed007-02.TIF

□

Bitmanipulation

Anvendelse

Beskrivelse

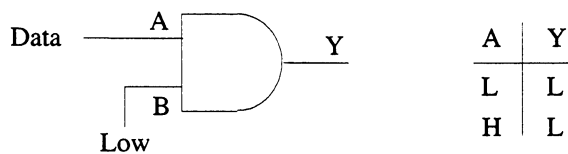
I computersammenhænge er der tit brug for at kunne ordne binære ord på forskellig vis.

Det skal være muligt at 0-stille, 1-stille og invertere de enkelte bits, i et word (word = 16 bit) eller en byte (1 byte = 8 bits).

Udførelse

0-stilling af bits

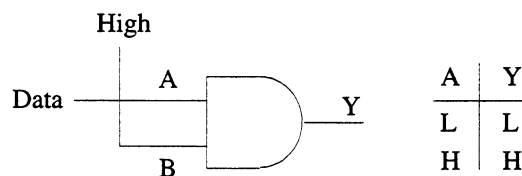
Til at udføre en 0-stilling (udblænding) anvendes AND funktionen.



ed015-06.GEM

AND gate som 0-stiller

Lægges den ene indgang (fx B) på en AND gate til fast low, vil data, som tilføres A-indgangen, uanset værdien, resultere i et low på udgangen (de tilførte data 0-stilles).



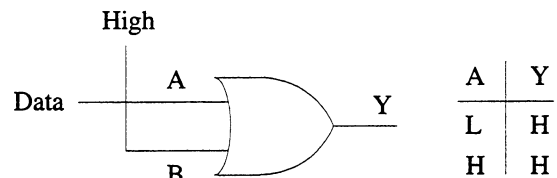
ed015-05.GEM

AND gate som buffer

Lægges B-indgangen til fast high, vil de data, som tilføres A-indgangen, blive overført uændret til udgangen (tilførte data går lige igennem).

1-stilling af bits

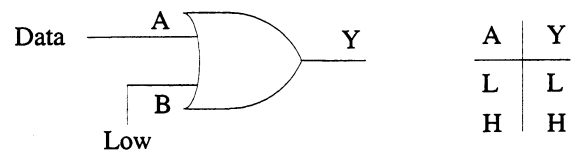
Til at udføre en 1-stilling (indblænding) anvendes OR funktionen.



ed015-04.GEM

OR gate som 1-stiller

Lægges den ene indgang (fx B) på en OR gate til fast high, vil data tilført A-indgangen, uanset værdi, resultere i et high på udgangen (de tilførte data 1-stilles).



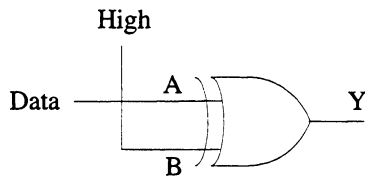
ed015-03.GEM

OR gate som buffer

Lægges B-indgangen til fast low, vil de data, som tilføres A-indgangen, blive overført uændret til udgangen (tilførte data går lige igennem).

Invertering af bits

Til at udføre inverteringen anvendes X-OR funktionen.

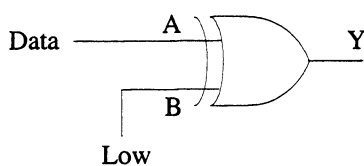


| A | Y |
|---|---|
| L | H |
| H | L |

ed015-02.GEM

X-OR gate som inverter

Lægges den ene indgang (fx B) på en X-OR gate til fast high, vil data tilført A-indgangen blive invertet.



| A | Y |
|---|---|
| L | L |
| H | H |

ed015-01.GEM

X-OR gate som buffer

Lægges B-indgangen til fast low, vil de data, som tilføres A-indgangen, blive overført uændret til udgangen.

Eksempler

Når en computer udfører AND, OR eller X-OR funktioner i sin regneenhed, arbejder den med flere bits parallelt (normalt 8 eller 16).

Eksempel 1

AND funktion

Register A = 1 0 1 0 1 0 1 0

Register B = 0 0 0 0 1 1 1 1

Register Y = 0 0 0 0 1 0 1 0

Der udføres AND funktion mellem register A og register B.

Resultatet placeres i register Y.

AND funktionen udføres bit for bit, dvs. at bit-0 i register A og bit-0 i register B er input til en AND gate. Output fra samme AND gate er bit-0 i register Y.

Der udføres altså her otte parallelle AND funktioner.

Man kan betragte indholdet i register B som det magiske tal eller justeringstallet.

De fire nuller i register B 0-stiller de tilsvarende bits fra register A, hvorimod de fire 1-taller i register B lader de tilsvarende bits fra register A passere uændret til register Y.

Konklusion ved AND funktion

De bit-pladser med nuller i justeringstallet - 0-stiller.

Eksempel 2

OR funktion

Register A = 1 0 1 0 1 0 1 0

Register B = 0 0 0 0 1 1 1 1

Register Y = 1 0 1 0 1 1 1 1

Der udføres OR funktion mellem register A og register B.

Resultatet placeres i register Y.

OR funktionen udføres bit for bit.

Justeringstallet i register B vil her 1-stille de fire mindst betydende bits og lade de fire mest betydende bits passere uændret.

Konklusion ved OR funktion

De bit-pladser med 1-taller i justeringstallet - 1-stiller.

Eksempel 3

X-OR funktion

Register A = 1 0 1 0 1 0 1 0

Register B = 0 0 0 0 1 1 1 1

Register Y = 1 0 1 0 0 1 0 1

Der udføres X-OR funktion mellem register A og register B.

Resultatet placeres i register Y.

X-OR funktionen udføres bit for bit.

Justeringstallet i register B vil her invertere de fire mindst betydende bits og lade de fire mest betydende bits passere uændret.

Konklusion ved X-OR funktion

De bit-pladser med 1-taller i justeringstallet - inverterer.

Konklusion

I ovenstående eksempler har justeringstallet været placeret i register B, og det tal, som skulle ordnes, har ligget i register A. Det er selvfølgelig ligegyldigt, om de to tal placeres i det ene eller det andet register, da disse blot er hver sit input til AND, OR eller X-OR funktionen.

I en mikrocomputers regneenhed er der ofte kun to registre i brug, når disse funktioner udføres (fx A og B).

Det ene tal placeres i register A og det andet tal i register B. Derefter udføres den logiske funktion, og resultatet placeres i register A. Resultatet overskriver altså det oprindelige tal i register A.

Samlet konklusion

0-stilling foregår ved hjælp af nuller i en AND funktion.

1-stilling foregår ved hjælp af 1-taller i en OR funktion.

Invertering foregår ved hjælp af 1-taller i en X-OR funktion.

□

Multiplex/demultiplex

3-state logik

Niveauer

Ved almindelig digitalteknik anvendes kun de to normale logiske niveauer, high og low.

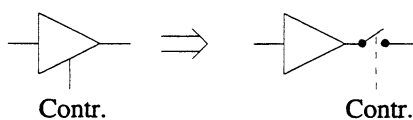
I en totempoleudgang vil den øverste transistor være ON og den nederste transistor være OFF, når udgangen ligger på highniveau. Transistorernes tilstand er lige omvendt, når udgangen ligger på low-niveau.

I 3-state logik findes der, som navnet fortæller, en tredje tilstand (et tredje state). Denne tilstand kaldes for off-state.

I off-state er begge transistorer i udgangen OFF samtidig. Det betyder, at udgangsterminalen kommer til at svæve.

Der kan da heller ikke trækkes nogen strøm af betydning i denne stilling.

Off-state betegnes i databogen med (z = high impedance), og strømmen, der kan trækkes i denne stilling med, (off-state output current = I_{OZ}).



ed016-15.GEM

Kontrolindgangen Contr. kaldes i forskellige sammenhænge enable, output-enable eller output-control.

Anvendelse

3-state logik anvendes, hvor flere udgange skal forbindes til den samme linie.

Hvis kun den ene af udgangene er aktiv, vil de forskellige udgange ikke belaste hinanden. (Normalt er det jo forbudt at forbinde totempole-udgange sammen).

I datasystemer benytter man sig tit af at anvende den samme signalledning (data bus) til mange forskellige informationer. Disse informationer ligger blot tidsforskudt.

For at sikre, at kun den rigtige information er på ledningen til det rette tidspunkt, køres alle de udgange, som ikke står for tur, i off-state.

Multiplex/demultiplex

Generelt

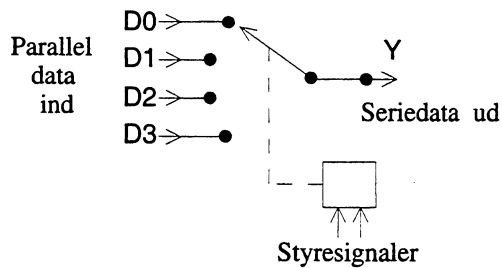
Begrebet multiplexing er: "En overførsel af mange værdier over den samme linie" (Det stammer fra telegrafien).

Multiplexing er: "At gå fra mange linier til en linie".

Demultiplexing er: "At gå fra en linie til mange linier".

Multiplexer

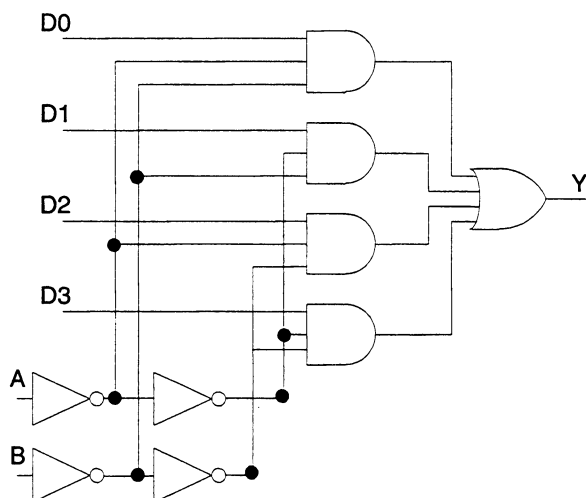
En multiplexer (ofte forkortet MUX) er en digital omskifter med flere indgange og en udgang.



ed016-14.GEM

Omskifteren styres af nogle binære select inputs (select = udvælge).

Det logiske kredsløb ser således ud:



ed016-13.GEM

D0-D3 er dataindgange.

Select input A og B bestemmer, hvilken indgang, der får forbindelse til udgangen.

Funktionstabellen ser således ud:

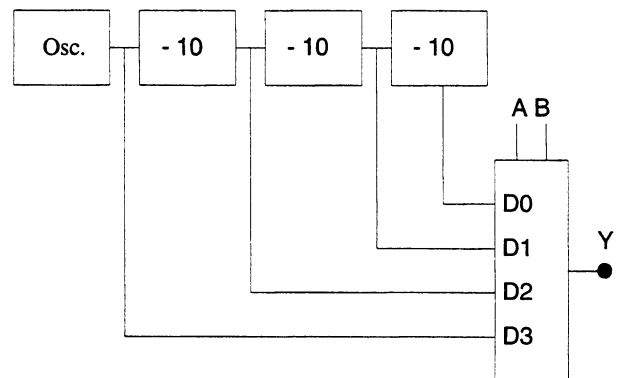
| B | A | Udgangssignal |
|---|---|---------------|
| 0 | 0 | D0 Overføres |
| 0 | 1 | D1 - |
| 1 | 0 | D2 - |
| 1 | 1 | D3 - |

ed016-12.GEM

Anvendelse

Kredsløbet kan anvendes til udvælgelse af forskellige signaler.

I en frekvenstæller, hvor man ønsker at vælge imellem forskellige delerforhold, kan en multiplexer benyttes til denne udvælgelse.



ed016-11.GEM

SN 74LS253

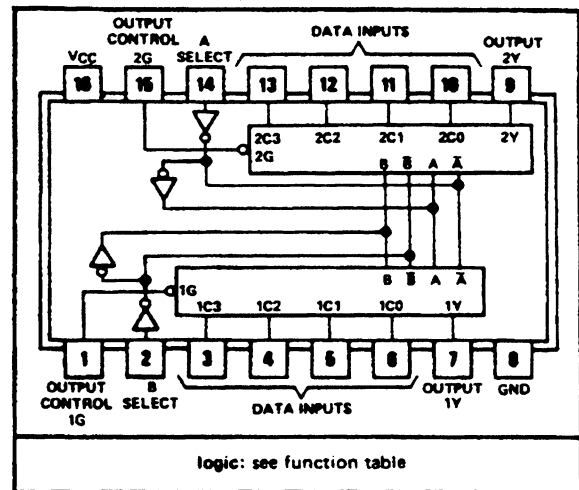
TTL
MSI

TYPES SN54LS253, SN74LS253 **DUAL 4-LINE-TO-1-LINE DATA SELECTORS/MULTIPLEXERS** **WITH 3-STATE OUTPUTS**

BULLETIN NO. DL-S 7611790, SEPTEMBER 1972—REVISED OCTOBER 1976

- Three-State Version of SN54LS153/SN74LS153
- Schottky-Diode-Clamped Transistors
- Permits Multiplexing from N Lines to 1 Line
- Performs Parallel-to-Serial Conversion
- Typical Average Propagation Delay Times:
Data Input to Output . . . 12 ns
Control Input to Output . . . 16 ns
Select Input to Output . . . 21 ns
- Fully Compatible with Most TTL and DTL Circuits
- Low Power Dissipation . . . 35 mW Typical (Enabled)

SN54LS253 . . . J OR W PACKAGE
 SN74LS253 . . . J OR N PACKAGE
 (TOP VIEW)



description

Each of these Schottky-clamped data selectors/multiplexers contains inverters and drivers to supply fully complementary, on-chip, binary decoding data selection to the AND-OR gates. Separate output control inputs are provided for each of the two four-line sections.

The three-state outputs can interface with and drive data lines of bus-organized systems. With all but one of the common outputs disabled (at a high-impedance state) the low-impedance of the single enabled output will drive the bus line to a high or low logic level.

logic

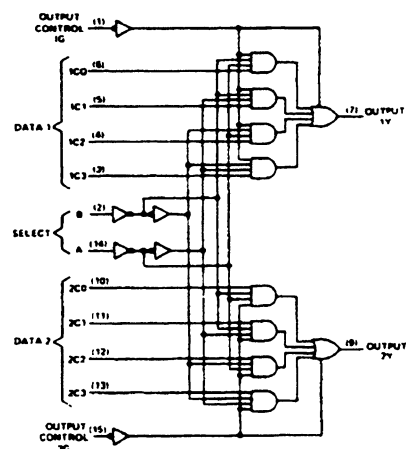
FUNCTION TABLE

| SELECT INPUTS | | DATA INPUTS | | | | OUTPUT CONTROL | OUTPUT |
|---------------|---|-------------|----|----|----|----------------|--------|
| B | A | C0 | C1 | C2 | C3 | G | Y |
| X | X | X | X | X | X | H | Z |
| L | L | L | X | X | X | L | L |
| L | L | H | X | X | X | L | H |
| L | H | X | L | X | X | L | L |
| L | H | X | H | X | X | L | H |
| H | L | X | X | L | X | L | L |
| H | L | X | X | H | X | L | H |
| H | H | X | X | X | L | L | L |
| H | H | X | X | X | H | L | H |

Address inputs A and B are common to both sections.

H = high level, L = low level, X = irrelevant, Z = high impedance (off)

functional block diagram



ed016-10.IMG

I databogen benævnes 74LS253 som en Dual 4-Line-To-1-Line Data Selectors/Multiplexers With 3-State Outputs.

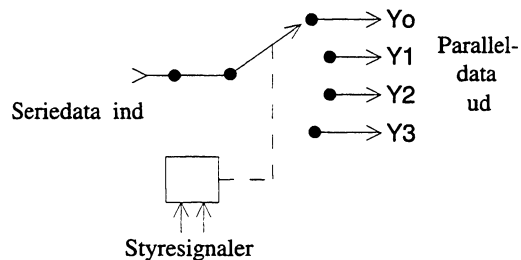
Det er altså en multiplexer med fire indgange og en udgang, og så er der to af dem. De har begge 3-state output og kan altså kobles sammen.

Select A og B styrer begge multiplexere parallelt.

Hvis udgangene 1Y og 2Y kobles sammen, og output control 1G altid er inverteret i forhold til 2G, kan denne kreds også køre som en 8- til 1-linie multiplexer.

Demultiplexer

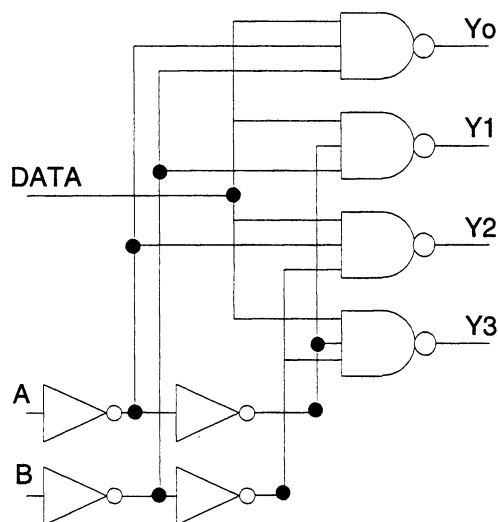
Demultiplexeren kan også betragtes som en omskifter, her dog med en indgang og flere udgange.



ed016-09.GEM

Omskifteren styres også her af nogle select inputs.

Det logiske kredsløb ser således ud:



ed016-08.GEM

Select input A og B bestemmer, hvor de indkomne data skal ledes hen (Y0 - Y3).

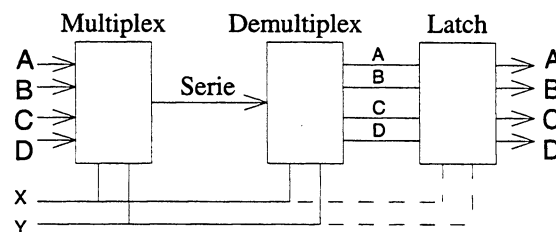
Funktionstabellen ser således ud:

| B | A | Udgangssignal |
|---|---|---------------|
| 0 | 0 | Data til Y0 |
| 0 | 1 | - Y1 |
| 1 | 0 | - Y2 |
| 1 | 1 | - Y3 |

ed016-07.GEM

Anvendelse

Demultiplexeren anvendes ofte i forbindelse med multiplexeren, når man vil have overført parallel-data via en enkelt ledning.



ed016-06.GEM

Bemærk, at de fire udgange fra demultiplexeren kun er repræsenteret i hver sin fjerdedel af tiden. For at få konstante udgangssignaler skal demultiplexeren efterfølges af en latch (4-bits), som kan fastholde de overførte data.

Demultiplexere benyttes også tit som dekodere.

Select input kan fx tilføres en binærværdi og afhængigt af denne, vil kredsløbet så aktivere den udgang, som har det tilsvarende decimale nummer.

Dekoderen har så dekodet fra binær til decimal.

SN 74138 er en sådan dekode/demultiplexer (3-linier ind til 1- af 8-linier ud).

SN 74LS155

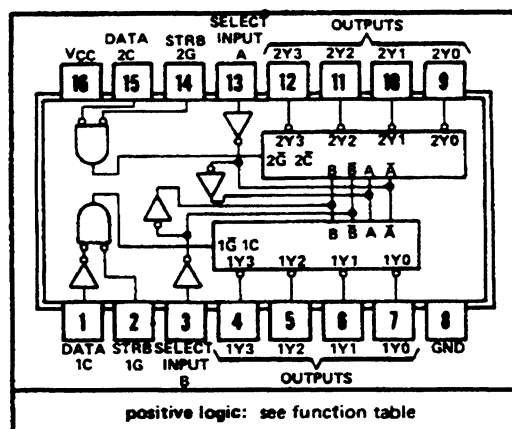
TTL
MSI

TYPES SN54155, SN54156, SN54LS155, SN54LS156, SN74155, SN74156, SN74LS155, SN74LS156 DUAL 2-LINE-TO-4-LINE DECODERS/DEMULTIPLEXERS

BULLETIN NO. DL-S 7711850, MARCH 1974—REVISED AUGUST 1977

- Applications:
Dual 2-to-4-Line Decoder
Dual 1-to-4-Line Demultiplexer
3-to-8-Line Decoder
1-to-8-Line Demultiplexer
- Individual Strobes Simplify Cascading for Decoding or Demultiplexing Larger Words
- Input Clamping Diodes Simplify System Design
- Choice of Outputs:
Totem Pole ('155, 'LS155)
Open-Collector ('156, 'LS156)

SN54155, SN54156, SN54LS155, SN54LS156 . . . J OR W PACKAGE
SN74155, SN74156, SN74LS155, SN74LS156 . . . J OR N PACKAGE
(TOP VIEW)



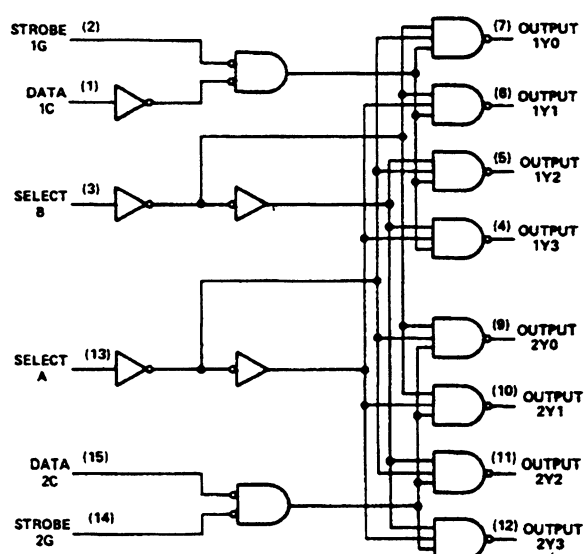
positive logic: see function table

description

These monolithic transistor-transistor-logic (TTL) circuits feature dual 1-line-to-4-line demultiplexers with individual strobes and common binary-address inputs in a single 16-pin package. When both sections are enabled by the strobes, the common binary-address inputs sequentially select and route associated input data to the appropriate output of each section. The individual strobes permit activating or inhibiting each of the 4-bit sections as desired. Data applied to input 1C is inverted at its outputs and data applied at 2C is not inverted through its outputs. The inverter following the 1C data input permits use as a 3-to-8-line decoder or 1-to-8-line demultiplexer without external gating. Input clamping diodes are provided on all of these circuits to minimize transmission-line effects and simplify system design.

ed016-05.IMG

functional block diagram and logic



ed016-03.IMG

SN 74LS155 er en dobbelt 1- til 4-liniers demultiplexer.

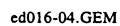
Den er det direkte modstykke til 74LS253.

De to demultiplexere kan kobles sammen til 1- til 8-linier, ligesom tilfældet var ved 74LS253.

Hvis indgangene 1C og 2C forbindes sammen, kan de udgøre det tredje select input i forbindelse med A og B.

Hvis også indgangene 1G og 2G forbindes sammen, bliver disse til demultiplexerens data-input.

Princip



MC 14052 B

ANALOG MULTIPLEXERS/DEMULTIPLEXERS

The MC14051B, MC14052B, and MC14053B, analog multiplexers are digitally controlled analog switches. The MC14051B effectively implements an 8PST electronic switch, the MC14052B a 4PDT or 2P4T, and the MC14053B a DP3T or 3P2T. All three devices feature low ON impedance and very low OFF leakage current. Control of analog signals up to the complete supply voltage range can be achieved.

- High On/Off Output Voltage Ratio – 65 dB typical
- Quiescent Current = 5.0 nA/package typical @ 5 Vdc
- Low Crosstalk Between Switches – 80 dB typical
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Analog Voltage Range ($V_{DD}-V_{EE}$) = 3 to 18 V
- Note: V_{EE} must be $\leq V_{SS}$
- Transmits Frequencies Up to 65 MHz
- Linearized Transfer Characteristics, $\Delta R_{ON} < 60 \Omega$ for $V_{in} = V_{DD}$ to V_{EE} @ 15 Vdc
- Low Noise – 12 nV/ $\sqrt{\text{Cycle}}$, $f \geq 1$ kHz typical
- Pin-for-Pin Replacement for CD4051, CD4052, and CD4053

MAXIMUM RATINGS

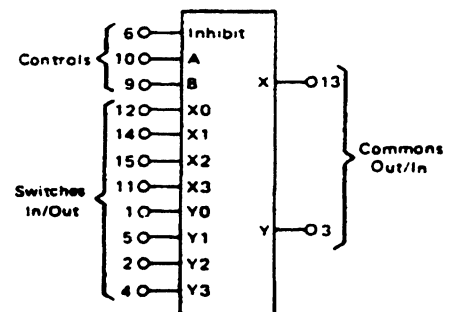
| Rating | Symbol | Value | Unit |
|---|------------------|------------------------|-------|
| DC Supply Voltage | V_{DD}, V_{EE} | -0.5 to +18 | Vdc |
| Input Voltage, All Inputs | V_{in} | -0.5 to $V_{DD} + 0.5$ | Vdc |
| Through Current | I | 25 | mA dc |
| Operating Temperature Range - AL Device | T_A | -55 to +125 | °C |
| CL/CP Device | | -40 to +85 | |
| Storage Temperature Range | T_{stg} | -65 to +150 | °C |

CMOS MSI

(LOW-POWER COMPLEMENTARY MOS)

ANALOG MULTIPLEXERS/
DEMULTIPLEXERS

MC14052B

Dual 4-Channel Analog
Multiplexer/Demultiplexer

V_{DD} = Pin 16
 V_{SS} = Pin 8
 V_{EE} = Pin 7

ed016-02.IMG

TRUTH TABLE

| Control Inputs | | ON Switches | | |
|----------------|---------------|-------------|----------|----------|
| Inhibit | Select C* B A | MC14051B | MC14052B | MC14053B |
| 0 | 0 0 0 | X0 | Y0 X0 | Z0 Y0 X0 |
| 0 | 0 0 1 | X1 | Y1 X1 | Z0 Y0 X1 |
| 0 | 0 1 0 | X2 | Y2 X2 | Z0 Y1 X0 |
| 0 | 0 1 1 | X3 | Y3 X3 | Z0 Y1 X1 |
| 0 | 1 0 0 | X4 | | Z1 Y0 X0 |
| 0 | 1 0 1 | X5 | | Z1 Y0 X1 |
| 0 | 1 1 0 | X6 | | Z1 Y1 X0 |
| 0 | 1 1 1 | X7 | | Z1 Y1 X1 |
| 1 | x x x | None | None | None |

*Not applicable for MC14052
 x = Don't Care

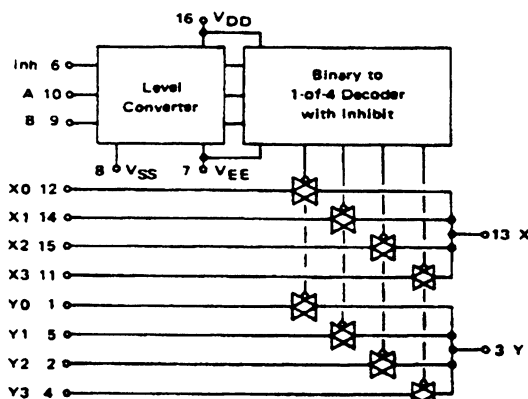
Denne analoge MUX er tovejs. Det betyder, at den kan benyttes som både multiplexer og demultiplexer.

MC 14052 er, som funktionsblokdiagrammet viser, en dobbelt 4-1 linie/1-4 linie MUX.

Select-input A og B bestemmer, hvilken switch der er åben i henholdsvis X- og Y-afdelingen.

X- og Y-afdelingen kører parallelt, men kan godt transportere data i hver sin retning.

FIGURE 3 – MC14052B FUNCTIONAL DIAGRAM



ed016-01.IMG

•

FET/MOSFET

Introduktion

Der findes to grundversioner af field-effekt-transistorer (FET), junction FET (JFET) og metal-oxide semiconductor FET (MOSFET).

Begge typer spiller en stor rolle i moderne teknik. JFET anvendes ofte i småsignal- og HF-kredsløb. MOSFET anvendes i stor udstrækning i den integrerede teknik og er nok mere kendt som CMOS (complementær MOS).

Efterhånden er der også kommet en mængde forskellige MOSFET til power formål, her kan bl.a. nævnes VMOS, DMOS, LDMOS osv., som bliver beskrevet senere i afsnittet.

Forskel på bipolar transistorer, FET og MOSFET

JFET og småsignal MOSFET afviger i såvel deres opbygning (lagvis), som i deres virkemåde. Begge er majority-carrier transistorer, (elektronstrømmen bevæger sig kun i en retning gennem komponenten), og man kan derfor ikke anvende den kendte transistors firpolsteori på disse komponenter.

Den bipolare transistor har, for at der kan flyde en hovedstrøm i denne, brug for at få en strøm ind i basen for derved at skabe aktivitet i transistoren.

En FET derimod kan betragtes som et spændingsstyret potentiometer, hvor selve "armen" er lig med gate-sourcespændingen. Da det alene er et spændingspotentiale, der bestemmer strømmen i en FET, kræves der næsten ingen effekt for at kontrollere store strømme og dermed store effekter.

Før den egentlige sammenligning mellem JFET og MOSFET bør man bemærke, at der er tre forskellige klasser, som FET kan opdeles i, alt efter hvilken type der omtales.

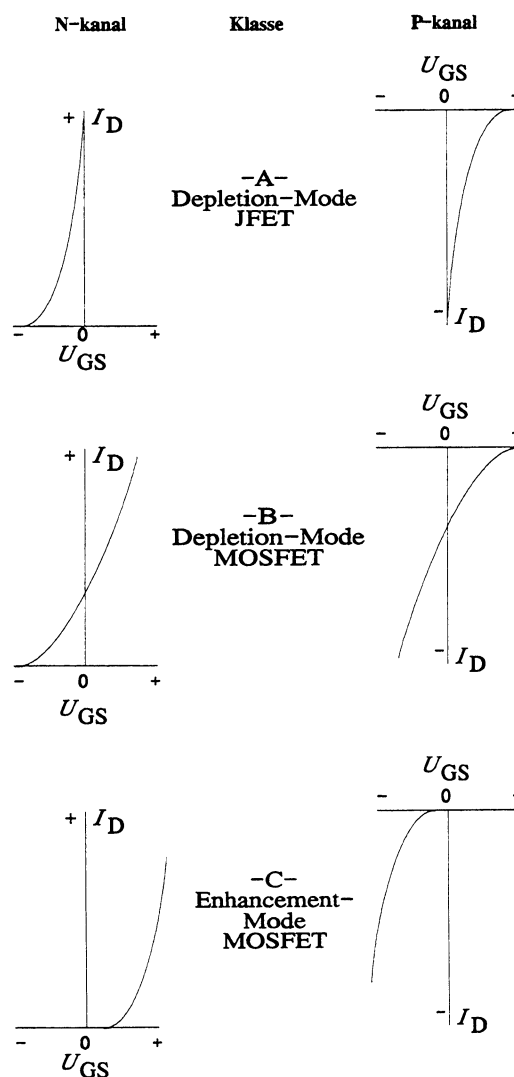
Det er, hvorledes gate-source forspændes, der er afgørende for klasseinddeling. Derfor er det nemmest at vise ved hjælp af kurver for I_D og U_{GS} .

Depletion mode

Depletion mode betyder, at en FET er selvledende, hvilket vil sige, at dersom der ingen forspænding er mellem gate og source, vil der kunne løbe en drain-sourcestrøm i en FET, dvs. at gate/source skal forspændes i spærretretningen.

Enhancement mode

Enhancement mode betyder, at en FET er selvspærrende, hvilket vil sige, at dersom der ingen forspænding er mellem gate og source, vil der ikke kunne løbe en drain-sourcestrøm i en FET, dvs. at gate-source skal forspændes i lederetningen.



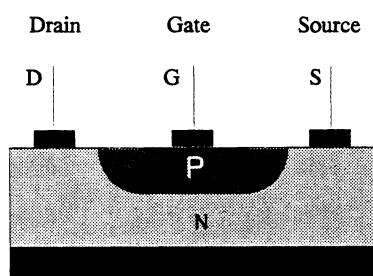
ek398-01.GEM

Klasser

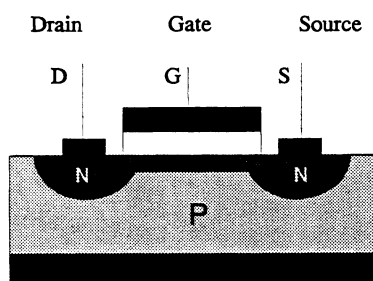
Der er, som det ses ud af omstående tegning, tre klasseinddelinger, hvor klasse A er en ren depletion mode, klasse B en blanding og klasse C en ren enhancement.

JFET er altid en ren klasse A type, da den er en type, der vil blive ødelagt, hvis man forspænder denne i lederetningen.

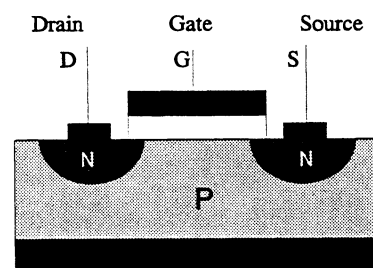
Med hensyn til MOSFET er det muligt at få både type B, som egentlig er en depletion type, og type C, som er en ren enhancement type.



Klasse "A" Depletion J-FET



Klasse "B" Depletion-mode MOSFET



Klasse "C" Enhancement-Mode MOSFET

ek398-02.GEM

Virkemåde af JFET - MOSFET

Der er en fabrikationsmæssig forskel på en JFET og en MOSFET, se tegning.

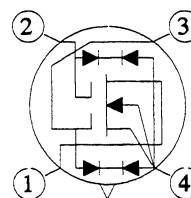
Hvor en JFET er en type med gateelektroden direkte koblet til DS-kanalen (samme teknik som almindelige bipolare transistorer) er gateelektroden ved en MOSFET isoleret fra DS-laget ved hjælp af et oxidlag.

En MOSFET har af denne grund en højere Z_i ($10^{13} - 10^{14} \Omega$) end en JFET, men er også mere følsom over for statisk elektricitet.

Sådanne statiske ladninger på gateelektroden kan skabe så kraftige elektriske felter i den uendeligt tynde oxidhinde, at denne gennembrydes og dermed ødelægger transistoren. Selv en let berøring af gateelektroden kan forårsage en opladning, som beskadiger transistoren.

For at modvirke disse farer er transistorens tilledninger enten forbundet indbyrdes med en ledende ring, som først må fjernes efter montage, eller emballeret i en ledende indpakning, som er tilpasset maskinel montage.

En anden måde at beskytte på er at indbygge zenerdioder (schotkydioder) til beskyttelse af gaten, se tegningen.

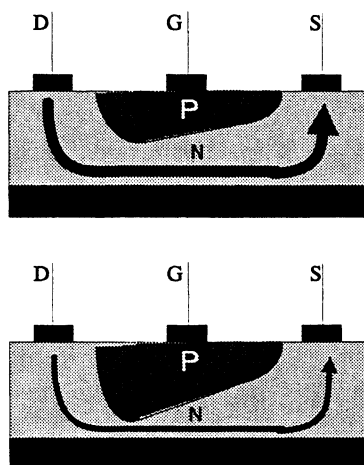


1. Drain
2. Gate 2
3. Gate 1
4. Source, substrate og hus

ek398-03.GEM

JFET opbygning og virkemåde

Når man forspænder gate-source i spærreretningen, opstår der et område ud for gateelektroden, som er tømt for ladningsbærere, hvorved selve kanalen (N eller P) bliver tyndere, og der kan derfor ikke transporteres store mængder af elektroner mellem drain og source. Jo mere der forspændes i spærreretningen, jo smallere kanal. Forspænder man derimod i lederetningen, begynder der på grund af diodevirkningen at løbe en strøm i gaten, hvilket vil ødelægge en FET.



ek398-04.GEM

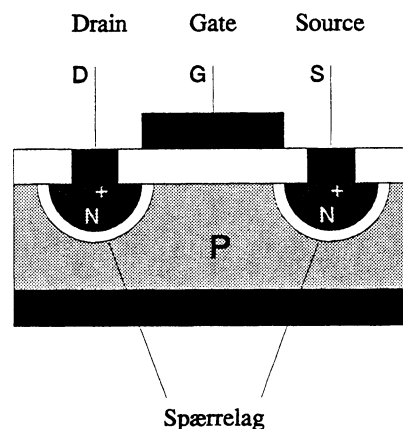
Den skæve fordeling af området, der er tømt for ladningsbærere, opstår på grund af spændingsgradienten (størst spærrepotentiale, hvor spændingsforskellen er størst).

MOSFET opbygning og virkemåde

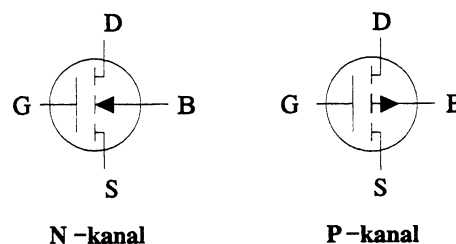
Enhancement type

Denne type består af et P-(PMOS) eller N-(NMOS) materiale, hvori to stærkt dopede områder er inddiffunderet. En metalelektrode (gate) er sat på mellem de dopede områder og er isoleret fra substratet, som N- eller P-laget kaldes, med et oxidlag (siliciumoxid), der virker som dielektrium i den kondensator, som gaten danner.

Herunder ses et tværsnit samt symbol for denne FET.



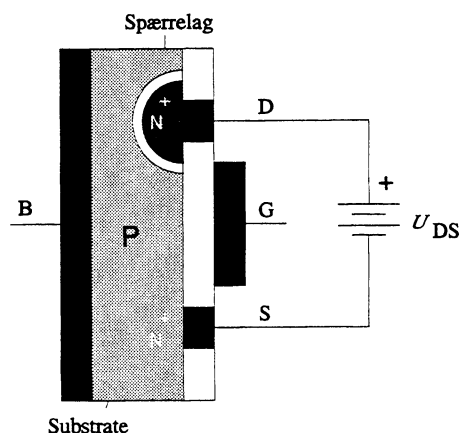
ek398-05.GEM



ek398-06.GEM

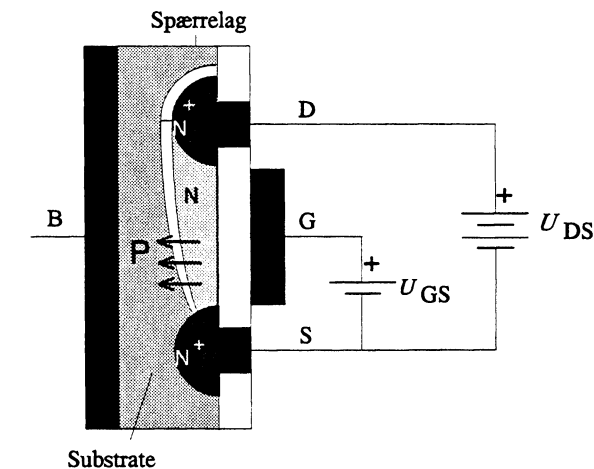
Virkemåde

Indføres en spænding U_{DS} mellem source og drain, som vist i tegningen herunder, øges spærrelaget mellem drain og P-type materialet og hindrer, at der går strøm mellem drain og source. Anvendes N-type materiale, vendes polariteterne.



ek398-07.GEM

Gøres gateelektroden imidlertid positiv i forhold til source, vil en del af hullerne i P-materialet nærmest gateelektroden frastødes, således at kanalen nærmest denne elektrode bliver fuld af elektroner, og der skabes en N-ledende kanal mellem drain og source og dermed en strøm mellem disse.



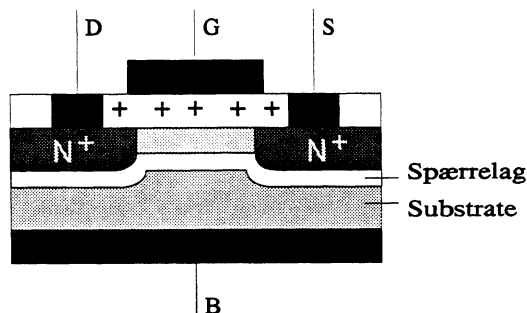
ek398-08.GEM

Som det ses, kræves der til denne type MOSFET en positiv gatespænding for at gøre strømkanalen ledende, se i øvrigt karakteristikkene under afsnittet om forskel på transistorerne.

Denne type MOSFET anvendes hovedsageligt i integrerede kredse.

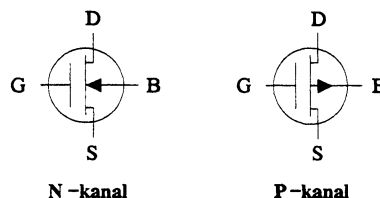
Depletion type

Denne transistor er opbygget på samme måde som enhancement typen, men har til forskel fra denne fået indført en positiv ladning i siliciumoxidlaget, hvorved de positive ladningsbærere i området nærmest gateelektroden frastødes.



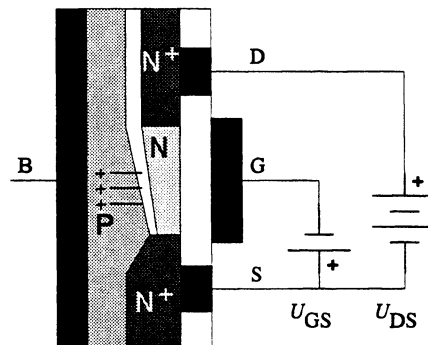
ek398-09.GEM

Der dannes et N-ledende område og dermed en ledende kanal mellem drain og source. Denne kanal er til stede, selv om der ikke er tilført nogen positiv gateforspænding (selvledende). Symbolet for denne FET ses herunder.



ek398-10.GEM

Tilføres gateelektroden en negativ forspænding, vil der ske en udtynding af elektroner i N-kanalen og dermed en formindskelse af strømmen mellem drain og source. Ved en positiv gateforspænding føres ekstra elektroner ind i N-kanalen, og strømmen mellem gate og source øges. Se kurver på første side.



ek398-11.GEM

Denne MOSFET har gode højfrekvenssegenskaber. Tilbagekoblingskapaciteten C_{DG} er $\approx 0,1$ pF og indgangsmodstanden meget høj, op til $\approx 10^{15} \Omega$.

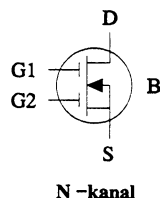
Substratet som styreelektrode

Drainstrømmen kan også kontrolleres via substrat-tilslutningen "B", når denne er ført ud. Derved får transistoren to styreelektroder, "Gate" og "Substrate", og dette kan fx udnyttes til frekvensblanding.

Det skal dog bemærkes, at indgangsimpedansen mellem substrate og source vil være lavere end mellem gate og source, idet indgangsmodstanden fra substratet vil være af samme størrelse som fra gaten på en JFET.

Dual Gate MOSFET

En anden version af en småsignal MOSFET, er en udgave med to gate terminaler, Dual Gate MOSFET.



ek398-12.GEM

Den anvendes næsten udelukkende i HF-teknik, hvor den bl.a. anvendes til:

- HF-forstærkere
- Blandingstrin
- Demulatorer

De væsentligste fordele ved Dual Gate MOSFET er:

- Stor forstærkning
- Lav HF-egenstøj
- Lav kryds- og intermodulation
- Fin AGC karakteristisk
- Lille tilbagekoblingskapacitet (miller) $\approx 0,02$ pF

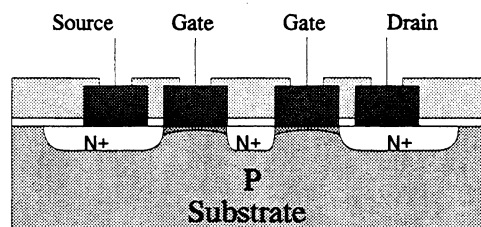
Opbygning og virkemåde

Hovedforskellen mellem en Dual Gate MOSFET og en enkelt gate MOSFET er tilføjelsen af gate 2.

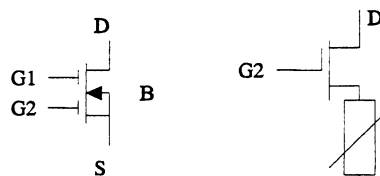
Som vist på tegningen, er der to strømkanaler. Disse kanalers ledningsevne styres af henholdsvis gate 1 og gate 2.

Teoretisk kan enten gate 1 eller gate 2 bruges som signalindgang, men på grund af konstruktionsmåden opnås den største forstærkning, når gate 1 benyttes.

Tilføres et signal til gate 2, virker kanalen, der kontrolleres af gate 1, som en uafkoblet emittermodstand. Herved nedsættes forstærkningen.



ek398-13.GEM



ek398-14.GEM

Forvrængning

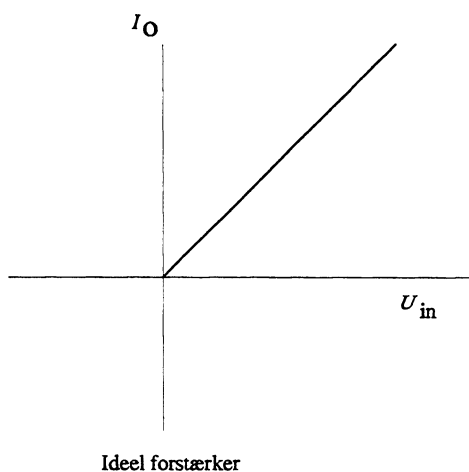
En af FET'ens mest værdsatte egenskaber ved HF-teknikken er dens lave forvrængningsgrad, idet en FET har en kvadratisk karakteristisk, der nærmer sig det lineære.

I en ideel forstærker med lineær overføringskarakteristisk produceres der ingen harmoniske.

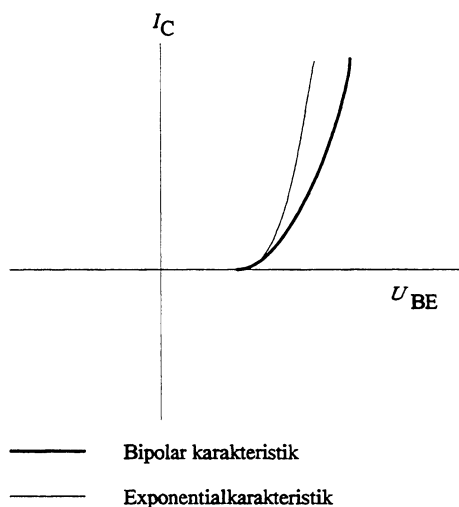
Den bipolare transistor har en eksponentiel overføringskarakteristisk, der giver et meget højere indhold af tredje harmoniske end FET'ens kvadratiske overføringskarakteristisk.

Af denne grund anvendes der ofte FET i indgangstrinnet i radiomodtagere og ligeså i antenneforstærkere.

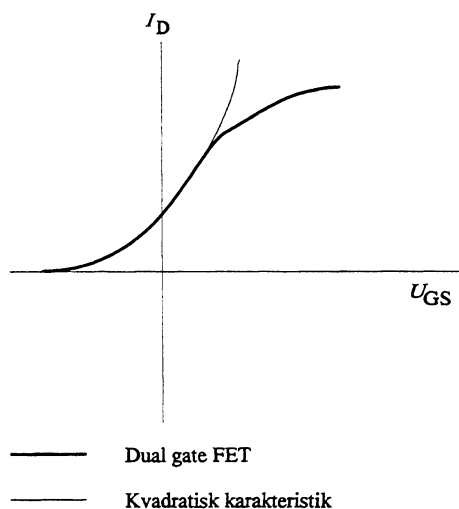
Graferne for de forskellige indgangskaraktistikker er vist herunder.



ek398-15.GEM



ek398-16.GEM



ek398-17.GEM

CMOSFET

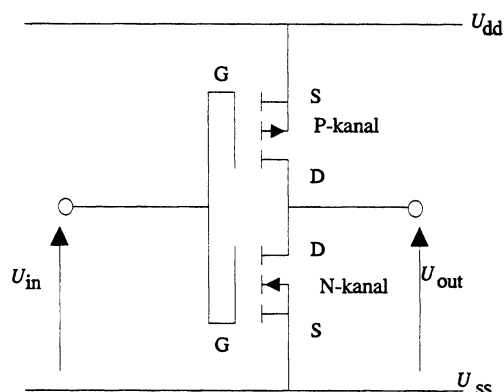
Med benævnelsen CMOS menes **complementær metal oxid semiconductor**. Som her antydes, er det en komponent eller egentligt et lille kredsløb, der er opbygget af komplementære MOS-transistorer af enhancement typen.

Virkemåde

CMOS-transistoren er, som tidligere omtalt, anvendt i integrerede kredsløb og her hovedsageligt i digitale IC's.

Det mindste af disse kredsløb er inverteren, der består af to transistorer, en N-kanal og en P-kanal.

En CMOS-inverter ser ud, som følger:



ek398-18.GEM

CMOS-kredsene har nogle umiddelbare fordele i forhold til T.T.L.-kredsene. Ulemperne er i dag til dels overvundet, så derfor findes der nu en hel serie i CMOS-teknologi, der kan erstatte T.T.L.-serien. En stor del af CMOS-kredsene er endda "Pin-compatible" med de tilsvarende T.T.L.-kredse. Dette betyder, at man ved udskiftning kan sætte en CMOS-kreds i den samme fatning, hvor der før sad en T.T.L.-kreds.

Af fordele må allerførst nævnes et meget mindre effektforbrug. I dag findes der lommeregner i CMOS-teknologi, som kan programmeres og holde programmerne i op til to år på det samme lille indbyggede batteri.

En anden fordel er, at forsyningsspændingen kan vælges fra 3 V til 18 V, og at variationer i denne ikke generer nævneværdigt. Propagation-delay (den forsinkelse, der opstår fra et signal på en indgang, skifter niveau, og til skiftet sker på udgangen) bliver bedre, jo større forsyningsspændingen er.

Støjimmuniteten (at forstå som den maksimale støj der skal til på indgangen, før FET'en opfatter et niveau, der forårsager, at udgangen skifter stilling) øges ligeledes med forsyningsspændingen.

Fan-out, antal indgange, en udgang kan belastes med, for en CMOS-kreds, som skal "trække" andre CMOS-kredse, er meget stor.

Dette er selvfølgelig på grund af CMOS-kredsens meget store indgangsimpedans. Den store indgangsimpedans vil jo næsten ikke belaste udgangen på den foregående kreds.

Hvad ulemper angår, må det nævnes, at man i starten måtte leve med en reduceret hastighed. Dette er der imidlertid rådet bod for, takket være en fantastisk udvikling inden for området.

Det er således, at man i dag har CMOS-kredse med samme propagationdelay som en standard T.T.L.-kreds. Disse hurtige kredse går under betegnelsen "HCMOS".

En anden ulempe, der i CMOS'ens barndom var meget udtalt, var følsomheden over for statisk elektricitet.



ek398-20.IMG

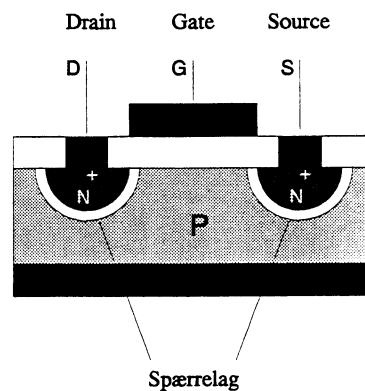
På grund af den meget store indgangsimpedans skulle der næsten ingenting til, før man havde brændt kredsene af. Man måtte sætte kortslutningsbøjler på benene af kredsene, og disse måtte ikke fjernes, før kredsene var loddet i. Der skulle afledning til stel på alt, som kunne komme i nærheden af disse kredse.

I dag er der indbygget beskyttelseskredse, så problemet er ikke lige så stort mere. Der skal dog stadigvæk passes på statisk elektricitet i forbindelse med kunststofsbelægninger på gulve og lignende, når disse kredse håndteres.

Ubenyttede indgange skal ved CMOS-kredse forbindes til et high- eller low-niveau.

Power - MOSFET

De MOSFET, som indtil nu har været omtalt, er alle af planartypen (lagene liggende horisontalt) og har derfor nogle begrænsninger. De kan bl.a. ikke tåle særligt høje drain-sourcespændinger og heller ikke større strømme. Årsagen hertil findes i den længde og bredde, som "kanalen" mellem drain og source har.



ek398-21.GEM

For at en MOSFET skal kunne tåle store spændinger, op til flere hundrede V, er det nødvendigt at gøre kanalen længere, men det giver et andet problem, hvilket er, at der ikke er plads til det område, der tømmes for ladningsbærere i den ende, hvor spændingsgradienten er størst.

For at der skal kunne løbe en større drain-source-strøm, er det nødvendigt med en kort og bred kanal, hvilket jo passer dårligt sammen med spændingsforholdene.

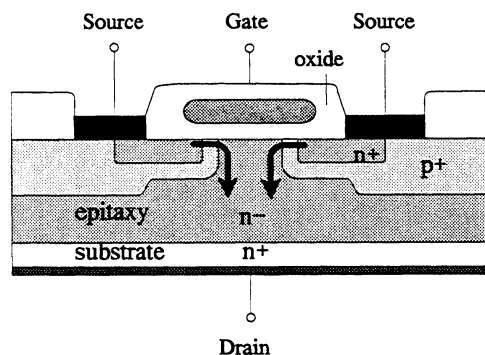
De nævnte forhold giver også det problem, at småsignaltyperne ikke er særligt anvendelige til switch formål.

En ting, der også er vigtig, hvis en MOSFET skal kunne anvendes som switch, er, at den skal kunne "åbne" helt, hvilket vil kræve, at gaten skal forspændes meget i lederetningen, hvilket normalt vil ødelægge en småsignal MOSFET.

Af den grund har man fundet forskellige andre måder at konstruere en FET på, således at store effekter kan behandles.

DMOS

Den første type man opfandt først i 1970'erne, var DMOSFET (dobbel diffused MOSFET), som er opbygget i en vertikal struktur. Som det ses, ligger drain og source over for hinanden med mulighed for en stor kontaktflade, når kanalen åbnes.



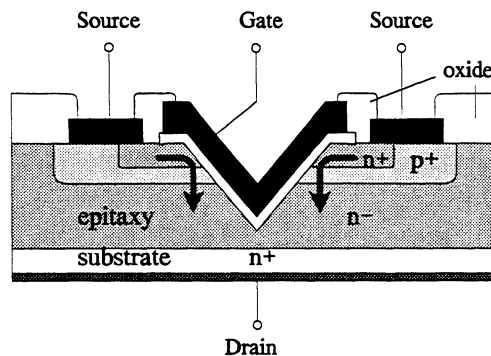
ek398-22.GEM

På grund af dens særlige opbygning med et ekstra lag, epitaxiallaget, kan en DMOS tåle meget store drain-sourcespændinger, op til ≈ 1000 V og meget store strømme, op til ≈ 60 A, dog skal man tage hensyn til maks. optaget effekt, som kan komme op på ≈ 250 W.

Samtidig med fremkomst af DMOS skete der også en ændring af gatens opbygning. Hvor denne før var en metalplade, der kun var isoleret fra af et oxidlag, er gaten nu fremstillet af et polycrystalline silicium materiale, indkapslet i et oxidlag. Denne opbygning gør, at gaten tåler en meget høj spænding, ca. ± 20 V, og samtidig er gate-source-kapaciteten mindsket, hvilket er en fordel ved højhastigheds switching.

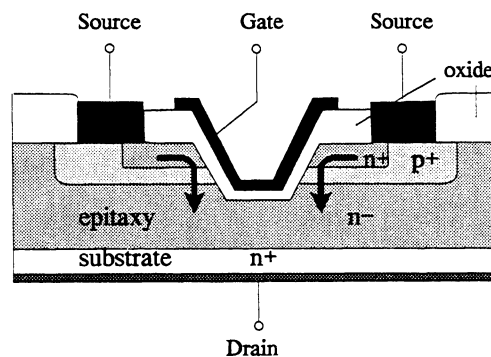
VMOS

VMOSFET eller VDMOSFET er en forbedret udgave af en DMOS. Ændringen består i at sørge for, at gaten får så stor en overflade som muligt ned til kanalen for hurtigt at kunne åbne denne og samtidig bibeholde den lille kapacitet til sourcen. Derfor har gaten fået en udformning, der ligner et V, hvilket har givet den dens navn.



ek398-23.GEM

Det skarpe V giver dog nogle problemer med at kunne tåle store drain-sourcespændinger, og derfor "skar" man spidsen af V'et. Se nedenstående tegning.

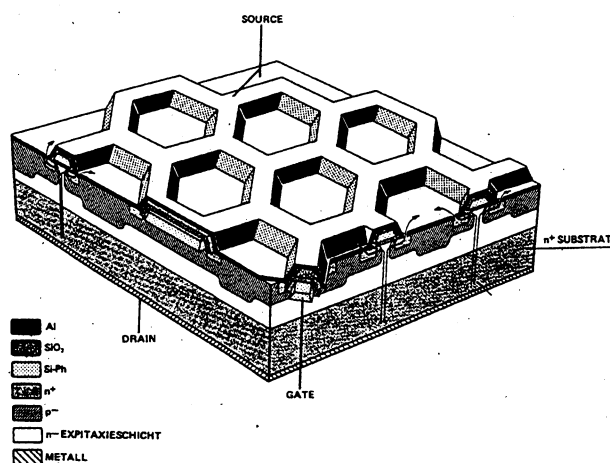


ek398-24.GEM

Denne udformning er nu den mest anvendte ved VDMOS.

For at gøre en VMOS bedre er der fremstillet en struktur med stor overflade med mange "V-huller".

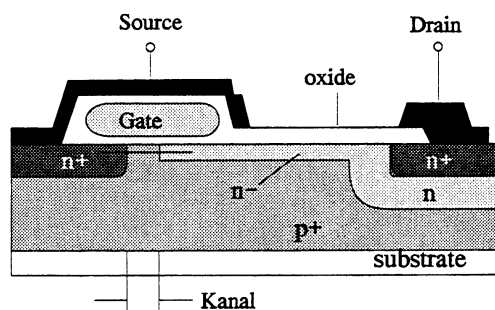
Denne udformning har fået flere forskellige navne efter firmanavn eller udseende, bl.a. SIPMOS fra Siemens og HEXFET, der er sekskantet i "V'et", som vist på tegningen.



ek398-25.IMG

LDMOS

I 1977 fremkom en lidt anden udgave af en DMOS, der mere ligner en almindelig MOS i sin opbygning, med gate, source og drain på oversiden, men stadig med det epitaxiale lag. Denne type har en lateral opbygning og deraf navnet LDMOS (Lateral DMOS).



ek398-26.GEM

Fordelene ved denne opbygning er:

- Meget lav temperaturkoefficient
- Meget lav gate-drainkapacitet
- Drain isoleret fra "kassen"

Disse fordele betyder, at en LDMOS kan anvendes til højhastigheds switching og til HF-power formål. En ulempe er dog, at den er blevet dårligere til at behandle store spændinger.

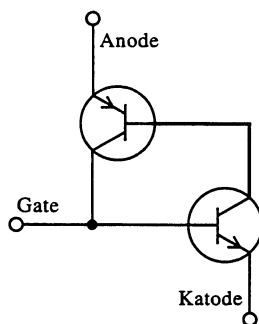
Ud over de ovennævnte typer findes mange forskellige MOSFET-typer, der alle har en grundlæggende struktur som ovennævnte.

□

Flerlagshalvledere

Under denne halvledergruppe findes flere forskellige typer: DIAC, SCR, som også kaldes en tyristor og TRIAC for blot at nævne nogle enkelte typer.

Fælles for dem alle er, at de er opbygget af to P-type og to N-type silicium. Ved denne sammensætning fås et kredsløb (se tegning herunder), som i virkemåde svarer til to transistorer koblet sammen, som vist herunder.



ek430-14.CDR

Opbygning af flerlagshalvleder

De to transistorer er konstrueret, således at lækstrømmen er meget lille, og uden styrestrøm på (gaten) vil de to transistorer derfor være spærrede.

Hvis (gaten) tilføres en strøm, vil den ene transistor blive ledende. Dette vil medføre en basisstrøm til den anden transistor, og når sløjfeforstærkningen i de to seriekoblede transistorer bliver større end 1, vil der ske en lavinevirkning, og begge transistorer vil gå ON.

Hvis styrestrømmen fjernes, vil de to transistorer forblive ledende, forudsat at styrestrømmen var tilstrækkelig stor.

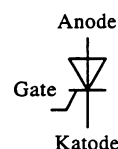
Hvis strømmen i transistorerne skal afbrydes, må denne først mindskes til en værdi, der er så lav, at sløjfeforstærkningen bliver under 1.

Umiddelbart kunne det se ud, som om dette vil ske, hvis (gaten) blev lagt til stel. I en SCR er gatearealet imidlertid kun en brøkdel af katodearealet, og en kortslutning af gaten til stel vil kun reducere strømmen ubetydeligt.

I praksis må der derfor ske en reduktion af hovedstrømmen til under en værdi, der kaldes holdestrømmen. Når dette sker, vil sløjfeforstærkningen komme under 1, og begge transistorer vil spærre.

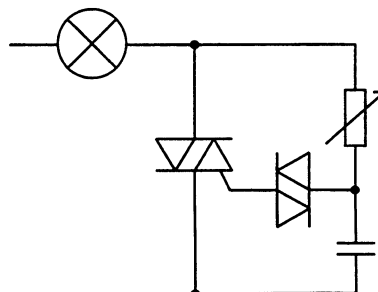
For at trigge en tyristor kræves som før nævnt, at sløjfeforstærkningen bliver større end 1. Dette kan ske i form af en gatestrøm, men kan også ske ved en forøgelse af lækstrømmen fra kollektor til basis (anoden) eller ved, at gennembrudsspændingen overskrides.

Hvis gatestrømmen er 0, kræves der en høj spænding på anoden, før der vil ske en trigning. Men hvis gaten tilføres en lille strøm, vil det ikke være nødvendigt med så stor anodespænding, før trigningen vil ske.



ek430-17.CDR

Symbol for en tyristor



ek430-16.CDR

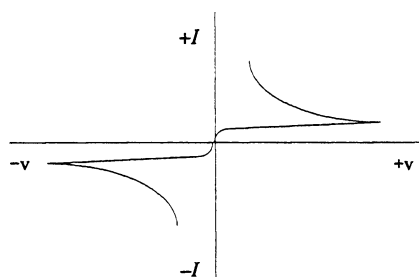
Eksempel på anvendelse af DIAC

DIAC

En DIAC er en speciel halvledertype, som i princippet er opbygget som en TRIAC, blot uden en gateterminal.

DIAC'en har en lav break-over spænding typisk omkring 20 V. Under denne spænding har DIAC'en en stor modstand, og når spændingen stiger over denne, falder modstanden til en lav værdi.

DIAC'en anvendes i triggerkredsløbet til SCR eller TRIAC.



ek430-02.GEM

DIAC'ens karakteristik

På næste side ses et eksempel på de oplysninger, der kan fås om DIAC'en fra databogen.


MOTOROLA
**1N5758,A
thru
1N5761,A**


BIDIRECTIONAL DIODE THYRISTORS

... two-terminal 3-layer devices that exhibit bidirectional negative resistance switching characteristics. These economical, durable devices have been developed for use in thyristor triggering circuits for lamp drivers and universal motor speed controls.

- Switching Voltage Range – 20 to 36 Volts Nominal
- Symmetrical Characteristics
- Passivated Surface for Reliability and Uniformity

DIACS

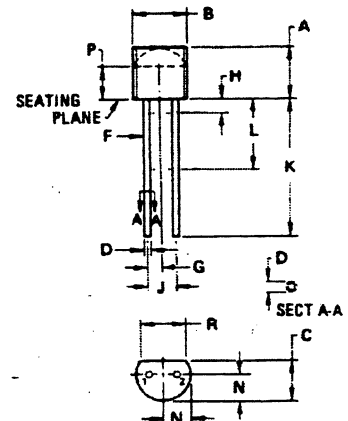


*MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

| Rating | Symbol | Value | Unit |
|---|--------------------|-----------------|----------------------------|
| Peak Pulse Current (30 μs duration, 120 Hz repetition rate) | I_{pulse} | 2.0 | Amp |
| Power Dissipation @ $T_A = -40$ to $+25^\circ\text{C}$ Derate above 25°C | P_D | 300 4.0 | mW mW/ $^\circ\text{C}$ |
| Operating Junction Temperature Range | T_J | -40 to $+100$ | $^\circ\text{C}$ |
| Storage Temperature Range | T_{stg} | -40 to $+150$ | $^\circ\text{C}$ |

*ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

| Characteristic | Symbol | Min | Max | Unit |
|---|------------|------------|------------------------|---------------|
| Switching Voltage (Both Directions) | V_S | | | Volts |
| 1N5758 | | 16 | 24 | |
| 1N5759 | | 20 | 28 | |
| 1N5760 | | 24 | 32 | |
| 1N5761 | | 28 | 36 | |
| 1N5758A | | 18 | 22 | |
| 1N5759A | | 22 | 26 | |
| 1N5761A | | 30 | 34 | |
| Switching Current (Both Directions) ($T_A = -40$ to $+75^\circ\text{C}$) | I_S | — | 100 25 | μA |
| 1N5758/5761 1N5758A/5761A | | | | |
| Switching Voltage Change (Both Directions) ($\Delta I = I_S$ to $I = 10\text{ mA}$) | ΔV | 5.0 7.0 | — | Volts |
| 1N5758,A,1N5759,A 1N5760,61,A | | | | |
| Leakage Current (Both Directions), (Applied Voltage = 14 Volts) | I_B | — | 10 | μA |
| Switching Voltage Symmetry (V_{S+})-(V _{S-}) | | — | ± 4.0 ± 2.0 | Volts |
| 1N5758 1N5758A | | | | |
| Peak Pulse Amplitude (Figure 1) (Both Polarities) | | 3.0 5.0 | — | Volts |
| 1N5758 A,1N5759,A 1N5760 61,A | | | | |



STYLE 3:
PIN 1. MAIN TERMINAL 1
2. MAIN TERMINAL 2

| DIM | MILLIMETERS | | INCHES | |
|-----|-------------|-------|-----------|-------|
| | MIN | MAX | MIN | MAX |
| A | 4.32 | 5.33 | 0.170 | 0.210 |
| B | 4.45 | 5.21 | 0.175 | 0.205 |
| C | 3.18 | 4.19 | 0.125 | 0.165 |
| D | 0.356 | 0.533 | 0.014 | 0.021 |
| E | 0.407 | 0.482 | 0.016 | 0.019 |
| G | 1.27 BSC | | 0.050 BSC | |
| H | — | 1.27 | — | 0.050 |
| J | 2.54 BSC | | 0.100 BSC | |
| K | 12.70 | — | 0.500 | — |
| L | 6.35 | — | 0.250 | — |
| M | 2.03 | 2.86 | 0.080 | 0.105 |
| P | 2.83 | — | 0.115 | — |
| R | 3.43 | — | 0.135 | — |

ALL JEDEC dimensions and notes apply

CASE 182-02
TO-92

1N5758,A thru 1N5761,A

TYPICAL ELECTRICAL CHARACTERISTICS

FIGURE 1 – PEAK PULSE AMPLITUDE TEST CIRCUIT

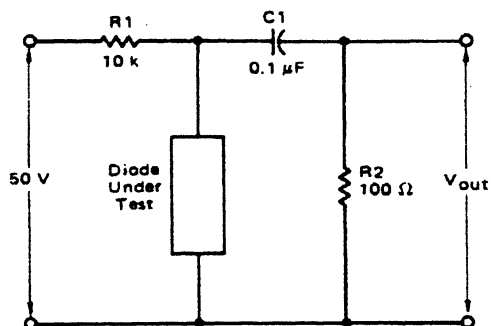


FIGURE 2 – VOLT-AMPERE CHARACTERISTICS

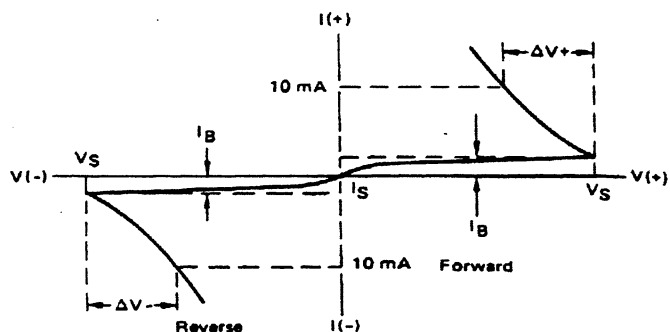


FIGURE 3 – BREAKOVER VOLTAGE BEHAVIOR

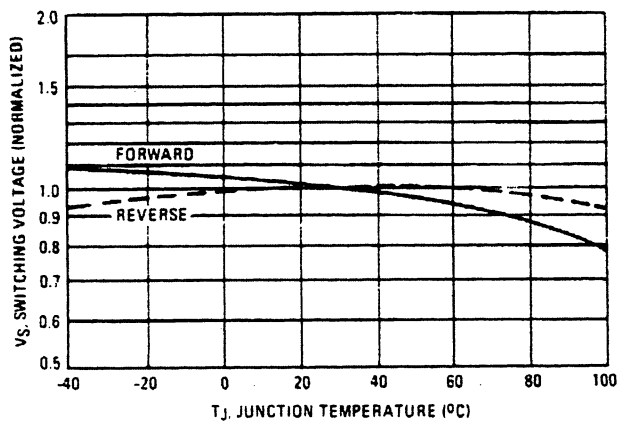


FIGURE 4 – NORMALIZED OUTPUT VOLTAGE BEHAVIOR

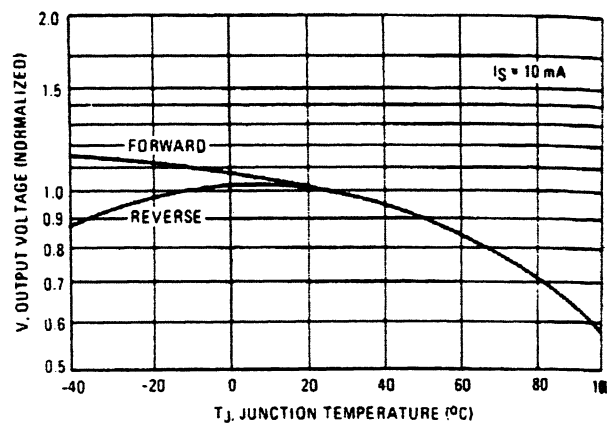


FIGURE 5 – SWITCHING TIMES

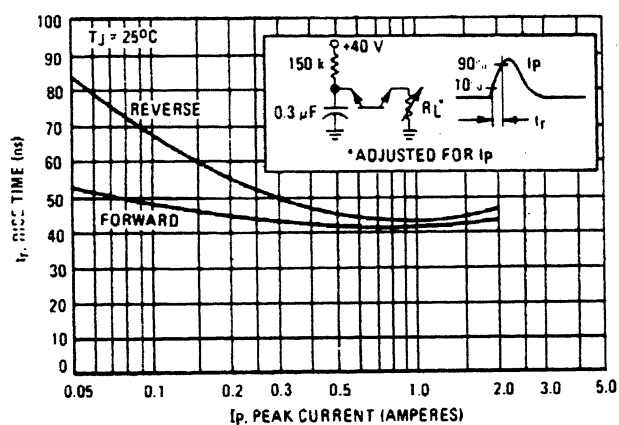
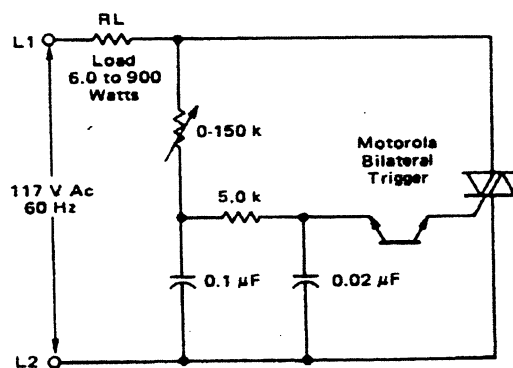


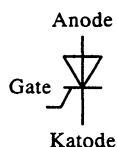
FIGURE 6 – CONTROL CIRCUIT



SCR

Som vist på tegningen herunder, har tyristoren tre terminaler:

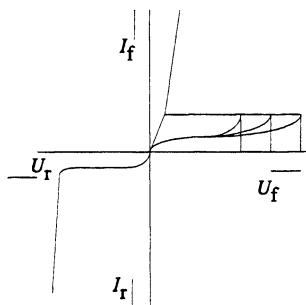
- En anode
- En gate
- En katode



ek430-17.CDR

Hvis tyristoren skal bringes til at lede, skal anoden være positiv i forhold til katoden, og gaten skal tilføres et positivt styresignal.

Efter trigningen forbliver tyristoren ledende, også selv om gatespændingen fjernes eller eventuelt ompolariseres.



ek430-19.GEM

Den eneste måde, hvorved det er muligt at spærre tyristoren, er at reducere anodestrømmen til en værdi, der ligger under holdestrømmen. Slukningen kan også foregå ved at vende polariteten på anode-katodestrækningen, se databladene på de næste sider.


MOTOROLA
**2N681
thru
2N692**

REVERSE BLOCKING TRIODE THYRISTORS

... designed primarily for half-wave ac control applications, such as motor controls, heating controls and power supplies; or wherever half-wave silicon gate-controlled, solid-state devices are needed.

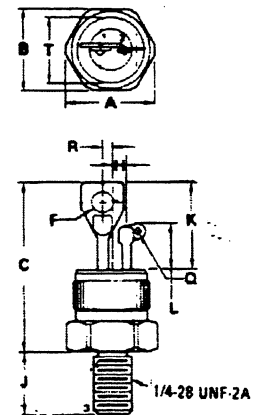
- Glass Passivated Junctions and Center Gate Fire for Greater Parameter Uniformity and Stability
- Blocking Voltage to 800 Volts

**SILICON
CONTROLLED RECTIFIER**

**25 AMPERES RMS
25-800 VOLTS**

MAXIMUM RATINGS ($T_J = 125^\circ\text{C}$ unless otherwise noted.)

| Rating | Symbol | Value | Unit |
|---|------------------------------|--|------------------|
| *Peak Repetitive Off-State Blocking Voltage (1) | V_{RRM} or V_{DRM} | 25 50 100 150 200 250 300 400 500 600 700 800 | Volts |
| *Peak Non-Repetitive Reverse Voltage | V_{RSM} | 35 75 150 225 300 350 400 500 600 720 840 960 | Volts |
| *RMS On-State Current (All Conduction Angles) | $I_T(RMS)$ | 25 | Amp |
| *Average On-State Current ($T_C = 65^\circ\text{C}$) | $I_T(AV)$ | 16 | Amp |
| *Peak Non-Repetitive Surge Current (One cycle, 60 Hz, preceded and followed by rated current and voltage) | I_{TSM} | 150 | Amp |
| Circuit Fusing Considerations ($T_J = -40$ to $+125^\circ\text{C}$, $t = 1.0$ to 8.3 ms) | I^2t | 93 | A^2s |
| *Peak Gate Power | P_{GM} | 5.0 | Watts |
| *Average Gate Power | $P_{G(AV)}$ | 0.5 | Watt |
| *Peak Forward Gate Current 2N681-2N689 2N690-2N692 | I_{GM} | 2.0 1.2 | Amp |
| *Peak Gate Voltage — Forward | V_{FGM} | 10 | Volts |
| Reverse | V_{RGM} | 5.0 | Volts |
| *Operating Junction Temperature Range | T_J | -65 to $+125$ | $^\circ\text{C}$ |
| *Storage Temperature Range | T_{stg} | -65 to $+150$ | $^\circ\text{C}$ |
| Stud Torque | — | 30 | in. lb. |



| DIM | MILLIMETERS | | INCHES | |
|-----|-------------|-------|--------|-------|
| | MIN | MAX | MIN | MAX |
| A | 15.34 | 15.60 | 0.604 | 0.614 |
| B | 14.00 | 14.20 | 0.551 | 0.559 |
| C | 26.67 | 30.23 | 1.050 | 1.190 |
| F | 3.43 | 4.06 | 0.135 | 0.160 |
| H | 2.29 | REF | 0.090 | REF |
| J | 10.67 | 11.56 | 0.420 | 0.455 |
| K | 15.75 | 17.02 | 0.620 | 0.670 |
| L | 7.62 | 8.89 | 0.300 | 0.350 |
| Q | 1.40 | 2.16 | 0.055 | 0.085 |
| R | 1.65 | REF | 0.065 | REF |
| T | 12.73 | 12.83 | 0.501 | 0.505 |

STYLE 1:
PIN 1. CATHODE
2. GATE
3. ANODE

CASE 263-03

THERMAL CHARACTERISTICS

| Characteristic | Symbol | Max | Unit |
|--------------------------------------|-----------------|-----|----------------------|
| Thermal Resistance, Junction to Case | $R_{\theta JC}$ | 2.0 | $^{\circ}\text{C/W}$ |

ELECTRICAL CHARACTERISTICS ($T_J = 25^{\circ}\text{C}$ unless otherwise noted.)

| Characteristic | Symbol | Min | Typ | Max | Unit |
|--|------------------------|------|------|------------|------------------|
| *Average Forward or Reverse Blocking Current (Rated V_{DRM} or V_{RRM} , gate open, $T_J = 125^{\circ}\text{C}$) | $I_{D(AV)}, I_{R(AV)}$ | | | | mA |
| 2N681-2N684 | | — | — | 6.5 | |
| 2N685 | | — | — | 6.0 | |
| 2N686 | | — | — | 5.5 | |
| 2N687 | | — | — | 5.0 | |
| 2N688 | | — | — | 4.0 | |
| 2N689 | | — | — | 3.0 | |
| 2N690 | | — | — | 2.5 | |
| 2N691 | | — | — | 2.25 | |
| 2N692 | | — | — | 2.0 | |
| Peak Forward or Reverse Blocking Current (Rated V_{DRM} or V_{RRM} , gate open, $T_J = 125^{\circ}\text{C}$) | I_{DRM}, I_{RRM} | — | — | 2.0 | mA |
| *Peak On-State Voltage ($I_{TM} = 50.3$ A peak, Pulse Width ≤ 1.0 ms, Duty Cycle $\leq 2.0\%$) | V_{TM} | — | — | 2.0 | Volts |
| Gate Trigger Current, Continuous dc ($V_{AK} = 12$ Vdc, $R_L = 50\ \Omega$) *($V_{AK} = 12$ Vdc, $R_L = 50\ \Omega$, $T_C = -65^{\circ}\text{C}$) | I_{GT} | — | — | 40 80 | mA |
| Gate Trigger Voltage, Continuous dc ($V_{AK} = 12$ Vdc, $R_L = 50\ \Omega$) *($V_{AK} = 12$ Vdc, $R_L = 50\ \Omega$, $T_J = -65^{\circ}\text{C}$) | V_{GT} | — | 0.65 | 2.0 3.0 | Volts |
| *Gate Non-Trigger Voltage (Rated V_{DRM} , $R_L = 50\ \Omega$, $T_J = 125^{\circ}\text{C}$) | V_{GD} | 0.25 | — | — | Volts |
| Holding Current ($V_{AK} = 12$ Vdc, Gate Open) | I_H | — | 7.3 | 50 | mA |
| Critical Rate of Rise of Off-State Voltage (Rated V_{DRM} , Exponential Waveform, $T_J = 125^{\circ}\text{C}$, Gate Open) | dv/dt | — | 30 | — | V/ μs |

*Indicates JEDEC Registered Data.

FIGURE 1 - AVERAGE CURRENT DERATING

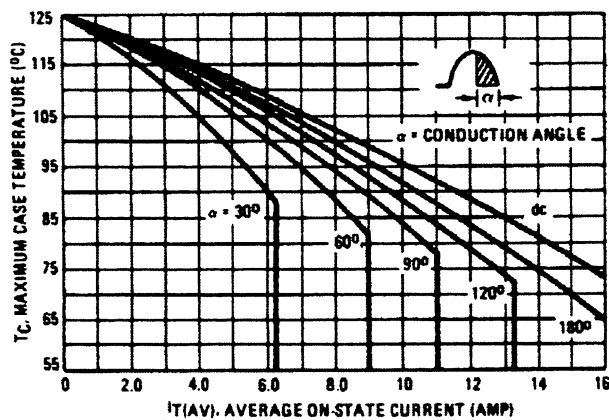


FIGURE 2 - MAXIMUM ON-STATE POWER DISSIPATION

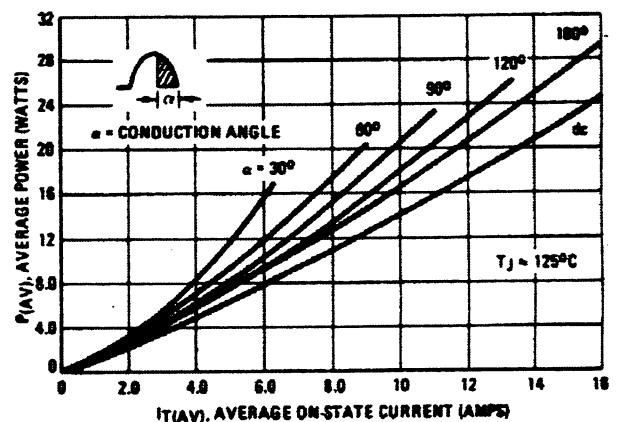


FIGURE 3 – ON-STATE CHARACTERISTICS

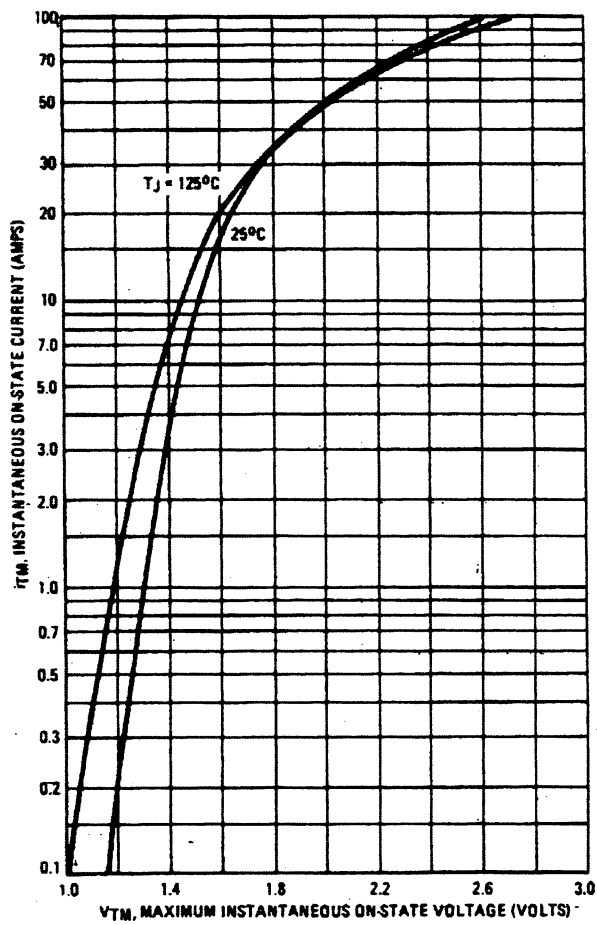


FIGURE 4 – MAXIMUM NON-REPETITIVE SURGE CURRENT

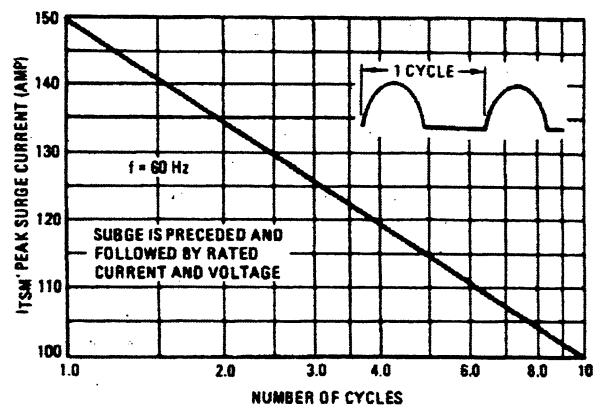
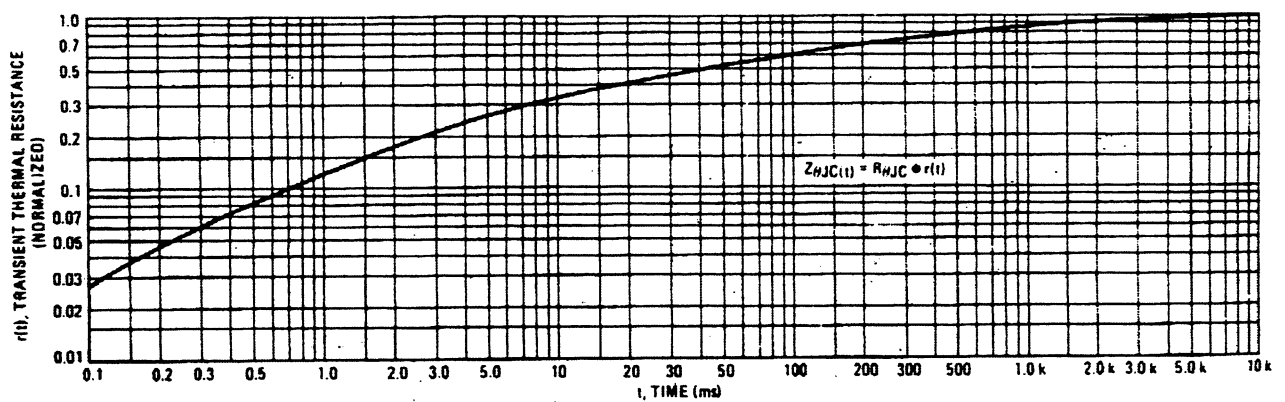


FIGURE 5 – THERMAL RESPONSE



ek430-05.PCX

TRIAC

En TRIAC er en firlags halvleder, der kan trigges til at lede ved hjælp af et triggersignal på gaten. Til forskel fra tyristoren kan TRIAC'en bringes til at lede i begge retninger. TRIAC'en er også forskellig fra tyristoren ved, at den kan bringes til at lede ved både et positivt og et negativt gatesignal. TRIAC'en kan opfattes som to tyristorer koblet i anti-parallel. TRIAC'en kan trigges af en AC-spænding, en DC-spænding eller af impulser.

TRIAC'en er forholdsvis langsom ved trigning og slukning og anvendes derfor næsten udelukkende ved netfrekvenser.

Break-over spændingen kan ændres ved at tilføre gaten en positiv eller en negativ spænding. Det vil sige, at TRIAC'en kan trigges uanset polariteten af gatespændingen og uanset polariteten mellem MT1 og MT2.

TYPICAL CHARACTERISTICS

FIGURE 6 – PULSE TRIGGER CURRENT

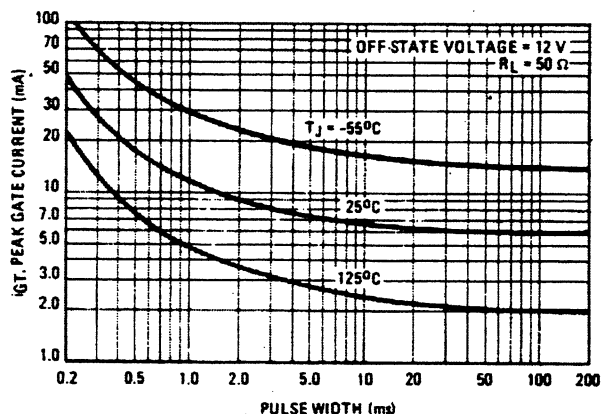


FIGURE 7 – GATE TRIGGER CURRENT

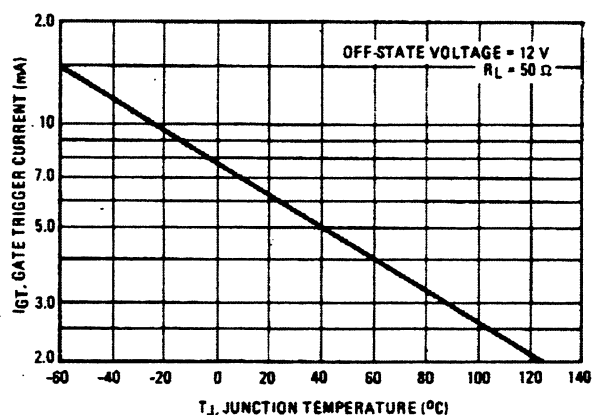


FIGURE 8 – GATE TRIGGER VOLTAGE

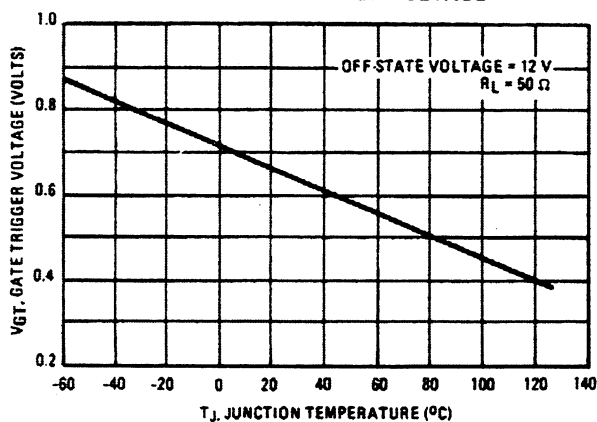
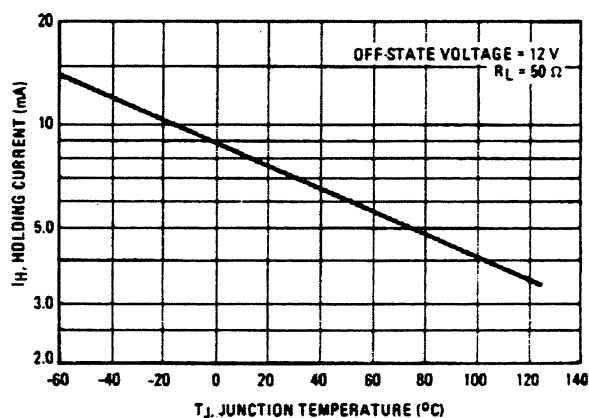


FIGURE 9 – HOLDING CURRENT



ek430-06.PCX

I tegningen herunder ses symbolet for en TRIAC og den principielle opbygning af denne.

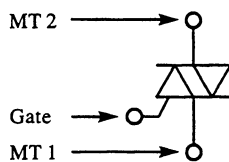


ek430-18.CDR

Symbol

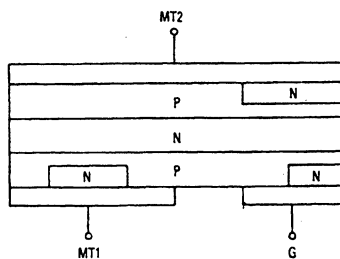
Principiel opbygning

Eftersom TRIAC'en kan lede i begge retninger, er betegnelsen anode og katode irrelevant. I stedet benyttes betegnelsen MT1, MT2 og G, hvor MT1 og MT2 er de terminaler, der fører hovedstrømmen, og G er triggerterminalen. Normalt angives alle strømme og spændinger med MT1 som referencepunkt.



ek430-15.CDR

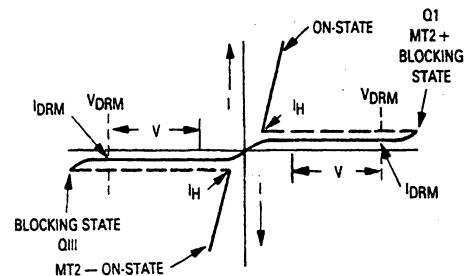
Opbygningen af en TRIAC fremgår af tegningen. TRIAC'en er en femlagshalvleder med et område mellem MT1 og MT2, der udgør en PNP-strækning parallelt med en NPN-strækning.



ek430-22.PCX

Området mellem MT1 og G består af to komplementære diodestrukturer. Et positivt eller negativt triggersignal vil åbne en af disse dioder, og TRIAC'en vil gå ON svarende til det, vi så tidligere i forbindelse med tyristoren.

Spændings-strøm karakteristikken for en TRIAC ses på tegningen herunder, hvor det, som før nævnt, er MT1, der er referencepunkt. Her er vist første kvadrant, hvor MT2 er positiv i forhold til MT1, og tredje kvadrant, hvor polariteterne er modsatte.



ek430-20.PCX

Break-over spænding

V_{drm} er den største spænding, TRIAC'en kan spærre for. Hvis spændingen kommer over denne værdi, også ved en kort transient, vil TRIAC'en gå ON uden at være tilført et gatesignal. Dette bør undgås, idet kontrollen over TRIAC'en er tabt. Holdestrømmen I_{ho} er den mindste strøm, hvor TRIAC'en vil blive ved med at være ledende.

På de efterfølgende sider ses eksempel på data for en TRIAC.



MAC223 series MAC223A series



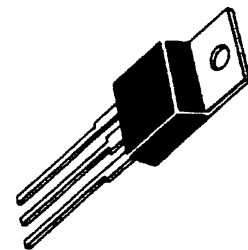
SILICON BIDIRECTIONAL TRIODE THYRISTORS

... designed primarily for full-wave ac control applications such as lighting systems, heater controls, motor controls and power supplies; or wherever full-wave silicon-gate-controlled devices are needed.

- Off-State Voltages to 800 Volts
- All Diffused and Glass-Passivated Junctions for Parameter Uniformity and Stability
- Small, Rugged Thermowatt Construction for Thermal Resistance and High Heat Dissipation
- Gate Triggering Guaranteed in
Three modes (MAC223 series) or
Four Modes (MAC223A) series

TRIACS (THYRISTORS)

25 AMPERES RMS
100-800 VOLTS



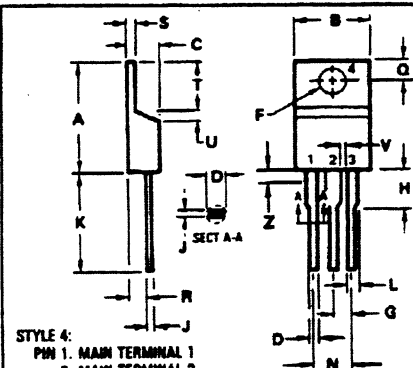
MAXIMUM RATINGS

| Rating | Symbol | Value | Unit |
|--|-------------------|----------------|----------------------|
| Peak Repetitive Off-State Voltage ($T_J = -40$ to 125°C) Note 1 (1/2 Sine Wave 50 to 60 Hz, Gate Open) | V_{DRM} | | Volts |
| MAC223 | 3 | 100 | |
| MAC223A | 4 | 200 | |
| | 5 | 300 | |
| | 6 | 400 | |
| | 7 | 500 | |
| | 8 | 600 | |
| | 9 | 700 | |
| | 10 | 800 | |
| On-State RMS Current ($T_C = 80^\circ\text{C}$) (Full Cycle Sine Wave 50 to 60 Hz) | $I_T(\text{RMS})$ | 25 | Amp |
| Peak Non-Repetitive Surge Current (One Full Cycle, 60 Hz, $T_J = 125^\circ\text{C}$) | I_{TSM} | 250 | Amp |
| Circuit Fusing ($T_J = -40$ to 125°C ; $t = 8.3$ ms) | I^2t | 260 | A^2s |
| Peak Gate Current ($t \leq 2.0$ μs) | I_{GM} | 2.0 | Amp |
| Peak Gate Voltage ($t \leq 2.0$ μs) | V_{GM} | ± 10 | Volts |
| Peak Gate Power ($t \leq 2.0$ μs) | P_{GM} | 20 | Watts |
| Average Gate Power ($T_C = 80^\circ\text{C}$, $t \leq 8.3$ ms) | $P_{G(AV)}$ | 0.5 | Watts |
| Operating Junction Temperature Range | T_J | -40 to 125 | $^\circ\text{C}$ |
| Storage Temperature Range | T_{stg} | -40 to 150 | $^\circ\text{C}$ |
| Mounting Torque | — | 8.0 | in/lb |

THERMAL CHARACTERISTICS

| Characteristic | Symbol | Max | Unit |
|---|-----------------|-----|---------------------------|
| Thermal Resistance, Junction to Case | $R_{\theta JC}$ | 1.2 | $^\circ\text{C}/\text{W}$ |
| Thermal Resistance, Junction to Ambient | $R_{\theta JA}$ | 60 | $^\circ\text{C}/\text{W}$ |

NOTE 1: Ratings apply for open gate conditions. Devices shall not be tested with a constant current source for blocking voltage such that the voltage applied exceeds the rated blocking voltage.



STYLE 4:
PIN 1. MAIN TERMINAL 1
2. MAIN TERMINAL 2
3. GATE
4. MAIN TERMINAL 2

NOTES:

1. DIMENSION H APPLIES TO ALL LEADS.
2. DIMENSION L APPLIES TO LEADS 1 AND 3.

| DIM | MILLIMETERS | | INCHES | |
|-----|-------------|-------|--------|-------|
| | MIN | MAX | MIN | MAX |
| A | 14.60 | 15.75 | 0.575 | 0.620 |
| B | 9.85 | 10.29 | 0.380 | 0.405 |
| C | 4.06 | 4.82 | 0.160 | 0.190 |
| D | 0.64 | 0.89 | 0.025 | 0.035 |
| E | 3.61 | 3.73 | 0.142 | 0.147 |
| F | 2.41 | 2.67 | 0.095 | 0.105 |
| G | 2.79 | 3.93 | 0.110 | 0.155 |
| H | 0.36 | 0.56 | 0.014 | 0.022 |
| I | 12.70 | 14.27 | 0.500 | 0.562 |
| J | 1.14 | 1.39 | 0.045 | 0.055 |
| K | 4.83 | 5.33 | 0.190 | 0.210 |
| L | 2.54 | 3.04 | 0.100 | 0.120 |
| M | 2.04 | 2.79 | 0.080 | 0.110 |
| N | 1.14 | 1.39 | 0.045 | 0.055 |
| O | 5.97 | 8.48 | 0.235 | 0.335 |
| P | 0.00 | 1.27 | 0.000 | 0.050 |
| Q | 1.14 | — | 0.045 | — |
| R | — | 2.03 | — | 0.080 |

CASE 221-A-02
TO-220AB

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ and either polarity of MT2 to MT1 voltage unless otherwise noted)

| Characteristic | Symbol | Min | Typ | Max | Unit |
|--|------------|---------------|-------------------|-----------------|------------------------|
| Peak Blocking Current (Note 1) ($V_D = \text{Rated } V_{DRM}$) $T_J = 125^\circ\text{C}$ $T_J = 25^\circ\text{C}$ | I_{DRM} | — | — | 2.0 0.020 | mA |
| Peak On-State Voltage ($I_{TM} = 35\text{ A Peak}$, Pulse Width $\leq 2\text{ ms}$, Duty Cycle $\leq 2\%$) | V_{TM} | — | 1.4 | 1.85 | Volts |
| Gate Trigger Current, Continuous dc ($V_D = 12\text{ V}$, $R_L = 100\ \Omega$) MT2(+), G(+); MT2(-), G(-), MT2(+), G(-) All Types MT2(-), G(+), A Suffix Only | I_{GT} | — — | 20 30 | 50 75 | mA |
| Gate Trigger Voltage, Continuous dc ($V_D = 12\text{ V}$, $R_L = 100\ \Omega$) MT2(+), G(+); MT2(-), G(-), MT2(+), G(-) All Types MT2(-), G(+), A Suffix Only ($V_D = \text{Rated } V_{DRM}$, $T_J = 125^\circ\text{C}$, $R_L = 10\text{ k}$) All Types, All Trigger Modes | V_{GT} | — — 0.2 | 1.1 1.3 0.4 | 2.0 2.5 — | Volts |
| Holding Current ($V_D = 12\text{ V}$, $I_{TM} = 200\text{ mA}$, Gate Open) | I_H | — | 10 | 50 | mA |
| Gate Controlled Turn-On Time ($V_D = \text{Rated } V_{DRM}$, $I_{TM} = 35\text{ A Peak}$, $I_G = 200\text{ mA}$) | t_{gt} | — | 1.5 | — | μs |
| Critical Rate of Rise of Off-State Voltage ($V_D = \text{Rated } V_{DRM}$, Exponential Waveform, $T_C = 125^\circ\text{C}$) | dv/dt | — | 40 | — | $\text{V}/\mu\text{s}$ |
| Critical Rate of Rise of Commutation Voltage ($V_D = \text{Rated } V_{DRM}$, $I_{TM} = 35\text{ A Peak}$, Commutating $di/dt = 13.4\text{ A/ms}$, Gate Unenergized, $T_C = 80^\circ\text{C}$) | $dv/dt(c)$ | — | 5.0 | — | $\text{V}/\mu\text{s}$ |

NOTE 1: Ratings apply for open gate conditions. Devices shall not be tested with a constant current source for blocking voltage such that the voltage applied exceeds the rated blocking voltage.

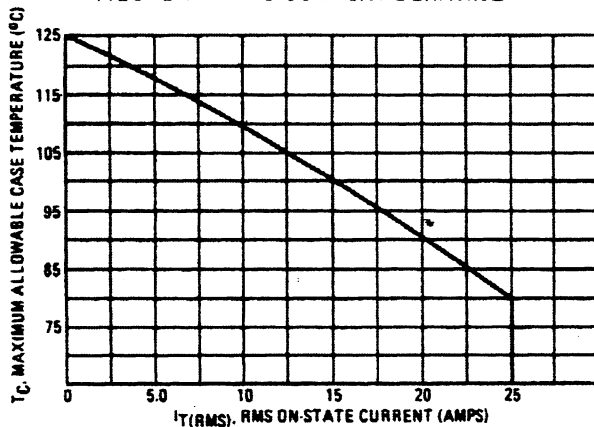
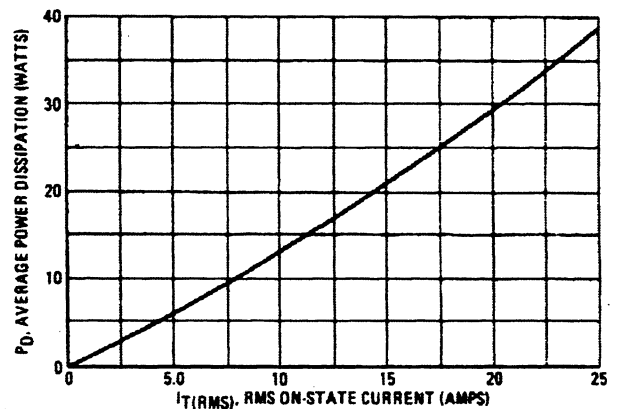
FIGURE 1 — RMS CURRENT DERATING**FIGURE 2 — ON-STATE POWER DISSIPATION**

FIGURE 3 — GATE TRIGGER CURRENT

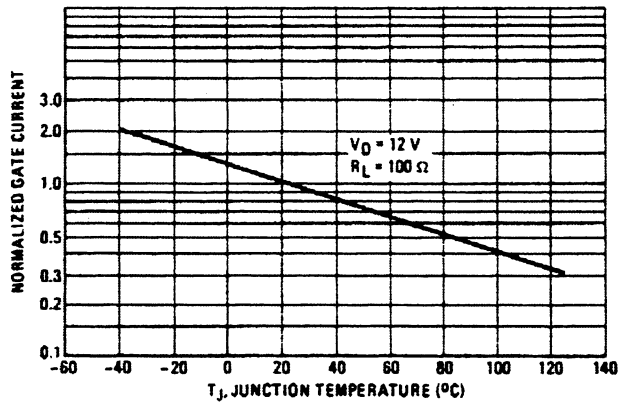


FIGURE 4 — GATE TRIGGER VOLTAGE

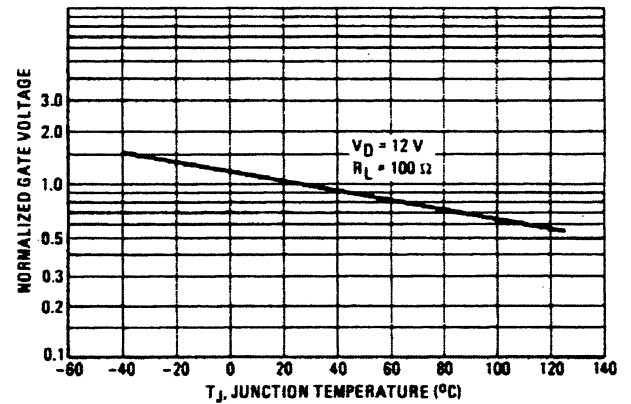


FIGURE 5 — HOLD CURRENT

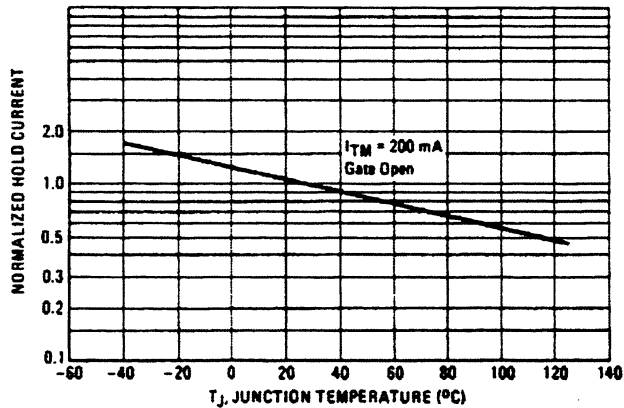
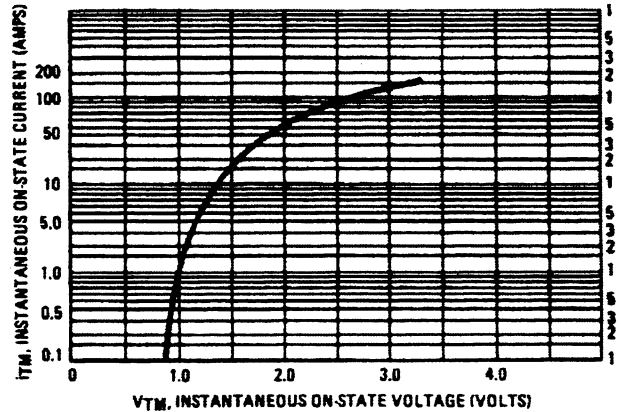


FIGURE 6 — ON-STATE CHARACTERISTICS



ek430-09.PCX

Anvendelse

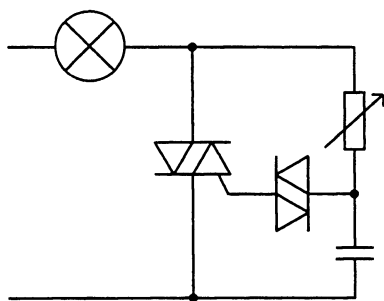
TRIAC'en anvendes hovedsagelig til styring af kredsløb, som på en eller anden måde er synkroniseret med netfrekvensen.

I den forbindelse anvendes to forskellige styringsprincipper:

- Fasevinkelstyring
- Nulgennemgangsstyring

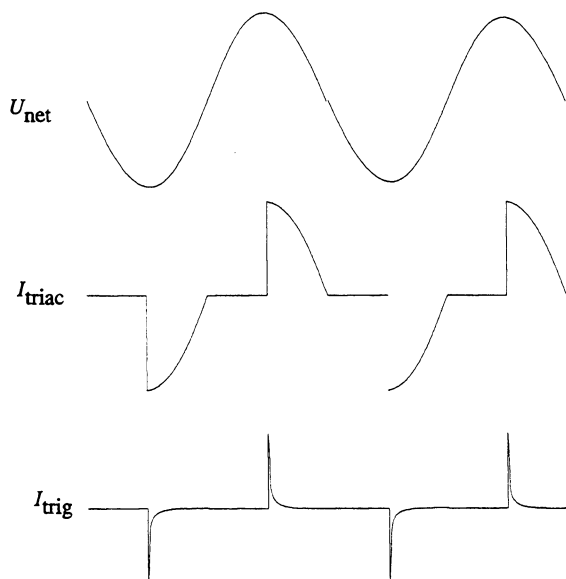
Fasevinkelstyring

Grundprincippet i fasevinkelstyringen er vist på tegningen.



ek430-16.CDR

Fasevinkelstyring



ek430-10.GEM

Impulsplan for fasevinkelstyring

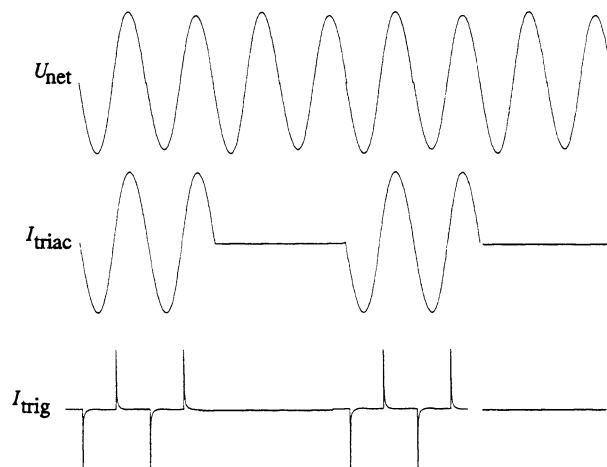
Når der ligger en spænding over TRIAC'en, kan denne bringes til at lede ved hjælp af en impuls, der tilføres gaten. TRIAC'en vil nu blive ved med at lede, indtil netspændingen igen går gennem nul, da dette vil betyde, at strømmen i TRIAC'en kommer under dens holde-værdi, og TRIAC'en vil gå OFF.

Styring af effekten vil foregå ved at ændre tiden mellem tændtidspunkt og nulgennemgang. Dette betyder, at jo tidligere tændtidspunktet ligger i en halvperiode, jo længere tid vil der kunne løbe strøm i belastningen.

Ved hjælp af fasevinkelstyringen kan åbningstiden i TRIAC'en ændres trinløst fra 0 til 100%. Den eneste ulempe ved denne form for styring er, at der på grund af den meget hurtige strømændring, der fremkommer ved, at TRIAC'en tændes midt i en periode, vil der forekomme dels tab, dels indhold af meget højfrekvente signaler, som kan give anledning til radiostøj, og fejlfunktion af følsomme styringskredsløb, der befinder sig i nærheden. Disse problemer kan dog mindskes ved hjælp af LC-filtre i netledningerne og optokoblere i styreledningerne.

Nulgennemgangsstyring

Virkemåden i en nulgennemgangsstyring er stort set den samme bortset fra, at tændtidspunktet lægges, mens netspændingen går gennem 0.



ek430-11.GEM

Impulsplan for nulgennemgangsstyring

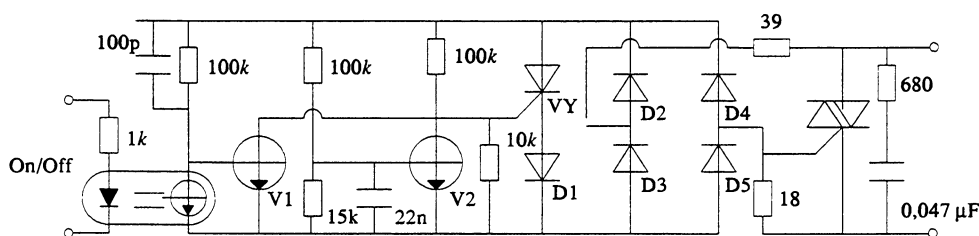
Dette medfører naturligvis, at TRIAC'en er ledende i resten af denne halvperiode, og reguleringen sker ved, at man åbner for et antal halvperioder, og derefter spærre for et antal. Forholdet mellem benyttede og ubenyttede halvperioder giver udnyttelsesgraden af netspændingen.

Fordelen ved denne form for regulering er, at tændingen af TRIAC'en sker på et tidspunkt, hvor der ingen eller næsten ingen spænding er over TRIAC'en, og der vil derfor ikke genereres støjspidser af betydning.

Der er naturligvis også ulemper ved denne styringsform. En af dem er, at styrekredsløbet bliver noget mere kompliceret. En anden er, at når reguleringen anvendes til at dæmpe lyset i en glødelampe, vil der optræde en generende blinken, når forholdet mellem benyttede og ubenyttede halvperioder bliver for stort.

Anvendelsen af nulgennemgangsstyring vil derimod med fordel kunne bruges i forbindelse med fx varmestyring eller andre steder, hvor der er lange tidskonstanter, således at tidsrummet mellem de enkelte impulsgrupper ikke får så stor betydning.

Her er vist et eksempel på en sådan nulgennemgangsstyring. Denne er opbygget af diskrete komponenter, men der findes et meget stort antal integrerede kredse på markedet, som indeholder et komplet styrekredsløb til nulgennemgangsstyring.

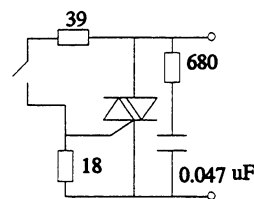


ek430-20.GEM

Eksempel på nulgennemgangsstyring

Virkemåde

TRIAC'en bliver trigget af en impuls, der dannes af strømforbruget i det foregående kredsløb.



ek430-13.CDR

Effektdelen

Dette kredsløb består af transistorer, som ikke tåler ompolarisering. Derfor er der indført et ensretterkredsløb, men der er ingen udglatning af den ensrettede spænding. De to transistorer, der indgår i styrekredsløbet, har en fælles kollektormodstand, hvilket medfører, at hvis blot en af disse transistorer trækker strøm, vil tyristoren ikke kunne styres ON, og strømforbruget i kredsløbet vil derfor være lavt, hvorfor der ikke vil ske en trigning af TRIAC'en. Transistoren V1 styres af indgangssignalet via en optokobler, som har til formål at give galvanisk adskillelse mellem net-siden og svagstrømssiden.

Hvis optokobleren tilføres en styrestrøm, vil V1 spærres, og tyristoren vil blive trigget, og TRIAC'en vil blive ledende. Dette kan naturligvis ske på et hvilket som helst tidspunkt inden for en periode. For at sikre, at dette vil ske i eller tæt på nulgennemgangen, er der tilføjet en transistor V2, som er forsynet med basisspænding via et integrationsled. Det bevirker, at V2 vil blive ledende en kort tid efter, at netspændingen har passeret nul. Det vil derfor kun være muligt at trigge TRIAC'en i den periode, hvor V2 er spærret, nemlig umiddelbart omkring nulgennemgangen.

TRIAC'en vil forblive ledende i resten af den pågældende halvperiode, og hvis V1 stadigvæk er spærret, vil TRIAC'en blive trigget igen ved den næste halvperiodes begyndelse.

Det kan umiddelbart se mærkeligt ud, at der anvendes lavspændingstransistorer i et kredsløb, hvor der kan forekomme spændinger på over 300 V. Dette er muligt, fordi V2 vil gå ON kort tid efter nulgennemgangen, uanset om der skal ske en trigning af TRIAC'en eller ej. Når V2 er ON, vil der ikke opstå spænding over transistorerne, men spændingen vil ligge over kollektormodstanden.

□

Transducere

Akustik

Begreber

Ved lyd forstås mekaniske svingninger, der forplanter sig gennem et medium, luft-, væskeformigt eller fast stof.

Mediets partikler udfører herunder kun små frem- og tilbagegående bevægelser.

Frekvens

Ved lydens frekvens forstås antallet af svingninger pr. sekund.

Måleenheden er hertz (Hz).

Eksempel

1.000 svingninger pr. sekund = 1.000 Hz

Det menneskelige øre er i stand til at opfatte frekvenser i området mellem ca. 20 og 20.000 Hz. Disse grænser er dog meget individuelle, især i den højfrekvente ende, og evnen til at høre de højeste frekvenser aftager med alderen.

Lydhastighed

Den hastighed, som lyden forplanter sig med gennem et medium, er afhængig af dettes egenskaber.

Hastigheden måles i meter pr. sekund (m/s).

Herunder er vist lydhastigheder gennem forskellige materialer.

Luft (0°C) 331 m/s

Luft (20°C) 344 m/s

Vand 1.600 m/s

Beton 3.100 m/s

Jern 5.200 m/s

Bølgelængde

Lydens bølgelængde er afstanden mellem to på hinanden følgende svingninger.

Bølgelængden kan måles som afstanden mellem den ene svingnings trykmaksimum til den næste svingnings trykmaksimum.

Bølgelængden måles i meter (m).

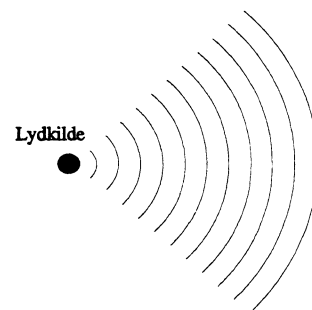
Der er følgende relation mellem lydens hastighed, frekvens og bølgelængde.

Hastighed = frekvens \times bølgelængde

Lydstyrke

Den lydstyrke, som en person opfatter, afhænger af lydbølgernes effektindhold. Jo større effekt, desto kraftigere lyd.

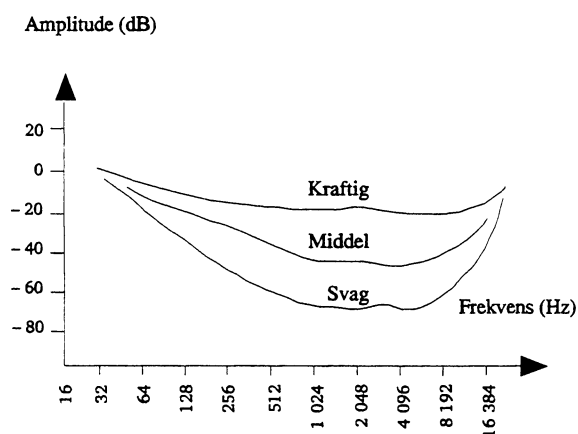
Øret opfatter lydstyrke efter en logaritmisk målestok. Dette betyder, at hvis effekten forøges med fx 100 mW, vil dette blive opfattet forskelligt, hvis effekten er 200 mW, eller den er 10 W. Lydstyrken er endvidere afhængig af afstanden til lydkilden, eftersom lyden vil spredes mere og mere ved stigende afstand.



e1229-01.GEM

Hørekurven

Det blev tidligere nævnt, at ørets følsomhed er afhængig af lydtrykket og frekvensen. Tegningen herunder viser sammenhængen mellem lydtryk og frekvens ved forskellige lydtryk.



el229-02.GEM

På tegningen er lydtrykket angivet på X-aksen i dB (logaritmisk skala), hvilket svarer til ørets opfattelse af lydtryk. Frekvensen er angivet i oktaver. En oktav er et udtryk, der stammer fra musikkens verden.

Hvis en frekvens bliver fordoblet, siger man, at den er blevet en oktav højere. Man opfatter en frekvensændring på en oktav ens, uanset om det er en ændring fra fx 128 til 256 Hz eller fra 4 til 8 kHz.

Hvis man betragter kurverne, viser de, hvilket lydtryk der skal til, for at en person vil opfatte det som samme lydstyrke ved de forskellige frekvenser. Når der er tre kurver, skyldes det, at øret har forskellig karakteristisk afhængig af lydtrykket. Således vil karakteristikken være ret ulineær ved et svagt lydtryk, men vil blive mere ret ved stigende lydtryk.

Loudness

Som vi så i det foregående, er hørekurven afhængig af lydtrykket. Dette giver problemer, når et musikstykke skal overføres elektronisk og gengives, så det lyder korrekt.

Hvis hele overføringssystemet er lineært, dvs. at der ikke sker nogen ændring af amplituden ved de enkelte frekvenser, må det kræve, at afspilningen sker ved samme lydstyrke som den, der var ved optagelsen.

Hvis man derhjemme i stuen ønsker at afspille det samme musikstykke blot ved en lavere lydstyrke, betyder det, at frekvenskarakteristikken bliver forkert, og musikstykket vil lyde forkert.

For at modvirke dette vil der normalt være indbygget en speciel tonekorrektur i forstærkeren. Denne korrektur (loudness) er afhængig af volumenkontrollens indstilling, så brugeren ikke selv skal foretage en korrektur. Dette vil naturligvis aldrig kunne blive helt korrekt, eftersom det vil være en subjektiv bedømmelse af den person, der lytter til musikstykket.

Transducere

For at omsætte lyden til et elektrisk signal eller for at omsætte det elektriske signal til lyd igen er det nødvendigt med nogle passende omsættere (transducere).

En del af disse transducere fungerer i begge retninger, dvs. en højttaler, der normalt er beregnet til at omsætte en spænding til et lydtryk, vil også kunne afgive spænding, hvis den tilføres et lydtryk.

Vi vil i det efterfølgende behandle disse transducere hver for sig.

Mikrofonen

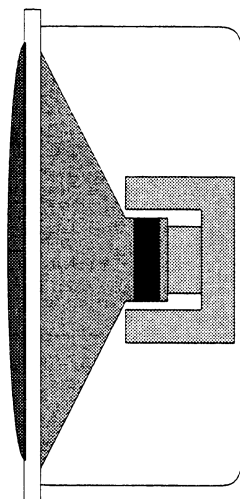
En mikrofon er som bekendt beregnet til at omsætte svage lydtryk til et elektrisk signal. Der findes forskellige hovedtyper:

- Den dynamiske mikrofon
- Kondensatormikrofonen
- Krystalmikrofonen

Dynamisk mikrofon

Opbygning

Den dynamiske mikrofon består af en kraftig magnet, der sammen med nogle jernplader og skiver danner et magnetsystem med en ringformet luftspalte. I denne luftspalte, hvor der findes et meget koncentreret magnetfelt, er der anbragt en spole, der sidder fast på en membran, der igen sidder opspændt i en ring, således at spolen kan holdes fri af de to magnetpoler.



el229-02.GEM

Virkemåde

Når en lydbølge rammer mikrofonens membran, sættes den i svingninger ligesom ørets trommehinde. Herved vil spolen bevæges frem og tilbage i magnetfeltet, og der vil induceres en spænding i spolen. Denne spænding svarer til lydbølgerne, såvel styrke som frekvens.

Følsomhed og impedans

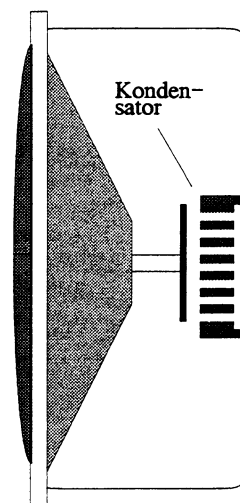
Den spænding, som en mikrofon afgiver, er afhængig af lydtryk og magnetfeltets styrke samt af antallet af vindinger på spolen. En typisk dynamisk mikrofon afgiver ca. 2 til 50 mV, hvis den benyttes til tale i en afstand på nogle få cm.

Impedansen i en dynamisk mikrofon er afhængig af vindingsantallet, men der er naturligvis grænser for, hvor mange vindinger og hvor tynd tråd der kan anvendes, og i praksis ligger impedansen på 50 til 200 Ω .

Kondensatormikrofon

Opbygning

Kondensatormikrofonen er opbygget som en luftkondensator, hvor en membran udgør den ene elektrode, og en massiv metalblok udgør den anden elektrode.



el229-03.GEM

Virkemåde

Når membranen udsættes for et lydtryk, vil afstanden mellem de to plader i kondensatoren ændres, og kapaciteten vil ændres.

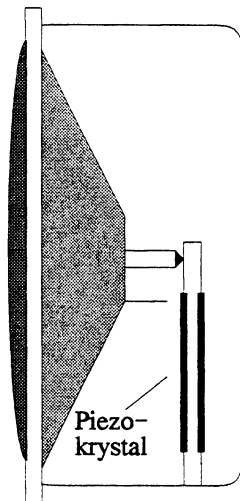
Mikrofonen forspændes med en stor DC-spænding igennem en meget stor modstand (50 M Ω). Når kapaciteten ændres, vil ladningen på kondensatoren ikke kunne ændre sig så hurtigt på grund af den lange tidskonstant mellem modstanden og mikrofonkapaciteten. Dette vil betyde, at spændingen på kondensatoren vil ændre sig efter kapacitetens størrelse.

Den opnåede spændingsændring er ret stor, men impedansen er meget høj, og det vil være nødvendigt med en efterfølgende forstærker med stor indgangsimpedans.

Krystalmikrofon

Opbygning

I krystalmikrofonen er der som i de andre mikrofontyper en membran. Denne membran har via en forbindelsesstang berøring med et stykke piezoelektrisk materiale.



el229-04.GEM

Virkemåde

At et materiale er piezoelektrisk, betyder, at når materialet udsættes for en mekanisk påvirkning, vil der opstå en elektrisk spænding tværs over materialet.

Denne spænding er direkte et mål for den mekaniske påvirkning af det piezoelektriske materiale, og frekvensen svarer til lydfrekvensen, se i øvrigt herom senere i dette kapitel.

Krystalmikrofonen afgiver en forholdsvis stor spænding, men er højimpedant ($M\Omega$) og må derfor ikke belastes ret hårdt.

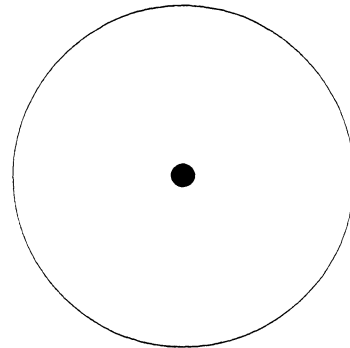
Retningskarakteristik

Retningskarakteristik er en grafisk gengivelse af sammenhængen mellem retningen, hvorfra en lyd med konstant styrke rammer en mikrofon og størrelsen af den vekselspænding, der opstår i mikrofonen.

Den grafiske afbildning viser, i hvilken retning en mikrofon virker bedst, og i hvilke retninger den er dårlig eller slet ikke virker.

Kuglekarakteristik

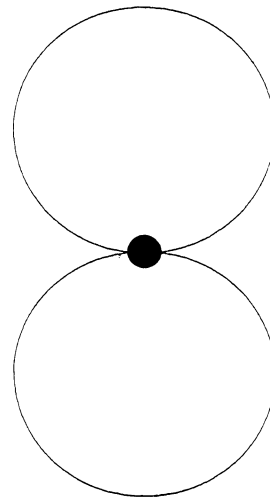
En mikrofon, der er lige følsom i alle retninger, siges at have en kuglekarakteristik, se tegning.



el229-05.GEM

Ottetalskarakteristik

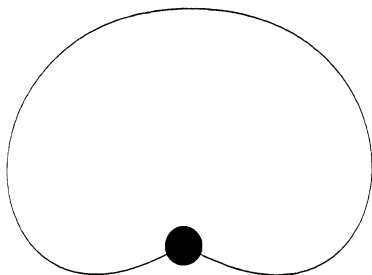
Hvis mikrofonens membran kan påvirkes fra begge sider, vil den få en karakteristik der ser ud som på tegningen.



el229-06.GEM

Cardioid-karakteristik

Ved at sammenkoble en kugle- og en ottetals-karakteristik opnår man en såkaldt cardioid-karakteristik, hvorved mikrofonen kun bliver følsom til den ene side, men dækker til gengæld en stor vinkel til denne side.



el229-07.GEM

Piezelektricitet

Ved piezelektricitet forstås en virkning, der opstår, når et krystallinsk materiale udsættes for en mekanisk påvirkning.

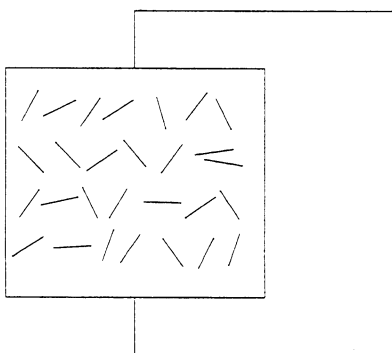
Et eksempel på et sådant materiale er krystallet, som vi anvender til at stabilisere en oscillator med.

Virkemåde

Når et piezoelektrisk materiale udsættes for en mekanisk påvirkning, vil der tværs over materialet opstå en spænding, og omvendt vil en tilført spænding medføre en mekanisk deformation.

Opbygning

Et meget benyttet piezoelektrisk materiale består af en blanding af bly titanat og bly zirconat, men der er mange andre materialer, der anvendes, afhængig af de ønskede krav.

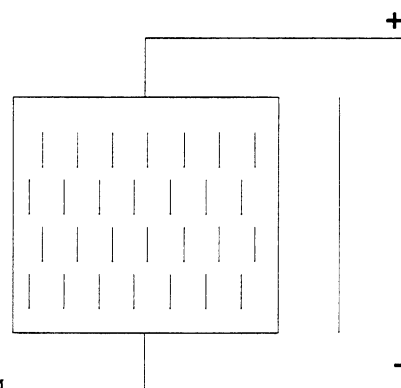


el229-08.GEM

Ved fremstillingen af et piezoelektrisk materiale indeholder materialet mange små, tilfældigt orienterede krystalpartikler.

Polarisation

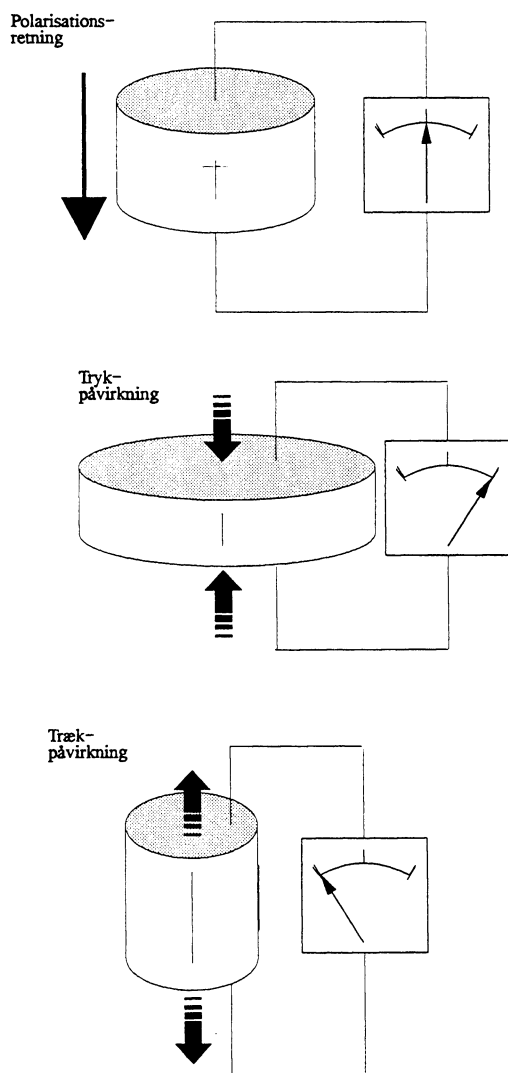
Hvis materialet ved fremstillingen påtrykkes en kraftig polarisationsspænding, vil alle krystalpartiklerne orienteres i en bestemt retning, og materialet siges at være blevet polariseret. Det er samtidigt blevet deformeret. Denne påvirkning vil være permanent, og materialet er blevet piezoelektrisk.



el229-09.GEM

Når et piezoelektrisk materiale efter fremstillingen udsættes for et mekanisk tryk, vil der dannes en spænding i materialet, som har samme polaritet som polarisationsspændingen, og hvis materialet strækkes, vil der dannes en spænding, som har modsat polaritet.

Omvendt vil materialet afgive en spænding, når det udsættes for en mekanisk påvirkning, se tegningen.



el229-11.GEM

Anvendelse

Piezoelektriske materialer anvendes i utrolig mange forbindelser i dagligdagen, fx i lightere, hvor et stykke piezoelektrisk materiale udsættes for et slag fra en fjeder og genererer en højspænding til at tænde lighteren med.

Piezoelektriske materialer anvendes i de små lyd-givere (beeper), der findes i armbåndsure, lomme-regnere og lignende.

Til større effekter anvendes piezoelektriske materialer til vibratorer til ultralydsrensning og som lyd-giver til ekkolod og sonar til skibsfarten. I de sidst-nævnte er der ofte tale om effekter på 10 til 20 kW.

Højtaleren

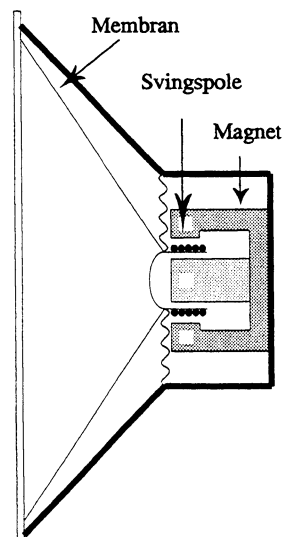
En højttalers formål er at omsætte et elektrisk signal til lydtryk.

Opbygning

En højttaler består af en kraftig magnet, der sammen med nogle jernplader og skiver danner et magnetsystem med en ringformet luftspalte. I denne luftspalte, hvor der findes et meget koncentreret magnetfelt, er der anbragt en spole, som sidder fast på en membran, der igen sidder opspændt i en ring, således at spolen kan holdes fri af de to magnet-poler og kan bevæges frem og tilbage i magnetfeltet.

Virkemåde

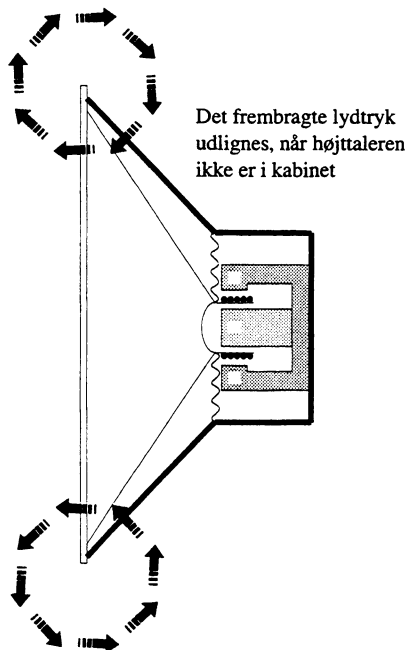
Når der sendes en strøm gennem spolen, vil der dannes et magnetfelt omkring denne. Dette vil enten tiltrækkes eller frastødes af det permanente magnetfelt. Herved vil membranen bevæges frem og tilbage og sætte den omkringliggende luft i bevægelse.



el229-11.GEM

Akustisk kortslutning

Hvis en højttaler anvendes i fri luft uden nogen form for kabinet, vil dens virkningsgrad være lille, idet det overtryk, der dannes på den ene side af membranen, vil modvirkes af det tilsvarende undertryk på den anden side af membranen.



el229-12.GEM

Derudover vil højttaleren have en resonans-frekvens, der er bestemt af bl.a. membranens størrelse og vægt. Ved denne resonansfrekvens vil højttaleren afgive et stort lydtryk i forhold til den tilførte effekt.

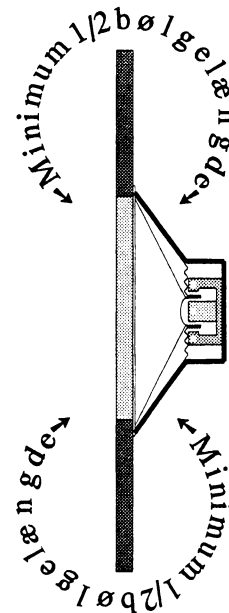
Højttalerkabinet

For at dæmpe højttalerresonansen og forøge udstrålingen specielt ved lave frekvenser indbygges højttaleren normalt i et kabinet eller sættes på en plade. Hvis den sidste løsning anvendes, skal pladen være så stor, at vejen fra højttalerens forside til dens bagside er større end en halv bølgelængde ved den laveste frekvens, hvor systemet skal bruges.

Trykkammerhøjttaler

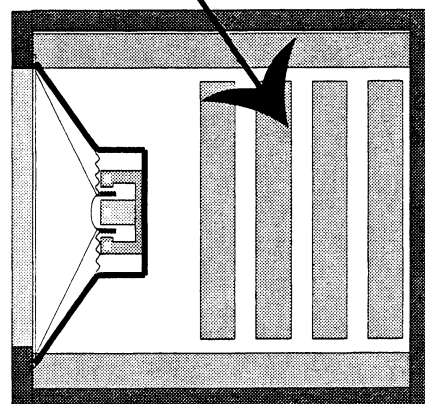
Benyttes et lukket højttalerkabinet, bør dette ikke være for lille, og det bør dæmpes med fx rockwool.

Til små højttalerkabinetter er der udviklet specielle højttalere med en meget løst ophængt membran. Sådanne højttalere må til gengæld ikke anvendes uden et lukket kabinet, da membranen herved vil ødelægges.



el229-13.GEM

Dæmnings-
materiale



el229-14.GEM

□

Optoelektriske komponenter

Generelt

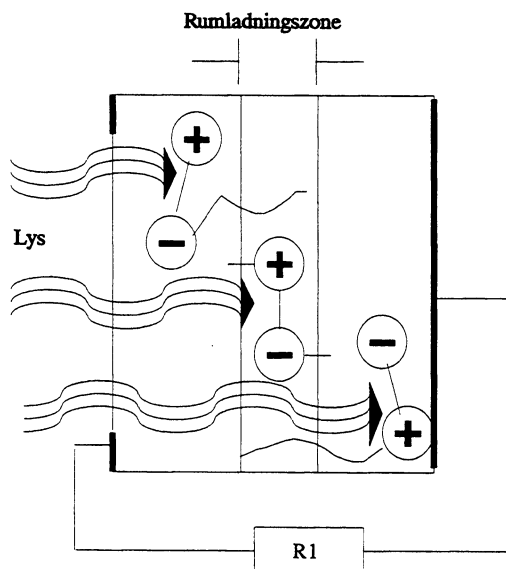
Ved begrebet optoelektronik forstås de komponenter, der anvendes i grænseområdet mellem elektronik og optik.

Vi vil i det efterfølgende vise opbygningen og anvendelsen af en del af de komponenter, der anvendes i moderne kredsløb.

Komponenter

Fotoelementet

Et fotoelement er en halvleder, der omsætter optisk energi til elektrisk energi, uden at der skal tilføres forsyningsspænding.



ek433-01.GEM

Når fotoelementet tilføres lys, vil der frigøres ladningsbærere, som på grund af PN-overgangen vil opsplittes i huller og elektroner. Dette medfører en spænding, der kan udnyttes til at levere en strøm, idet impedansen i PN-overgangen er lav.

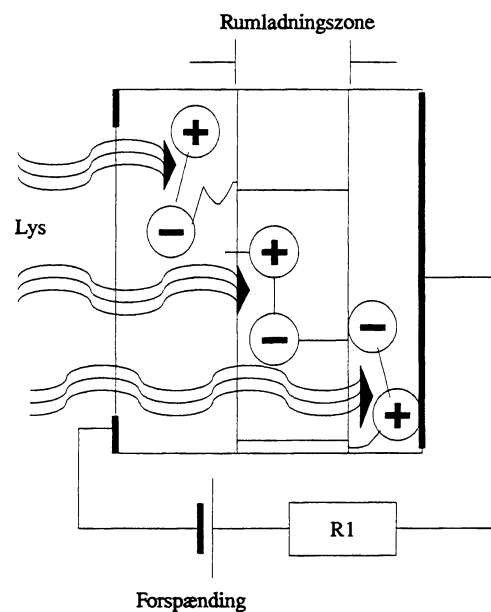
Sammenlignet med en fotodiode har fotoelementet en lav udgangsimpedans.

Fotoelementets tomgangsspænding øges med stigende lysstyrke efter et logaritmisk forløb.

Kortslutningsstrømmen stiger lineært ved stigende belysning.

Fotodioden

I en fotodiode er en PN-overgang forspændt i spærreretningen, og indfaldende lys vil forøge lækstrømmen i dioden.



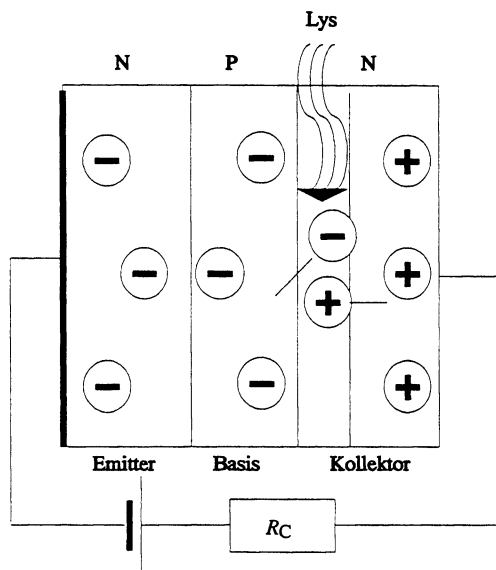
ek433-02.GEM

Hvis spærrespændingen forøges, vil spærrekapaciteten mindskes, og skiftetiden blive kortere. Dette er naturligvis af interesse, hvis dioden skal anvendes ved høje frekvenser.

Ændringen af spærrestrømmen er proportional med ændringen af det tilførte lys.

Fototransistoren

Fototransistoren er en transistor, der opfører sig som en fotodiode med indbygget forstærker.



ek433-03.GEM

Som den lysfølsomme del anvendes kollektor/basis-strækningen, der som bekendt er en diode i spærre-retningen. Når denne spærrestrækning tilføres lys, vil ladningsbærere løsriveres og medføre en stigning i lækstrømmen.

Lækstrømmen i denne diodestrækning løber ind til basis på transistoren, hvor den giver anledning til en kollektorstrøm, som er H_{fe} gange større. En typisk værdi for H_{fe} er fra 100 til 500 gange. Fototransistoren anvendes typisk i en jordet emitter-kobling og opfører sig i denne forbindelse som et almindeligt LF-trin.

Lysledere

Lyslederen er en forholdsvis ny komponent, som på kort tid har givet kommunikationssektoren en masse fordele, fx:

- Stor båndbredde
- Lave tab
- EMI ufølsomhed (ufølsomhed over for elektromagnetiske felter)
- Lille volumen
- Lille vægt
- Stor datasikkerhed
- Stor personsikkerhed

Lyslederen

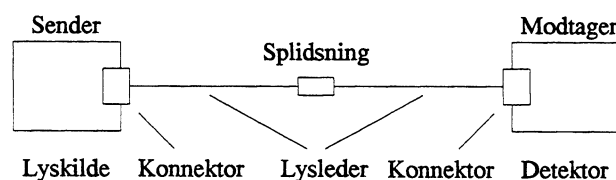
En lysleder er en tynd bøjelig glas- eller plastic-tråd, hvorigennem der kan overføres lys.

Den mest almindelige anvendelse af lyslederen er nok overførsel af data, men den har vist sig anvendelig til en masse andre formål, som fx måling af forskellige mekaniske størrelser.

Anvendelse

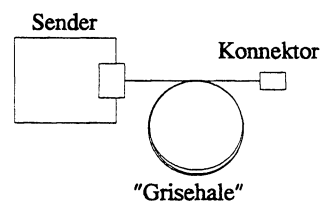
En typisk lyslederforbindelse består af tre enheder:

- En senderdel
- En lyslederdel
- En modtagerdel



ek433-04.GEM

Senderen omsætter et elektrisk signal til lys. Som lysgiver anvendes ofte en lysemitterende diode (LED, light emitting diode) med udstråling i det infrarøde område på bølgelængden 820 nm.



ek433-05.GEM

LED'en er normalt bygget sammen med en konnektor til at give forbindelsen til lyslederen.

Den optiske effekt angives i watt og er typisk omkring 0,5 mW.

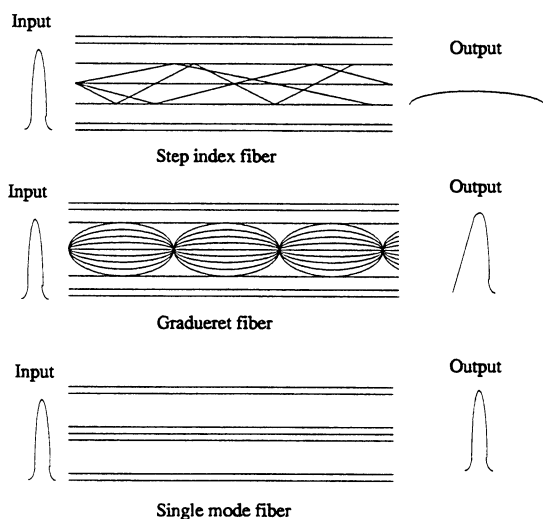
Ved større optisk effekt anvendes en laserdioder som lysgiver. Denne er ofte forsynet med en kort fiber (pigtail), hvortil forbindelsen sker til lyslederen via en konnektor.

Lyslederdelen omfatter selve lyslederen og diverse konnektorer og eventuelle splidsninger. En lysleder, der skal anvendes til kommunikationsformål, består af en tynd glastråd, hvor glassets evne til at bryde lyset varierer fra trådens centrum til dens periferi. For at lyset kan forblive inden i lyslederen, skal det mest brydende glas være inderst og brydningsindekset aftage udefter.

Lysledertyper

Der findes tre hovedtyper af fibre:

- Step index fiber
- Gradueret index fiber
- Single mode fiber

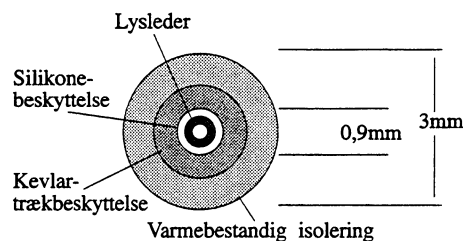


ek433-06.GEM

Step index fiberen består af to typer glas, en kerne med et brydningsindeks, og en yderkappe med et andet brydningsindeks.

Denne fibertype er ikke særlig velegnet til lange strækninger, idet den giver anledning til forvrængning af lysimpulsen. Dette skyldes, at den forholdsvis tykke kerne tillader lyset at "slingre" gennem fiberen med deraf følgende varierende gennemløbstid.

Gradueret index fiberen består af en fiber, der er opbygget således, at brydningsindekset ændres gradvist fra fiberens center og udefter. Fordelen ved denne opbygning er, at lysstrålen tvinges ind mod midten af fiberen og derved undgås forvrængningen af lysimpulsen.



Specifikationer:

| | |
|-------------------------------|------------------|
| Antal fibre | 1 |
| Fibertype | Gradueret index |
| Korediameter | 125 μ m |
| Dæmpning | 3,5 dB/km |
| Maks. installationsbelastning | 500 N (ca. 50kg) |
| Min. bøjningsradius | 3 cm |
| Temperaturområde | -20 - +70°C |

ek433-07.CDR

Optisk modtager

Som lysdetektor i modtageren anvendes ofte en PIN-diode, som arbejder forspændt i spærretningen og derfor trækker meget lidt strøm, når den ikke er belyst. Når dioden bliver belyst, nedbrydes spærreevnen, og der går strøm i dioden. PIN-dioden omdanner lysimpulserne til strømimpulser. Efter PIN-dioden følger en forforstærker, der omdanner strømimpulserne til spændingsimpulser.

Anvendelse

Optoelektroniske komponenter anvendes i stort omfang inden for utroligt mange arbejdsområder.

Det gælder indikation af måleresultater, hvad enten det drejer sig om en simpel tænd- og slukfunktion af en LED, eller det drejer sig om udlæsning af mange data på en monitorskærm som numeriske størrelser eller grafisk afbildning.

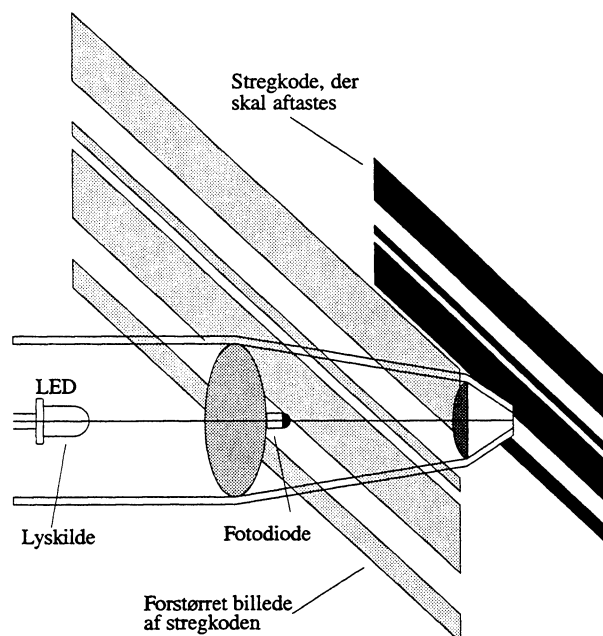
Der kan også være tale om aftastning af forskellige mekaniske størrelser, såsom afstandsmåling, tykkelsesmåling, registrering af bevægelse.

Endelig anvendes optoelektronik til overførsel af informationer som oftest i form af data.

Eksempler

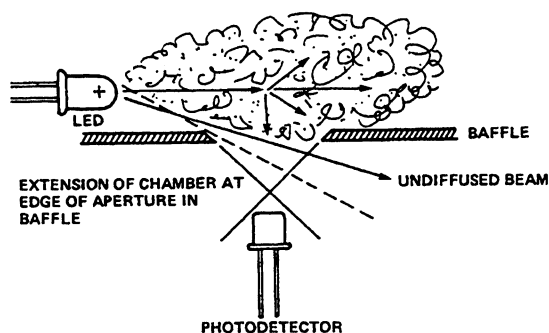
I det følgende ses forskellige eksempler på anvendelse af optoelektroniske komponenter.

I det første eksempel er der anvendt LED og fotodiode til aflæsning af en strejkode. For at opnå en tilstrækkelig opløsning anvendes et linsesystem, som giver et forstørret billede af strejkoden på fotodioden. 3 stk. LED anvendes til belysning af strejkoden.



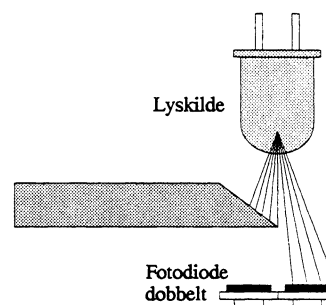
ek433-08.CDR

I det næste eksempel er vist, hvordan en røg-detektor kan opbygges. En LED udsender lys gennem det område, hvor røgpartikler skal detekteres. En fotodetektor anbringes således, at den ikke opfatter det direkte lys fra LED'en, men kun vil påvirkes af lyset, som spredes af røgpartiklerne.



ek433-01.PCX

Til servostyring kan der anvendes en LED og en dobbelt fotodetektor. Denne detektor indgår i en brokobling, således at når LED'en befinder sig midt mellem de to detektorer, vil broen være i balance.



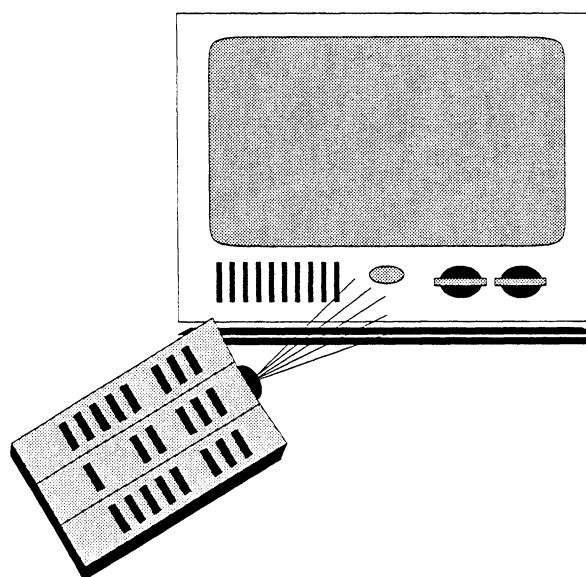
ek433-09.GEM

Fjernbetjening

Ved fjernbetjening af fx radio og tv benyttes enten ultralyd- eller infrarød overførsel af de nødvendige signaler.

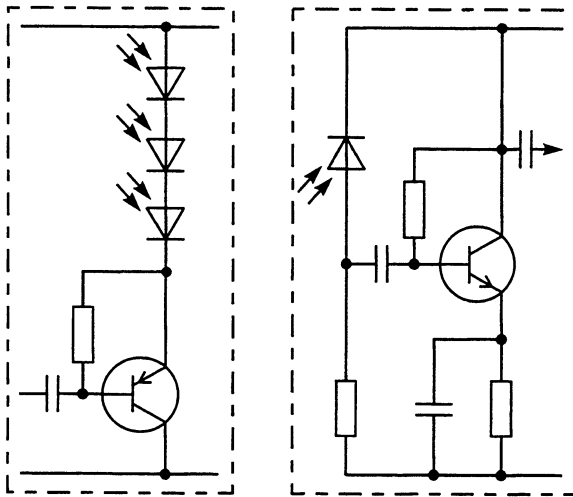
Ved ultralydsfjernbetjening benyttes som regel frekvenser på 30 til 40 kHz. Som omsætter mellem elektriske og akustiske signaler anvendes piezo-elektriske transducere.

Ved infrarød fjernbetjening anvendes lysdioder som sender og fototransistor som modtager.



ek433-10.GEM

Ved at benytte infrarødt lys opnås en god dækning i det rum, hvor fjernbetjeningen skal anvendes, fordi det udsendte lys vil reflekteres fra alle blanke overflader, og det er ikke nødvendigt at rette senderen direkte imod modtageren.



ek433-11.CDR

IR-sender

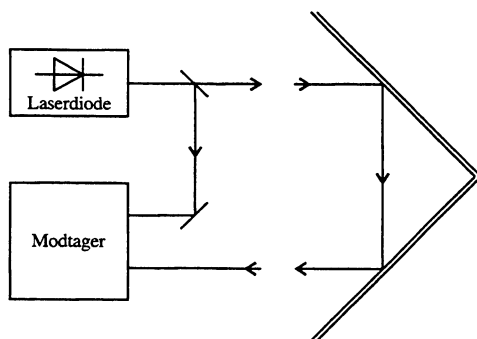
IR-modtager

Laserafstandsmåler

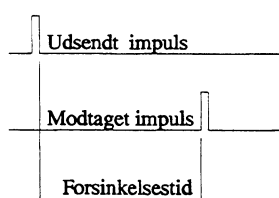
Princip

I en laserafstandsmåler er virkemåden følgende:

- Kortvarige lysimpulser udsendes mod det emne, hvortil afstanden ønskes målt, og instrumentet måler, hvor lang tid der går, inden det reflekterede lys fra emnet kommer retur



ek433-12.CDR



ek433-13.GEM

Der benyttes en laveffektlaserdioder (1 til 5 mW). Denne diode impulsmoduleres, og lysimpulserne udsendes.

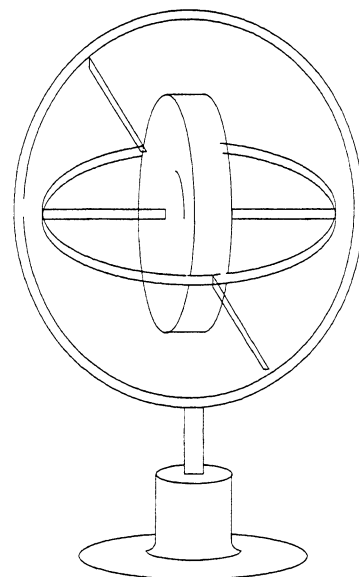
En lille del af det genererede lys føres direkte over i modtageren. Når det udsendte lys rammer emnet (et spejl, der er anbragt ved emnet), vil det reflekteres, og i modtageren måles tiden, der er gået, fra impulsen blev sendt afsted, og til signalet kommer retur.

Da lysets udbredelseshastighed er kendt, vil det være muligt at udregne afstanden til emnet.

Lasergyro

En anden anvendelse for lyslederen er en såkaldt lasergyro.

En gyro er et instrument, der er i stand til at registrere drejebevægelser, fx kursen på et fly eller et skib. Tidligere har man anvendt en mekanisk gyro, hvor et tungt svinghjul bringes til at rotere med meget stor hastighed, typisk 24.000 r/min.

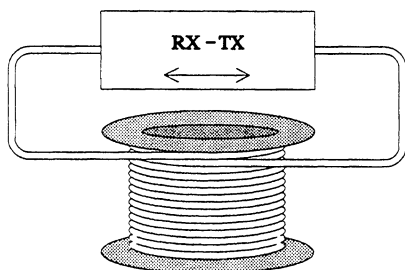


ek433-14.GEM

Et sådant instrument er, dels kostbart og kompliceret, dels meget servicekrævende på grund af slitage. Med laser- og lyslederteknikken er det blevet muligt at fremstille en sådan gyro uden bevægelige dele.

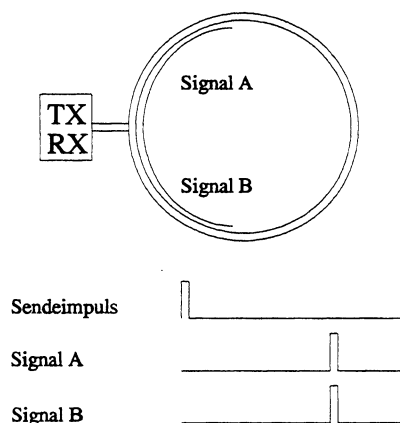
Virkemåde

Når en lysimpuls sendes igennem en lysleder, vil der gå en vis tid, inden lyset når igennem lyslederen. I en lasergyro sendes en lysimpuls begge veje igennem en meget lang lysleder, der er viklet op som en spole.



ek433-15.GEM

Hvis lyslederen er i ro, vil det tage lige lang tid for de to lysimpulser at komme rundt i lyslederen. Hvis spolen med lyslederen drejes samtidig med, at lysimpulserne er på vej rundt, vil den ene lysimpuls skulle bevæge sig en længere strækning end den anden lysimpuls.



ek433-16.GEM

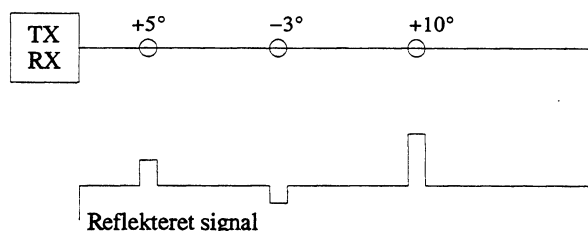
Ved at måle tidsforskellen mellem de to impulser er det muligt at bestemme, hvor mange grader spolen er drejet, mens lysimpulserne var undervejs. Det er hermed muligt ud fra en begyndelseskurs og kursændringerne at bestemme den øjeblikkelige kurs.

Temperaturmåling med lysleder

Vi har i det foregående set forskellige anvendelsesmuligheder for lysledere. Her skal kort beskrives en metode til fjernovervågning af temperaturen på forskellige emner.

Princip

Når en lysimpuls sendes ud på en lysleder, er der kun ganske ubetydelige tab, men der vil dog ske en lille refleksion af lyset overalt i lyslederen. Hvis temperaturen varierer inden for en kort strækning, vil der ske en kraftigere refleksion fra dette sted på lyslederen.



ek433-17.GEM

Ved at måle størrelsen af det reflekterede signal kan temperaturen bestemmes. Forsinkelsen af det reflekterede signal vil indikere, hvor langt ude på lyslederen målingen foretages. På denne måde er det muligt samtidigt ved hjælp af en enkelt fiber at foretage et meget stort antal målinger over en stor strækning.

Anvendelse

Der er utallige steder, hvor dette princip vil kunne finde anvendelse. Fx er det muligt at overvåge temperaturen mellem vindingerne i store forsyningstransformatorer, også selv om der findes meget høje spændinger, da lyslederen jo er isolerende.

Overvågning af kabelstrækninger

Overvågning af forsyningskabler i kabelbakker, hvor en dårlig forbindelse i en samlemuffe kan give brandfare.

Overvågning af procesanlæg

Overvågning af gasledning, hvor en læk vil give anledning til temperaturfald omkring lækagen.

□

Strain gauge

Strain gauge

Indledning

Strain gauge eller strækmålemodstand anvendes til ikke destruktive målinger, som fx flyvemaskinestrukturer, turbiner, aksler, bygningsdele osv.

Inden for procesindustrien har den fundet anvendelse i transducere til fx trykmålinger, momentmålinger og lignende.

Den kan praktisk taget anvendes på alle strukturer, hvor man ønsker at måle tryk, træk, vridning eller bøjning.

Det fysiske fænomen, som strækmålemodstanden bygger på, er, at modstanden i en elektrisk leder er afhængig af den mekaniske belastning, den udsættes for.

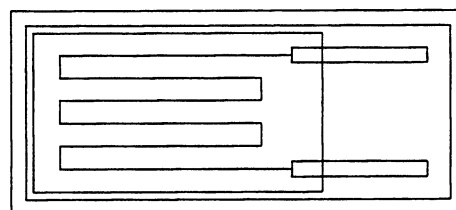
Opbygning

Selve opbygningen af en typisk strain gauge er vist på billedet. Selve modstandstråden, som er den væsentligste del af føleren, er limet til en bærefilm, der normalt er udført i fenolpapir, almindeligt papir, araldit eller et andet materiale, som har passende mekaniske egenskaber.

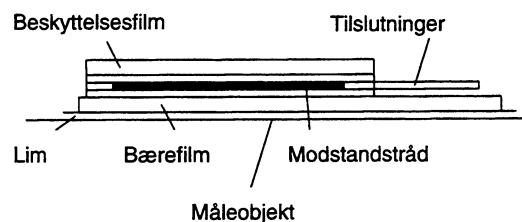
Elektroderne, der forbinder tråden til ydre elektriske forbindelser, er delvis også limet til bærefilmen. Tråden er afdækket med en overfilm, der beskytter mod direkte overlast og beskadigelse af tråden.

Selve bærefilmen limes til det objekt, hvis deformations-tilstand der ønskes målt. Objektets udvidelse og sammentrækning overføres via bærefilmen til tråden.

Dette resulterer i, at trådens modstand ændres proportionalt med materialets bevægelse inden for visse grænser.



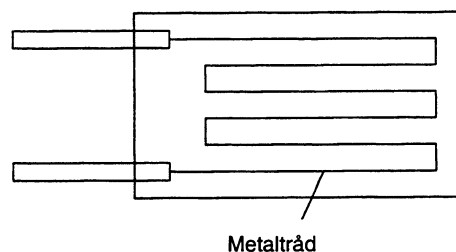
md127-01.DWG



md127-02.DWG

Strain gaugetyper

De første strain gaugetyper var opbygget som en sammenhængende tråd viklet i et gitter på et plan.

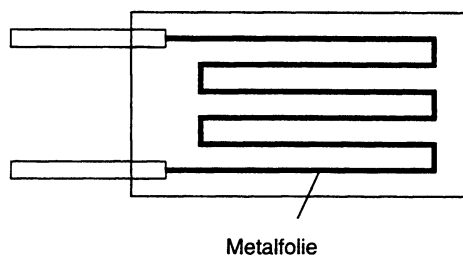


md127-03.DWG

Denne type strain gauge har ret store dimensioner og anvendes i dag hovedsagelig på steder, hvor dette ingen rolle spiller, fx ved måling i betonkonstruktioner.

Denne type kan fremstilles til meget stor stabilitet og er derfor velegnet til statiske målinger.

Senere blev de såkaldte foliegivere udviklet, som vist.



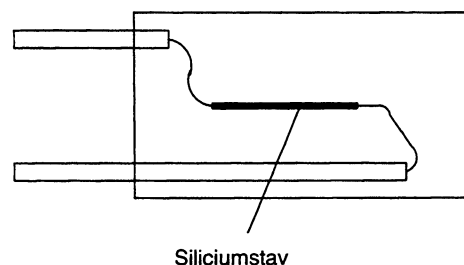
md127-04.DWG

Her anvendes en tynd metalfolie med en tykkelse på 4 til 10 mm limet på bærefilmen, og ved en ætseproces dannes det ønskede ledningsmønster ud af metalfilmen. Denne type har flere fordele. For det første er det muligt at fremstille enhver ønsket form af ledningsmønstre ved ætsning.

Dette anvendes fx til at fremstille forskellige såkaldte rosetter, der består af flere strain gauges, der danner en given vinkel i forhold til hinanden, hvorved det er muligt direkte at måle mere sammensatte deformations-tilstande i et materiale.

Endvidere er foliefølerne mere mekanisk stabile. De kan tåle dynamiske belastninger af væsentlig længere varighed end trådfølerne, hvortil kommer, at de er lettere og derfor også billigere.

Halvleder strain gauge er en ret ny type føler, hvor der i stedet for en metalmodstand anvendes en ganske tynd siliciumstang, som vist.



md127-05.DWG

Denne type har den fordel, at den er væsentlig mere følsom end de typer, der bygger på modstand i metal. Til gengæld er deres temperaturstabilitet og deres mekaniske robusthed relativt ringe.

Ud over ovennævnte typer skal nævnes en speciel form af trådføler, hvor tråden i stedet for at ligge i et lag er omviklet en flad form, hvorved tråden ligger i to lag. Herved kan modstanden og dermed følsomheden øges for den samme størrelse af giveren.

Der er også udviklet specielle typer af strain gauges beregnet for brug ved høje temperaturer. De normale typer kan i reglen kun anvendes op til ca. 200°C, hvor lim og filmmateriale begynder at degenerere.

Højtemperaturfølerne, der bygger på forskellige typer af keramisk grundmateriale, kan anvendes op til ca. 600°C.

Anvendelse ved disse høje temperaturer indebærer dog betydelige praktiske vanskeligheder.

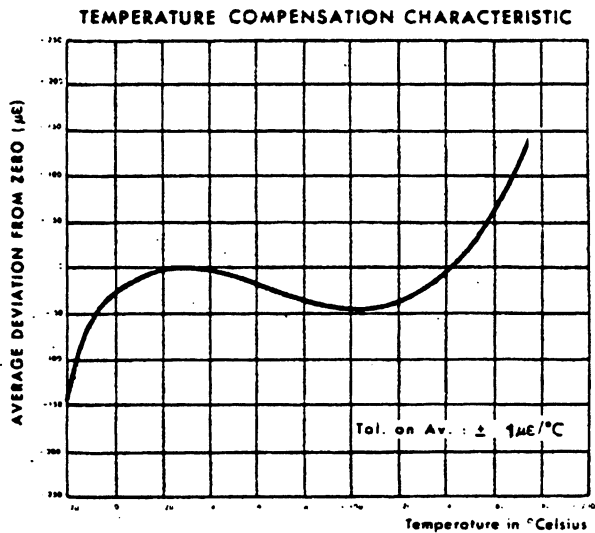
Gauge-faktor K

Gauge-faktoren K angiver den proportionalitetskonstant (følsomhed), der er mellem den relative modstandsændring og "strækningen" ved en konstant temperatur.

Datablad

Med leveringen af et sæt strain gauges følger specifikationer over følermodstand, K-værdi og en angivelse af temperaturkoefficienten enten som en gennemsnitsværdi i et vist temperaturområde, fx fra 20 til 70°C eller som en kompensationskurve, således som vist på nedenstående figur.

| | | |
|------------------------|--------|------------------------|
| STRAIN GAUGES | | type PR 9832K/10FE |
| | | quantity 10 |
| resistance (in Ohms) | =603,6 | ±0.25% |
| gauge factor (at 25°C) | =2,03 | ± 1% |
| lot number | 2057 | |
| ser number | 2 | |
| | | test procedure NAS 942 |



STRAIN GAUGE : PR9832K/10FE
 LOT NO. : 2057-2
 CEMENT : PR 9246

TESTED ON: Steel
 THERMAL EXPANSION : -6
 COEFFICIENT : 11.10 $^{\circ}\text{C}$

md127-06.DWG

Strain gauge

Måling med strain gauges

Nedenstående tabel viser forskellige kombinationer til målinger med strain gauge og Wheatstones målebro.

| No. | Example | No. of gages | Circuit | Output | Remarks |
|-----|--|--------------|---------|--|--|
| 1 | Uni-axial stress (uniform tension and compression) | 1 | | $e_{11} = \frac{E}{4} K_S \cdot \epsilon_{11}$ K_S : gage-factor ϵ_{11} : strain E : input voltage e_{11} : output voltage R_a : gage resistance R : resistor | Suited when there is no change in ambient temperature. |
| 2 | Uni-axial stress (uniform tension and compression) | 1 | | $e_{11} = \frac{E}{4} K_S \cdot \epsilon_{11}$ | Temperature compensation using SELCOM gage (3-lead-wire method); temperature effects of lead-wires are eliminated. |
| 3 | Uni-axial stress (uniform tension and compression) | 1 | | $e_{11} = \frac{R_a \cdot R_{H1}}{(R_a + R_{H1})^2} K_S \cdot \epsilon_{11} \cdot E$ R_{H1} : Balast resistance | Mainly applicable to semiconductor gages; suited when the change in ambient temperature is small. |
| 4 | Uni-axial stress (uniform tension and compression) | 2 | | $e_{11} = \frac{(1 + \nu) E}{4} K_S \cdot \epsilon_{11}$ ν : poisson's ratio R_{a1}, R_{a2} : gage resistance R_{a1} : strain : ϵ_{11} R_{a2} : strain : $-\nu \epsilon_{11}$ R : resistor | Output: $(1 + \nu)$ times Temperature compensation |
| 5 | Uni-axial stress (uniform tension and compression) | 2 | | $\epsilon_{11} = \frac{E}{2} K_S \cdot \epsilon_{11}$ R_{a1} : strain : ϵ_{11} R_{a2} : strain : ϵ_{11} R : resistor | Output: 2 times |
| 6 | Bending Uni-axial stress | 2 | | $e_{11} = \frac{E}{2} K_S \cdot \epsilon_{11}$ R_{a1} : bending strain : ϵ_{11} R_{a2} : bending strain : $-\epsilon_{11}$ R : resistor | Output: 2 times Compressive and tensile strain eliminated |
| 7 | Bending Uni-axial stress | 2 | | $e_{11} = \frac{E}{2} K_S \cdot \epsilon_{11}$ R_{a1} : strain : ϵ_{11} R_{a2} : strain : ϵ_{11} R : resistor | Output: 2 times Bending strain eliminated |
| 8 | Torsional strain | 4 | | $e_{11} = K_S \cdot \epsilon_{11} \cdot E$ R_{a1}, R_{a3} : torsional strain : ϵ_{11} R_{a2}, R_{a4} : torsional strain : $-\epsilon_{11}$ | Output: 4 times Temperature compensation Bending strain eliminated |

md127-07.DWG

Optiske følere

Synligt lys

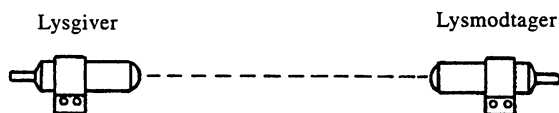
Føler

I optiske styre- og føleorganer anvendes lysfølsomme komponenter, normalt LDR-modstande, fototransistorer og fotodioder.

Sender og modtager

Fotoanlæg kan anvendes, hvor der uden berøring og uden tilbagevirkning ønskes udløst en elektrisk funktion. Udformning og opbygning afhænger af anvendelse og belysningsforhold.

I de fleste industrielle anlæg danner lysgiver og lysmodtager hver sin enhed med ens dimensioner.



ek171-01.TIF

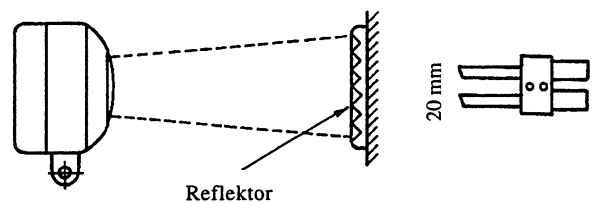
Som lysgiver kan der anvendes en lampe, som arbejder på underspænding. Dette bevirker, at lampens levetid forøges væsentligt, og at det afgivne lys har den farve, som giver lysmodtageren størst følsomhed.

Ved udskiftning er det derfor vigtigt, at anlægget monteres med den rigtige lampetype.

Ved tilslutning til forstærker skal fotodioder og -transistorer polariseres rigtigt. For fotomodstande er polariteten ligegyldig.

Kombineret enhed

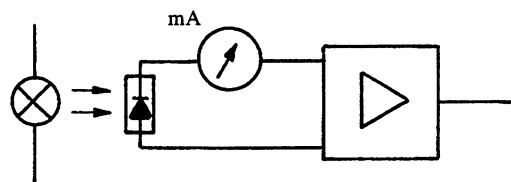
Lysgiver og lysmodtager fremstilles desuden som kombinerede enheder for refleksaftastning eller som gaffelfølere for aftastning over korte afstande.



ek171-02.TIF

Justering

Justeringen kan foretages med et mA-meter i serie med lysmodtageren. mA-metret justeres til maksimal strømstyrke.



ek171-03.TIF

Arbejdsstrømmens størrelse er i nogle tilfælde opgivet i monteringsvejledningen for anlægget.

Infrarødt og moduleret lys

Infrarødt lys

Ved systemer, som arbejder med usynligt infrarødt lys, nedsættes muligheden for påvirkning af fremmed lys væsentligt. Yderligere giver disse anlæg mulighed for at arbejde på reflekser fra bl.a. plastic, tekstil, træ og papir, hvor refleksafstanden vil afhænge af materialet.

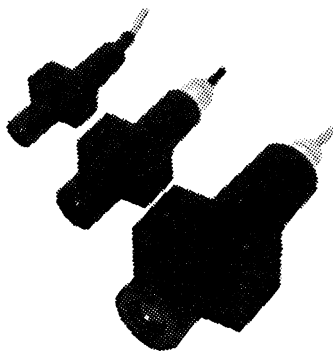
Sender og modtager

Lysgiveren er her en speciel Ga-As halvleder, der, sammenlignet med en glødelampe, har meget lang levetid. Lysmodtageren er en diode med størst følsomhed for infrarødt lys.

Infrarødt og moduleret lys

Da lysgiver og lysmodtager begge kan arbejde ved høj frekvens, kan sikkerheden øges yderligere ved anvendelse af moduleret lys, dvs. at lysgiveren udsender pulserende lys med bestemt impuls-pause-forhold, som opfanges af modtageren.

Den efterfølgende forstærker aktiveres kun af lys med bestemt bølgelængde og bestemt impuls-pause-forhold.



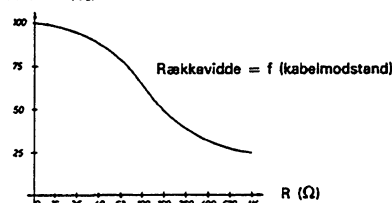
MCTR 2,5/5/10

- * Fotoaftaster med infrarødt, moduleret lys.
- * Separat sender og modtager.
- * Rækkevidde: MCTR 2,5: 2,5 meter.
MCTR 5 : 5 meter.
MCTR 10 : 10 meter.
- * Omgivelsestemperatur: - 20°C til + 60°C.
- * Tæthedsgrad: IP 67.
- * Materiale: Sort, glasfyldt ACETAL.

TEKNISKE DATA FOR SENDER

Lysets bølglængde: 940 nm (9400 Å). Usynligt lys.
 Lysets modulationsfrekvens: 8 KHz.
 Forbindelseskabel: Fast indstøbt, uskærmet, gråt PVC kabel.
 Standardlængde: 2 meter.
 Yderligere længde, se kurve over rækkevidde = f (kabelmodstand).
 Spænding: 3,5 VDC.
 Strøm: 100 mA.

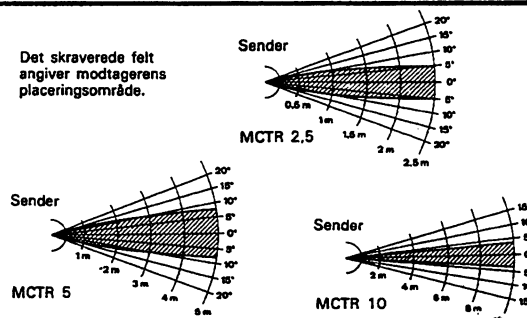
RÆKKEVIDDE (%)



TEKNISKE DATA FOR MODTAGER

Aktiveringsfrekvens samt varighed af lys/mørke: Max. 100 Hz (Min. 5 ms).
 Med SE 110: Max. 10 Hz (Min. 50 ms).
 Med T-system: Max. 100 Hz (Min. 5 ms).
 Med COUNTOMATIC tællere: Max. 10 Hz (Min. 50 ms).
 Forbindelseskabel: Fast, indstøbt, uskærmet, sort PVC kabel.
 Standardlængde: 2 meter.
 Kan forlænges efter ønske, dog modstand: Max. 100 Ω.
 Spænding: 12 VDC.
 Strøm: Belyst: 15 mA
 Ubelyst: 1 mA.

Det skraverede felt angiver modtagerens placeringsområde.



PRODUKTBESKRIVELSE

Separat sender (type MCT) og modtager (type MCR) indstøbt i identiske C-huse, d.v.s. huse med cirkulært tværsnit og linsen placeret i husets længdeakse.
 Huset består af glasfyldt, sort ACETAL, som er mekanisk stærkt og samtidig modstandsdygtigt overfor de fleste syrer og baser.

Senderen indeholder bl.a. en lysemitterende Ga-As diode, der udsender infrarødt lys, samt en oscillator, der modulerer lyset med en frekvens på 8 KHz.

Modtageren indeholder bl.a. en fototransistor samt et båndpassfilter, der udelukker signaler (lys) af alle andre frekvenser end senderens, hvilket gør modtageren ufølsom overfor omgivende lys. Indstøbningen af sender og modtager bevirker, at de er sikrede mod mekaniske vibrationer, og at de har tæthedsgrad IP 67.

Tallet i fotoaftasterens typebetegnelse angiver den maksimale afstand i meter mellem sender og modtager. I forbindelse med COUNTOMATIC tællere halveres den maksimale afstand.

Ved normal aftastning sigter sender og modtager mod hinanden, således at lysstrålen brydes ved passage mellem disse.

Skal små eller halvtransparente emner aftastes, kan det være nødvendigt at reducere den lysmængde, der rammer fototransistoren. Til dette formål medleveres til modtager MCR 5 to skiver (blændere) med forskellig hul diameter til fastklemning foran linsen. Den maksimale rækkevidde reduceres herved til 3 henholdsvis 1 meter.

Ved refleksaftastning i forbindelse med en reflektor, f.eks. type ER 22, sigter sender og modtager mod reflektoren, således at lysstrålen brydes ved passage mellem denne og sender/modtager. Den maksimale afstand til reflektor type ER 22 er lig halvdelen af afstanden ved normal aftastning.

Ved direkte objektrefleksion anvendes ingen reflektor, idet lyset i dette tilfælde tilbagekastes af selve det objekt, der skal detekteres.

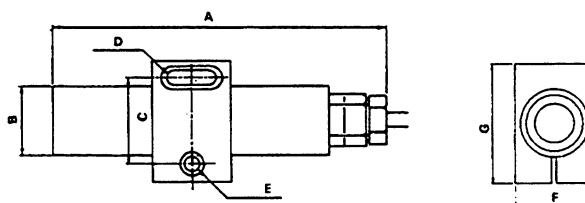
Den maksimale afstand mellem sender/modtager og objekt kan ikke angives generelt, idet den er afhængig af objektets form, farve og overfladebeskaffenhed samt vinklen mellem sender og modtager.

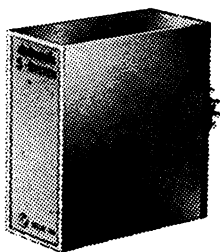
Uanset den valgte aftastningsform foretages en præcis indjustering af fotoaftasteren altid ved hjælp af et milliampere-meter indskudt i serie med modtageren.

Indjusteringen sikrer, at fotoaftasteren fungerer korrekt under påvirkninger som f.eks. variationer i forsyningsspændingen, vibrationer, støv på linser og/eller reflektorer samt ved naturlig ældning af senderen.

MEKANISKE MÅL

| | A | B | C | D | E | F | G |
|----------|-----|-----|------|------|------|----|----|
| MCTR 2,5 | 82 | 13° | 19,5 | 3,5° | 3,2° | 16 | 27 |
| MCTR 5 | 97 | 20° | 25 | 4,5° | 4,2° | 23 | 35 |
| MCTR 10 | 122 | 30° | 37 | 6° | 5° | 33 | 50 |





SE 110

- * Forstærkerrelæ for fotoaftastere med infrarødt, moduleret lys.
- * Indbygget strømforsyning til sender/modtager.
- * 15 typer separate sendere og modtagere med rækkevidder fra 1 meter til 100 meter.
- * 4 typer kombinerede sendere og modtagere med rækkevidder fra 1 meter til 10 meter.
- * Sender- og modtagertilslutning er kortslutningssikrede.
- * Udgangsrelæ - 1 pol. 10 A.
- * Lysdiodeindikering af relæposition.
- * Vekselspænding eller 24 V jævnspænding.

TEKNISKE DATA

Fælles tekniske data og bestillingsanvisning.
Side 4 og 5.

Aktiveringsfrekvens
Max. 10 indkoblinger/s.

Varighed af lys/mørke
Begge dele: Min. 50 ms.

Senderudgang
Spænding:
3,5 VDC.

Strøm:
100 mA.

Tomgangsspænding:
5 VDC.
Kortslutningsstrøm:
500 mA.

Tilslutning:
Ben 6 og 7.
Ben 7 positiv.
Kortslutningssikrede.

Modtagerindgang
Spænding: 12 VDC.

Strøm: Belyst: 15 mA
Ubelyst: 1-4 mA.

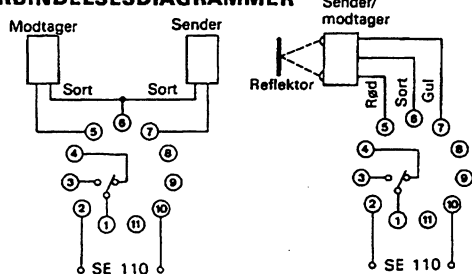
Tomgangsspænding:
12 VDC.
Kortslutningsstrøm:
75 mA.

Tilslutning:
Ben 5 og 6.
Ben 5 positiv.
Kortslutningssikrede.

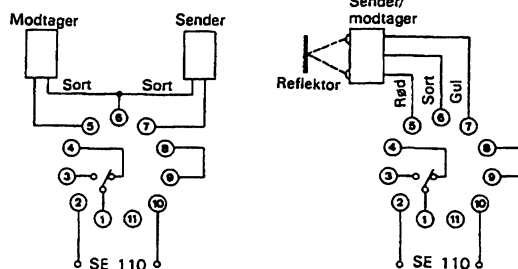
Tilbehør

Fatning.
Holdebøjle.
Monteringsskinne.
Berøringsbeskyttelse.
Frontramme.
Infrarød sender.
Infrarød modtager.
Kombineret, infrarød sender og modtager.
Reflektorer.
Strømforsyning SE 010.

FORBINDELSEDIAGRAMMER



Eksempel 1



Eksempel 2

FUNKTION

Forstærkerrelæet anvendes i forbindelse med separate, infrarøde sendere og modtagere, samt i forbindelse med infrarøde refleksionsaftastere.

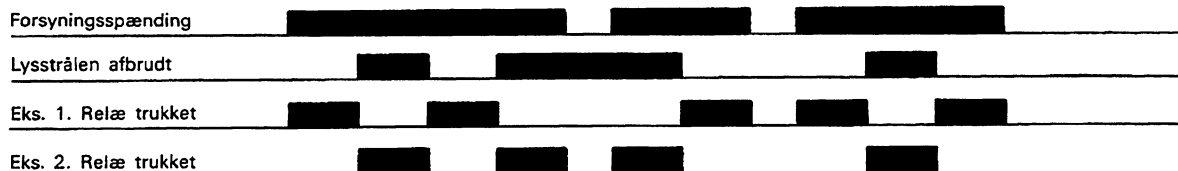
Aftasterne arbejder med infrarødt, moduleret lys og er på grund af modulationen upåvirkelig af fremmed, omgivende lys. Senderen er en Ga-As diode, medens modtageren er en fototransistor.

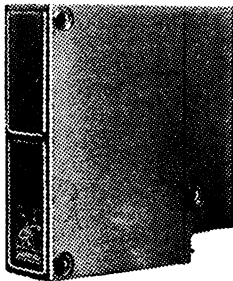
Ved refleksionsaftastning kan anvendes enten en reflektor type ER, eller emner af forskelligt materiale, som f.eks. plastic, tekstil, metal, træ, papir, glas o.s.v.

Eksempel 1: Relæet falder fra, når lysstrålen brydes, ved brud på forbindelseskablet til sender eller modtager samt ved afbrydelse af forsyningsspændingen.

Eksempel 2: Relæet trækker, når lysstrålen brydes eller ved brud på forbindelseskablet til sender eller modtager.

FUNKTIONSDIAGRAM





MGDM 6/6 E

- * Fotoaftaster komplet, med relæ- eller transistor-udgang, rækkevidde til reflektor 0,05-6 meter.
- * Linser, netdel og alle øvrige komponenter indbygget i smalt, vandtæt hus (IP 67).
- * Signaldiode til ON-indikering, omskifter til invertering af udgangsfunktionen.
- * Infrarødt, synkroniseret impulsllys udelukker forstyrrelser og muliggør rækkemontage.

FÆLLES TEKNISKE DATA FOR MGDM 6 OG MGDM 6 E

| | |
|---|---|
| Forsyningsspænding: (a + b) | 12, 24, 120 eller 220 VAC \pm 10 %, 50-60 Hz, 12 eller 24 VDC \pm 10 %. |
| Egetforbrug: | 60 mA. |
| Transientbeskyttelse: | 3 kV. |
| Lysets bølglængde: | 940 nm (9400 Å). |
| Funktionsforsinkelse ved spændingstilslutning: | Max. 1 s. |
| Resettid: | Min. 500 ms. |
| Forbindelseskabel: | Skrutetilslutning for 5-leder kabel. IP 67. |
| Tæthedsgrad: | - 20 til + 60°C. |
| Omgivelsestemperatur: | |
| Materiale/farve, hus: | POLYCARBONAT, sort. |
| Tilbehør: | Forantræmme, kuglebeslag, vinkelbeslag, reflektorer. |

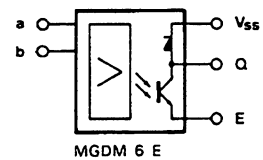
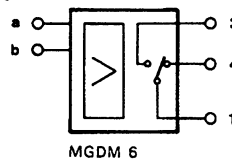
SUPPLERENDE DATA FOR MGDM 6

Udgangsrelæ: 1-polet omskifter, max. ohmsk belastning: 5 A, 250 VAC, 1250 VA, eller 0.4 A, 250 VDC, 100 W. Mekanisk levetid: 20 mill. omskiftninger, elektrisk levetid: 250.000 omskiftninger ved fuld belastning. Min. varighed af lys/mørke: 10 ms/30 ms. Max. aktiveringsfrekvens: 20 Hz.

SUPPLERENDE DATA FOR MGDM 6 E

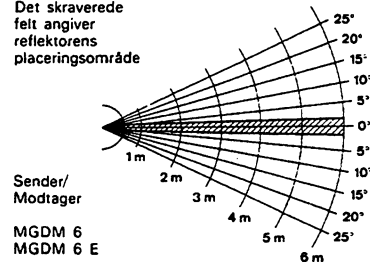
Udgangstransistor, optoisoleret, NPN, åben kollektor 5-40 VDC. Max. ripplespænding: 4 V_{pp}. Max. belastning: 200 mA. Transistor »ledende«, udgangsniveau »lavt«: Max. 1 VDC. Transistor »ikke-ledende«, udgangsniveau »højt«: 5-40 VDC. Min. varighed af lys/mørke: 5 ms/5 ms. Max. aktiveringsfrekvens: 100 Hz.

FORBINDELSEDIAGRAMMER



POLARDIAGRAM

Det skraverede felt angiver reflektorens placeringsområde



PRODUKTBESKRIVELSE

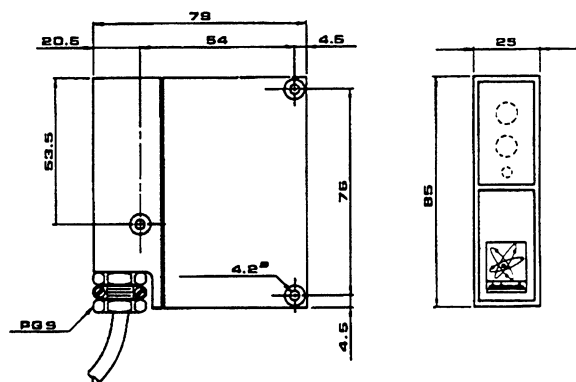
Kombineret sender/modtager til brug i forbindelse med reflektor. Med indbygget netdel, forstærker, udgangsrelæ eller NPN-transistor, skrueløser, signaldiode for indikering af koblingstilstand og omskifter for invertering af udgangsfunktionen. Vandtæt G-hus (se tegning) med integrerede linser. Hus fremstillet i selvslukkende, sort POLYCARBONAT med 3 gennemgående monteringshuller og skruemonteret bagstykke med trækaflestet kabelindføring. Tæthedsgrad IP 67. Relæ-versionen (type MGDM 6) er DEMKO-registreret. Lyskilden er en Ga-As diode, der i korte impulser udsender infrarødt lys vinkelret på husets længdeakse (se tegning). En fototransistor registrerer, om det udsendte lys tilbagekastes fra en reflektor, monteret overfor fotoaftasteren. Et båndpasfilter, der udelukker fremmedlys af enhver art i forbindelse med synkronisering af sender og modtager, gør fotoaftasteren af denne type fuldstændig forstyrrelsesfri.

Fotoaftasterens maksimale rækkevidde er bestemt af den anvendte reflektors størrelse:

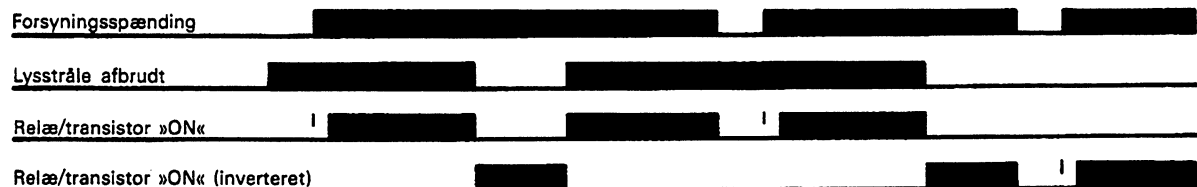
| Rækkevidde (m) | Mål (mm) | Reflektor type |
|----------------|----------|----------------|
| 0,05-1,5 | 18x 54 | ER 1 |
| 0,05-2,5 | Ø 84 | ER 4 |
| 0,05-3,0 | 54x 80 | ER 2 |
| 0,05-4,0 | 40x180 | ER 3 |
| 0,05-6,0 | 100x100 | ER 22 |

Ved detektion af meget små objekter gøres afstanden mellem reflektoren og fotoaftasteren mindst mulig, og om nødvendigt afdekkes reflektoren delvis, eventuelt med ikke-transparent tape.

MÅLSKITSER



FUNKTIONSDIAGRAM



Hukommelser - Memories

Hukommelse

Generelt

En memory (hukommelse - lager) er i den digitale verden et medium eller et kredsløb, hvori man kan opbevare data for så på et senere tidspunkt at fremkalde disse igen.

De data, som skal lagres, må placeres på en sådan måde, at de er til at finde igen.

En memory skal altså organiseres, så de enkelte data eller datagrupper har deres egne specifikke adresser.

En memory's størrelse er dermed bestemt af, hvor mange adresser den indeholder og igen af, hvor mange bits der ligger på hver adresse.

Man kan betragte en memory som et skuffesystem, hvor hver skuffe har sin egen adresse.

Skufferne er stablet oven på hinanden, så skuffesystemets højde er bestemt af antallet af adresser.

Skuffesystemets bredde er bestemt af antallet af bits i de enkelte skuffer.

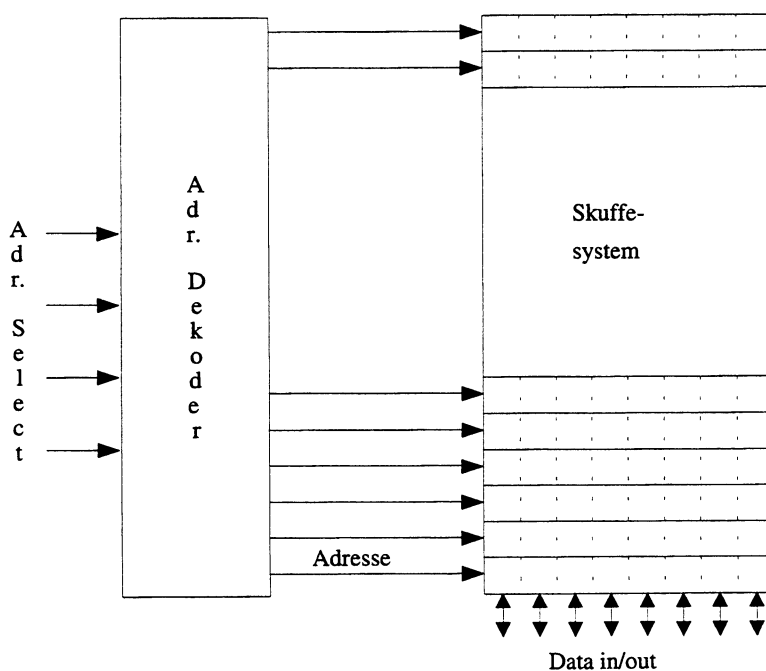
Det er i dag mest almindeligt med 8 bits i hver skuffe (8 bits = 1 byte).

Der findes memories med helt ned til en bit i hver skuffe.

Er der brug for meget brede skuffesystemer, kan flere enkelte memory-kredse sættes sammen parallelt.

Som tegningen viser, er en memory opbygget af to dele, selve lagerafdelingen (skuffesystemet) og en adresseringsdel (adressedekoderen), som kan udvælge de enkelte skuffer.

Adressedekoderens input er et antal binære select inputs (adresseledninger), og afhængig af den binære værdi på disse inputs vil den respektive skuffe blive gjort aktiv.



Den aktive skuffe får man adgang til via et antal dataledninger (en dataledning for hver bit i skuffen).

Der er nu mulighed for at læse skuffens indhold (en read-operation).

Det vil også være muligt at skrive et nyt indhold i skuffen (en write-operation).

En memory, hvor det er muligt både at læse og skrive, kaldes en læse/skrivehukommelse (read/write memory).

På en read/write memory vil der være et specielt input, som styrer nogle buffere i forbindelse med dataledningerne. Så er det helt entydigt, om der skal læses eller skrives.

Dette input kaldes ofte read/write eller bare write enable.

Memory-tilgang

Der er to måder, hvorpå man kan få tilgang eller adgang til de data, som ligger i en memory (Memory-access).

Direkte tilgang (direct access) betyder, at man ved at tilføje en adresse, får direkte fat i den rigtige lagerplads med det samme.

Sekventiel tilgang (sequential access) betyder, at man efter at have tilført adressen må vente, til denne er fundet frem.

Det er måske data fra en diskette, der skal hentes frem.

Disse data ligger på en bestemt plads i et bestemt spor.

Læse/skrivehovedet i diskettedrevet skal først flyttes til det rigtige spor og derefter vente, til den rigtige adresse kommer forbi.

En memory med direkte tilgang vil naturligvis være den hurtigste at arbejde med. Af forskellige typer kan nævnes: RAM, ROM, EPROM m.fl.

En memory med sekventiel tilgang må nødvendigvis have længere tid til at finde sine data frem. Tilgangstiden vil også variere, afhængig af, hvor i memory'en man befinder sig, når den nye adresse kaldes.

Af forskellige typer kan her nævnes: Hard-disk, floppy-disk, magnetbånd m.fl.

Memory - Typer

Her skelnes der mellem volatile (flygtige) og non-volatile (ikke flygtige) typer.

De volatile typer mister deres indhold, når forsynings-spændingen forsvinder. Når disse startes igen, er deres indhold helt tilfældigt.

De non-volatile typer bevarer deres indhold, selv om der slukkes for opstillingen. De kan altså startes igen med deres indhold intakt.

Anvendelse

Det er først og fremmest i computere, at de forskellige memory-typer anvendes, og her anvendes de helt traditionelt.

I datahukommelsen skrives ind og læses ud fra de enkelte skuffer.

I programhukommelsen læses der hele tiden af det styreprogram, som programmøren har puttet i den.

Der findes andre anvendelsesområder for hukommelseskredsløb, og som eksempler kan nævnes:

- Kodekonvertering, hvor der omsættes fra en kode til en anden kode
- Sekvensstyring, hvor bit-mønstre lægges ind og kaldes frem efter tur ved at bladde adresserne igennem

Non-volatile typer ROM

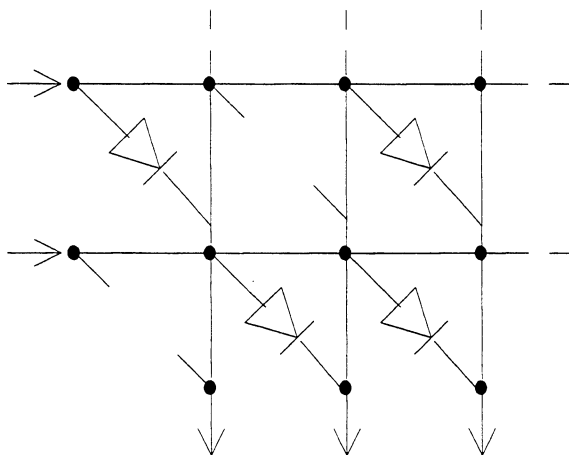
“ROM” er en forkortelse for Read Only Memory, og som navnet fortæller, kan der kun læses fra denne type.

En ROM er bygget op omkring en diodematrice, hvor der for hver enkelt bit sidder en diode, som kan forspændes i lederetningen.

Det bit-mønster, som skal ligge i hver enkelt skuffe, bestemmes af bestilleren, men det realiseres af halvlederfabrikanten.

Denne type kaldes også for en maskeprogrammeret ROM efter den fotomaske, som anvendes under fremstillingen.

Det er således, at fabrikanten ad fototeknisk vej og ud fra bestillerens ønsker kan bestemme, hvor de enkelte dioder skal sidde.



ed017-11.GEM

PROM

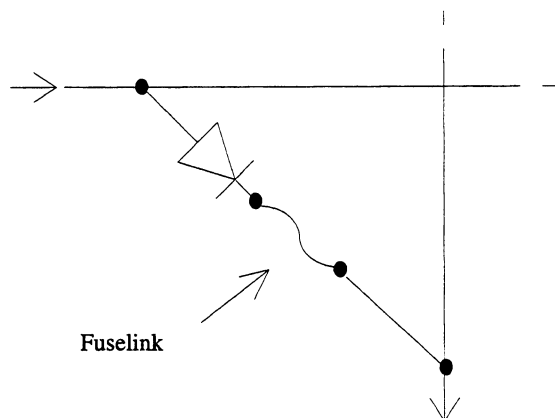
“PROM” er en forkortelse for Programmable Read Only Memory.

Dette er igen en ROM, men denne gang er det muligt for brugeren selv at lægge bit-mønstret ind (programmere PROM'en).

Diodematricen er fra fabrikkens side forsynet med dioder i alle matricens krydsningspunkter. De ikke ønskede dioder afbrydes af brugeren under programmeringen.

Programmeringen foregår i en speciel PROM-brænder, hvor man bit for bit kan afbryde de dioder i matricen, hvor man ønsker et 1-tal. (En uprogrammeret PROM er fyldt med nuller).

Afbrydelsen af den enkelte diode foregår ved, at der sendes en strøm igennem den. Denne strøm får en fuse-link til at brænde over. (En fuse-link er en slags sikringsforbindelse).



ed017-10.GEM

I databladet for PROM'en er der opgivet, hvor lang tid denne brændestrøm skal være tilsluttet.

I moderne PROM'er er denne tid mindre end 50 mikrosekunder.

EPROM

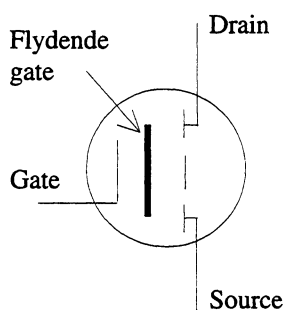
“EPROM” er en forkortelse for Erasable Programmable Read Only Memory (Erasable = kan slettes igen).

Her har vi en ROM, som igen kan programmeres af brugeren selv og ikke kun den ene gang, som det var tilfældet ved PROM'en.

Her er der mulighed for at slette igen og starte på en frisk, hvis man ikke er tilfreds med indholdet.

Hukommelsescellerne er her i form af floating gate MOS-FET's.

Hver enkelt bit består altså af en MOS-FET transistor med en ekstra flydende gate.



ed017-09.GEM

Den flydende gate tilføres en negativ ladning, når den programmeres. Denne negative gateladning ligger i serie med den normale positive gate-source forspænding og vil rykke på arbejds punktet.

Resultatet bliver en mindre strøm i den programmerede MOS-FET i forhold til den uprogrammerede.

Når EPROM'en skal slettes, fjernes ladningen på den flydende gate ved hjælp af ultraviolet belysning igennem vinduet på chip'ens overside.

Programmeringen foregår i en EPROM programmeringsenhed. De celler, som skal indeholde nuller, tilføres en programmeringsimpuls på 25 volt i ca. 50 millisekunder.

Sletningen foregår i en EPROM-sletter, som indeholder et UV-rør. Slettetiden varierer fra 5 min til 1 time, afhængigt af UV-røret og EPROM-fabrikatet.

De programmerede data kan ifølge databladet holde i 10 år. Vinduet skal lukkes, da almindeligt lys også indeholder UV-stråler.

EPROM som færdigkreds

De færdige EPROM-kredse er nummereret efter deres størrelse (antallet af indholdte bits).

Hos de fleste fabrikanten hedder EPROM'erne 27- til fornavn, fx 2716 - 2732 - 2764 osv.

De efterfølgende cifre, henholdsvis 16 - 32 - 64, fortæller, hvor mange bits de enkelte kredse indeholder.

En 2716 er altså en EPROM, som indeholder 16 kilobits.

Der står endvidere i databladet, at disse 16K er organiseret som 2K x 8, og det vil igen sige, at der er 2 kilo adresser med 8 bits i hver. Man siger også, at 2716 indeholder 2 kilobyte.

Eksempelvis vil en 2764 indeholde 64K bits, som er organiseret som 8 kilobytes.

De fleste EPROM'er er organiseret med 8 bits i bredden, da dette passer til de mange 8 bit computere, som er på markedet.

I dag produceres der dog flere og flere 16 bit computere, men det er ikke noget problem, da man bare kan parallelkoble memory-kredsene.

Her et par eksempler på, hvor langt man er nået i dag.

HN27512G-25/30

65,536 word x 8 bit UV

Erasable and Programmable Read Only Memory

The HN27512G is a 65536-word by 8-bit erasable and electrically programmable ROM. This device is packaged in a 28-pin, dual-in-line package with transparent window. The transparent window allows the user to expose the chip to ultraviolet light to erase the bit pattern, whereby a new pattern can then be written into the device.

- **FEATURES**
- Single Power Supply..... +5 ±5%
- High Performance..... Program Voltage: +12.5V DC Programming High Performance Programming Operations
- Static..... No Clocks Required
- Inputs and Outputs TTL Compatible During Both Read and Program Modes
- Access Time HN27512G-25: 250ns (max.)
HN27512G-30: 300ns (max.)
- Absolute Max. Rating of Vpp pin..... 14.0V (max.)
- Low Stand-by Current..... 40mA (max.)
- Compatible with INTEL 27512

HN27C101G

131,072 word x 8 bit CMOS UV

Erasable and Programmable ROM

The HN27C101G is a 131072 word by 8-bit erasable and electrically programmable ROM. This device is packaged in a 32-pin, dual-in-line package with transparent lid. The transparent lid allows the memory content to be erased with ultraviolet light, whereby a new pattern can then be written into the device.

- **FEATURES**
- Single Power Supply..... +5 ±5%
- High Performance Program Mode and High Performance Page Program Mode..... Program Voltage: +12.5V DC High Performance Programming Available
- Static..... No Clocks Required
- Inputs and Outputs TTL Compatible During Both Read and Program Modes
- Access Time 200ns max. (HN27C101G-20)
250ns max. (HN27C101G-25)
- Low Power Dissipation ... 50mW/MHz typ. (Active Mode)
5µW typ. (Stand-by Mode)

ed017-08.TIF

Bemærk: Access time og forskellen i forbruget (Power Dissipation).

EAROM og EEPROM

Disse to typer virker ens, men har forskellige navne afhængig af fabrikatet.

EAROM står for Electrical-Alterable-ROM, og EEPROM står for Electrical-Erasable-PROM.

Hukommelsescellerne er i princippet opbygget som i en EPROM, men indholdet kan i disse to typer slettes elektrisk. Denne sletning kan foregå, mens EEPROM'en sidder i det kredsløb, hvori den indgår.

EEPROM'en er altså et non-volatilt læse/skrive-lager.

Skrivetiden var i starten mere end 10.000 gange længere end læsetiden, og det totale antal af slette/skrivefunktioner var begrænset.

I dag er skriveperioderne blevet reduceret en del, og det totale antal af slette/skrivefunktioner er øget.

EEPROM som færdigkreds

Eksempel fra Hitachi

HN58C65P

CMOS EEPROM

8192 word x 8 bit

Electrically Erasable and Programmable Read Only Memory

- **FEATURES**
- Single 5V Supply
- On Chip Latches; Address, Data, CE, OE, WE
- Automatic Byte Write 10 ms typ.
- Automatic Page Write (32 byte)..... 10 ms typ.
- Fast Access Time..... 200 ns max./250 ns max.
- Low Power Dissipation..... 20mW/MHz typ. (Active)
5µW typ. (Stand-by)
- Data Polling and Ready/Busy
- Data Protection Circuitry on Power On/ Power Off
- Comforms to JEDEC Byte-Wide Standard
- Reliable CMOS with MNOS Cell Technology
- 10000 Erase/Write Cycles and 10 year Data Retention

ed017-07.TIF

Bemærk: Forskellen i Access time på læse- og skrivefunktionerne samt det maksimale antal af slette/skrivefunktioner.

Volatile typer RAM

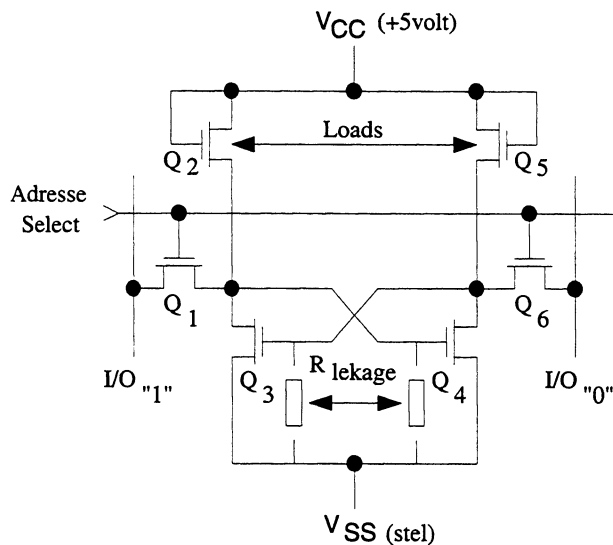
“RAM” står for Random Access Memory, og det betyder, at man til denne hukommelsestype har vilkårlig adgang. Denne betegnelse er lidt ulogisk, da man også har vilkårlig adgang til ROM-kredse, men RAM er imidlertid gået ind i sproget i betydningen læse/skrivelager.

RAM-lagret mister sit indhold, når forsynings-spændingen fjernes.

RAM-lagre kan opdeles i to typer, den statiske og den dynamiske.

Statisk RAM

I den statiske RAM, også betegnet SRAM, er de enkelte hukommelsesceller opbygget som bistabile flip-flops.



ed017-06.GEM

Statisk RAM-celle

I det viste diagram virker Q2 og Q5 som drain-modstande for flip-flop transistorerne Q3 og Q4.

Q1 og Q6 er kontakter, som styret af adresse-dekoderen (adresse select ledningen) og kan koble RAM-cellens indhold til udgangen.

Denne type er temmelig pladskrævende, og det betyder, at den ikke kan pakkes så tæt i IC'en (den integrerede kreds).

Statiske RAM'er fremstilles i forskellige teknologier med hver deres specielle egenskaber.

TTL RAM = Kort access-tid, men stort effektforbrug.

MOS RAM = Middel access-tid og lille effektforbrug.

CMOS RAM = Middel access-tid og ekstremt lavt statisk effektforbrug.

HM6788

| | |
|---------------------|---------------------|
| ● Access Times | - 25ns |
| ● Operating Current | - 46mA |
| ● Standby Current | - 2mA |
| ● High output drive | - 8mA |
| ● Package | - DG-22 (0.3" wide) |

ed017-05.TIF

CMOS RAM'en er velegnet til batteri-backup (se afsnittet "Zero Power RAM").

Statisk RAM som færdigkreds

Eksempel på en statisk RAM-kreds

Her ses det, at størrelsen er begrænset, totalt 64K bit.

Hastigheden er derimod meget stor (access time = 25 nanosekunder).

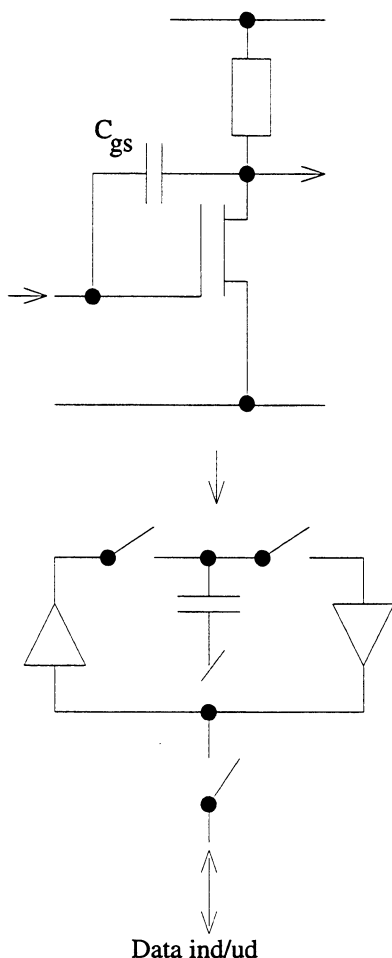
Dynamisk RAM

I den dynamiske RAM, som også betegnes DRAM, er de enkelte hukommelsesceller opbygget omkring en enkelt MOS-FET.

Her er det den indre kapacitet mellem gate og drain, der op- eller aflades, afhængig af, om cellen skal indeholde 1 eller 0.

Denne gate-drain kapacitet er meget lille, og det kræver refresh (genopfriskning) mindst en gang for hver 2 millisekunder, hvis indholdet ikke skal mistes.

Fordelen ved den dynamiske RAM er, at den ikke er særlig pladskrævende, og derfor kan pakkes meget tæt i IC'en.



ed017-04.GEM

Dynamisk RAM-celle

Ulempen er naturligvis kravet om refresh. Dette betyder, at der udvendig skal være en refresh-counter, som kontinuert kan gennemløbe samtlige hukommelsesceller og sørge for genindlæsning af de respektive værdier.

I dag findes dette refresh-system ofte indbygget i den dynamiske RAM.

Dynamisk RAM som færdigkreds

Her et eksempel på en dynamisk RAM-kreds, som skal have refresh.

TM4256FT8

262,144 By 8-BIT Dynamic Ram Module

- 262,144 × 8 Organization
- Single +5 V Supply (10% Tolerance)
- 30-Pin Single-In-Line Package (SIP)
- Utilizes Eight 256K Dynamic RAMs in Plastic Chip Carrier
- Long Refresh Period ... 4 ms (256 Cycles)
- All Inputs, Outputs, Clocks Fully TTL Compatible
- 3-State Outputs
- Performance of Unmounted RAMs:

| | ACCESS TIME ROW ADDRESS (MAX) | ACCESS TIME COLUMN ADDRESS (MAX) | READ OR WRITE CYCLE (MIN) | READ MODIFY WRITE CYCLE (MIN) |
|------------|---|--|---------------------------------------|---|
| TMS4256-10 | 100 ns | 50 ns | 200 ns | 235 ns |
| TMS4256-12 | 120 ns | 60 ns | 230 ns | 270 ns |
| TMS4256-15 | 150 ns | 75 ns | 260 ns | 305 ns |
| TMS4256-20 | 200 ns | 100 ns | 330 ns | 370 ns |

- Common CAS Control with Separate Data-In and Data-Out Lines

- Low-Power Dissipation:

| | OPERATING (TYP) | STANDBY (TYP) |
|--------------|--------------------|------------------|
| TM4256FT8-10 | 3000 mW | 100 mW |
| TM4256FT8-12 | 2800 mW | 100 mW |
| TM4256FT8-15 | 2200 mW | 100 mW |
| TM4256FT8-20 | 1800 mW | 100 mW |

| PIN NOMENCLATURE | |
|------------------|-----------------------|
| A0-A8 | Address Inputs |
| CAS | Column Address Strobe |
| D1-D8 | Data Inputs |
| NC | No Connection |
| Q1-Q8 | Data Outputs |
| RAS | Row Address Strobe |
| VDD | +5-V Supply |
| VSS | Ground |
| W | Write Enable |

ed017-03.TIF

Denne kreds indeholder totalt 2 megabit, organiseret som 256K x 8.

Med 256K adresser skulle der egentlig være 18 adresseledninger, men her er der kun 9 (A0 - A8).

Til gengæld er adressesystemet delt op i to afdelinger, kolonner (column) og rækker (row).

Til styring af dette sidder der to ben på kredsen, henholdsvis CAS (Column Address Strobe) og RAS (Row Address Strobe). Det ses også, at en dynamisk RAM kan pakkes meget tæt (2 megabit totalt).

Specielle typer

Zero Power RAM

Det er tidligere nævnt, at CMOS RAM'en er vel-egnet til at køre med batteri-backup på grund af sit lave statiske effektforbrug.

Når en RAM kører med batteri-backup, sidder der et følerkredsløb, som hele tiden holder øje med forsyningsspændingen.

Hvis forsyningsspændingen kommer under et bestemt niveau, kobles batteriet ind på RAM-kredsen. Herved undgår man at miste sine RAM-data under et strømsvigt.

Denne fidus har firmaet Mostec ført helt igennem. De har fremstillet en Zero Power RAM, hvor både følerkredsløbet og batteriet er indbygget.



MEMORY COMPONENTS

2K x 8 ZEROPOWER™ RAM MK48Z02 (B) -15/20/25

FEATURES

- Data retention in the absence of power
- Data security provided by automatic write protection during power failure
- Direct replacement for volatile 2K x 8 Byte Wide Static RAM
- +5 Volt only Read/Write
- Unlimited write cycles
- CMOS - 440 MW active; 5.5 MW standby
- 24-Pin Dual in Line package, JEDEC pinout
- Read cycle time equals write cycle time
- Low Battery Warning

| Part No. | Access Time | R/W Cycle Time |
|------------|-------------|----------------|
| MK48Z02-25 | 250 nsec | 250 nsec |
| MK48Z02-20 | 200 nsec | 200 nsec |
| MK48Z02-15 | 150 nsec | 150 nsec |

DESCRIPTION

The MK48Z02 is a 16,384-bit, Non-Volatile Static RAM, organized 2K x 8 using HCMOS and an integral Lithium energy source. The ZEROPOWER™ RAM has the characteristics of a CMOS static RAM, with the important added benefit of data being retained in the absence of power. Data retention current is so small that a miniature Lithium cell contained within the package provides an energy source to preserve data. Low current drain has been attained by the use of a full CMOS memory cell, novel analog support circuitry, and carefully controlled junction leakage by an all implanted CMOS process. Safeguards

TRUTH TABLE

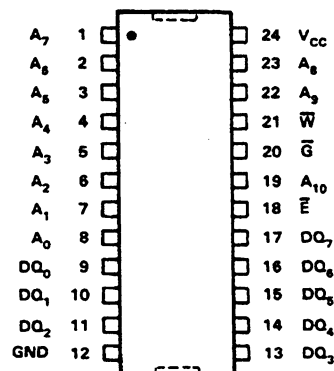
| V _{CC} | \bar{E} | \bar{G} | \bar{W} | MODE | DQ | POWER |
|-----------------|-----------------|-----------------|-----------------|---------------|------------------|---------|
| ≤ 5.5 volts | V _{IH} | X | X | Deselect | High Z | Standby |
| | V _{IL} | X | V _{IL} | Write | D _{IN} | Active |
| ≥ 4.75 volts | V _{IL} | V _{IL} | V _{IH} | Read | D _{OUT} | Active |
| | V _{IL} | V _{IH} | V _{IH} | Read | High Z | Active |
| < 4.5 volts | X | X | X | Write Protect | High | Zero |

PIN NAMES

| | | | |
|--|----------------|-----------------|---------------------|
| A ₀ - A ₁₀ | Address Inputs | V _{CC} | System Power (+5 V) |
| \bar{E} | Chip Enable | \bar{W} | Write Enable |
| GND | Ground | \bar{G} | Output Enable |
| DQ ₀ - DQ ₇ Data In/Data Out | | | |

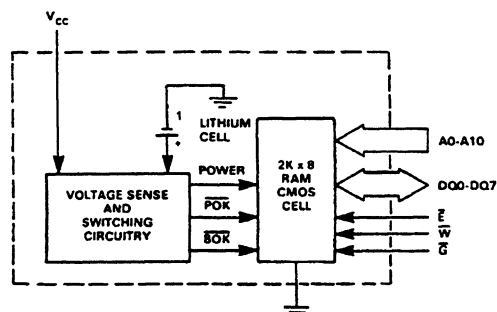
PIN CONNECTIONS

Figure 1



BLOCK DIAGRAM

Figure 2



Pseudo Static RAM

Her er det firmaet Hitachi, som lancerer en Pseudo Statisk RAM-kreds.

Det vil sige, at den fra brugerens side virker som en statisk RAM, selv om den internt er opbygget dynamisk.

Fordelen er naturligvis den, at den på grund af sin interne opbygning med dynamiske hukommelsesceller kan pakkes meget tæt (mange bits i samme kreds).

Samtidig kan den styres som statisk RAM, dvs. at hele refresh-systemet med både refresh-counter og clock er indbygget i kredsen.

- | | |
|---------------------------|----------------------------|
| HM65256B | - 32Kx8 |
| ● Access Times | - 120/150/200ns |
| ● Cycle Times | - 190/235/310ns |
| ● Operating Current | - 35mA |
| ● Standby Current | - 0.4mA |
| ● Self refresh current | - TBD μ A |
| ● Control like static RAM | |
| ● Packages | - DP-28 (0.3" wide) |
| | - Skinny DP-28 (0.3" wide) |
| | - FP-28 |

ed017-01.TIF



Digital-analogkonvertering

Generelt

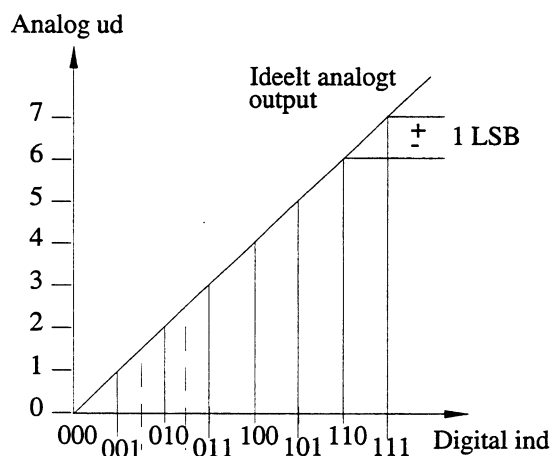
Anvendelse

Inden for elektronikken arbejder man i to hoved-områder:

- Analogteknik
- Digitalteknik

Disse to områder har hver især deres fordele, og det vil ofte være nødvendigt at anvende begge principper i moderne kredsløb. For at kombinere disse er det nødvendigt med et omsætningsled. Dette gælder såvel fra digital til analog som fra analog til digital.

Der findes en mængde forskellige integrerede digital/analogomsættere på markedet, og vi vil i det følgende gennemgå nogle af de mest anvendte typer.



ed028-13.GEM

Overføringskarakteristik

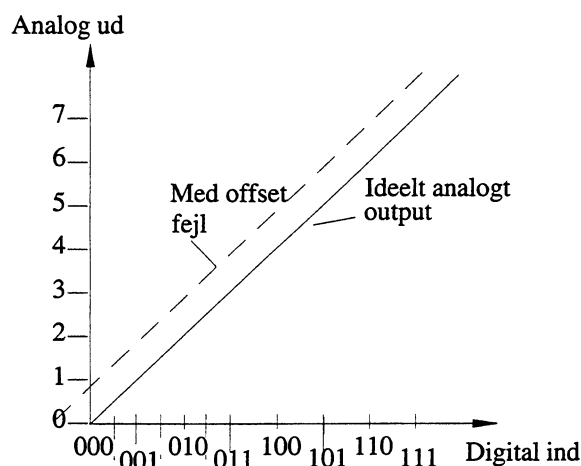
En 3-bit binærkode har otte forskellige kombinationer, der skal modsvares af otte tilsvarende spændingsniveauer. Da der med en 3-bit kode ikke kan eksistere andre værdier, er de indtegnet som lodrette linier i den viste tegning.

Den fuldt optrukne linie er det ideelle output fra D/A-omsætteren, og hvis der anvendes en omsætter med flere bits, betyder det, at der bliver flere punkter på denne linie. I praksis anvendes fra 4 bits op til 16 bits omsættere.

Begreber ved D/A-omsættere

- Offsetfejl
- Linearitetsfejl
- Gainfejl
- Absolut nøjagtighed
- Glitches

Offsetfejl



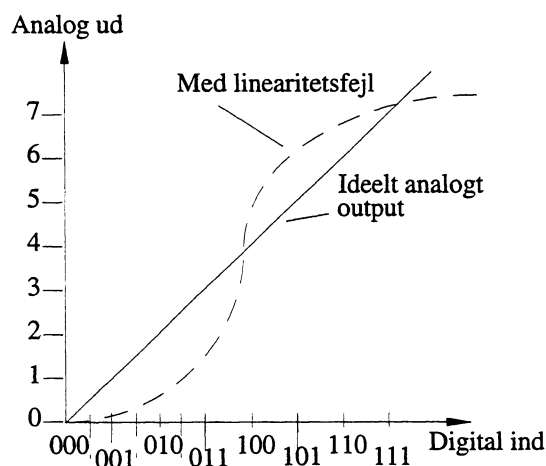
ed028-03.GEM

Offsetfejl

Hvis udgangsspændingen afviger fra 0 volt, når alle inputs er på logisk 0, siges omsætteren at have en offsetfejl. I en D/A-omsætter, der kun har offsetfejl, vil overføringskarakteristikken ligge forskudt, men parallelt med den ønskede overføringskarakteristik, se eksemplet i det følgende.

Linearitetsfejl

Dette er et mål for, hvor lineær overføringskarakteristikken er og opgives i databladene som den største afvigelse fra en ideel linie. Fejlen specificeres normalt som dele af LSB, og en fejl på $1/2$ LSB må siges at være en acceptabel værdi. Herunder ses et eksempel på en D/A-konverter med linearitetsfejl.

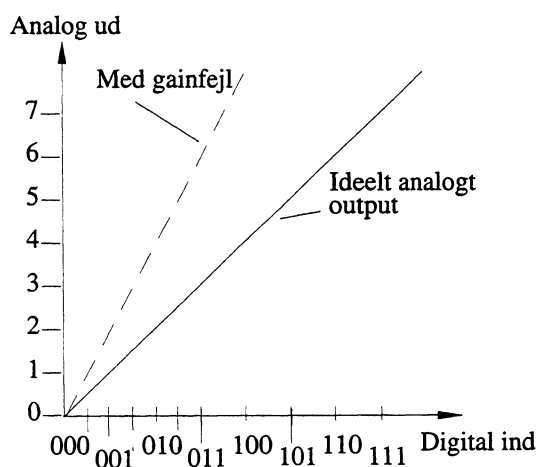


ed028-04.GEM

Linearitetsfejl

Gainfejl

Gainfejlen er overføringskarakteristikkenes hældning i forhold til den ideelle karakteristikk. Fejlen angives i % af maksimal udgangsspænding.

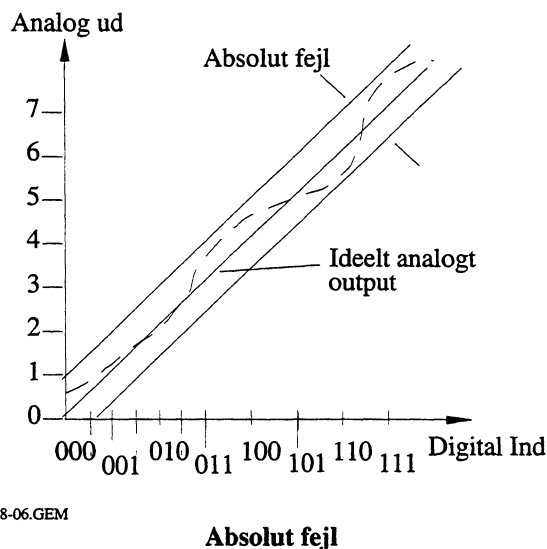


ed028-05.GEM

Gainfejl

Absolut nøjagtighed

Denne angiver udgangsspændingens afvigelse fra det ideelle for et givet digitalt input. I afvigelsen er inkluderet alle fejl, offset, gain og linearitetsfejl.



ed028-06.GEM

Absolut fejl

Glitches

Ordet glitch betyder fejlfunktion, og i forbindelse med D/A-konvertere anvendes udtrykket på en fejlfunktion, der viser sig ved ændringer i den binære kode.

Hvis den binære kode på indgangen af D/A-konverteren ændres i enkelte step, vil der ved enkelte skift ske betydelige ændringer i bitsammensætningen.

Hvis der er forskel i skiftetiden mellem et L-H-skift og et H-L, vil de switches, der sidder i indgangskredsløbet, medføre, at der kortvarigt vil forekomme forkerte spændingsniveauer på udgangen af D/A-konverteren.

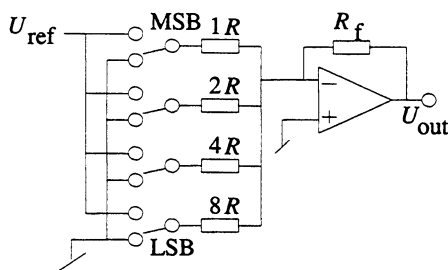
Der kan fx ved skift fra 01111111 til 10000000 kortvarigt forekomme binærværdien 00000000 eller 11111111. Disse spændingsspring kaldes glitches. Disse fejl kan afhjælpes med et hurtigt sampleholdkredsløb, der holder udgangsspændingen fast, indtil den nye korrekte værdi er stabil. Et sådant kredsløb kaldes for en deglitcher.

Summationskobling

Opbygning

Nedenstående diagram viser en 4 bit DAC med vægtede modstande og en fælles referencespænding. Ved hjælp af omskifterne kan modstandene kobles til referencespændingen eller til stel.

Strømmen I_{ref} vil være summen af de enkelte strømme i indgangsmodstandene, og da disse værdier er vægtet binært, vil det sige, at I_{ref} kan antage 16 forskellige værdier, afhængig af omskifternes stilling.



ed028-08.GEM

Summationskobling

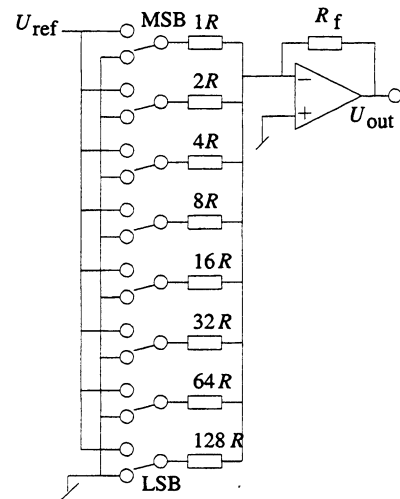
Da udgangsspændingen fra operationsforstærkeren er lig med strømmen i I_{ref} gange R_f , og de enkelte indgangsstrømme løber igennem R_f , kan udgangsspændingen altså findes ved en sammenlægning af de enkelte strømme og gange disse med R_f .

Udgangsspændingen vil altså blive således:

$$-U_{out} = R_f \cdot (I + \frac{1}{2} I + \frac{1}{4} I + \frac{1}{8} I), \text{ forudsat at alle bits har værdien } 1.$$

Summationskobling med flere bits

Det er naturligvis muligt at udvide antallet af bits ved blot at forøge antallet af modstande. Dette medfører dog problemer, da operationsforstærkeren af hensyn til offsetproblemer skal "se" ind i samme impedans på begge indgange. Det vil ikke være tilfældet ved alle bitkombinationer, da indgange med "0" ikke kan "ses" fra operationsforstærkeren.



ed028-07.GEM

Summationskobling med flere bits

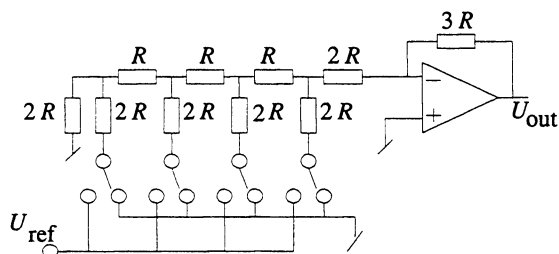
Et andet problem er, at de enkelte modstande skal være meget nøjagtige. Hvis vi ser på eksemplet fra før, vil en afvigelse på 0,1% på den mindste modstandsværdi vil svare til en afvigelse på 0,8% på den største modstand.

Dette problem vil naturligvis blive endnu større ved større antal bits. Et andet problem er, at det ved produktionen af integrerede kredsløb er vanskeligt at fremstille modstande med så mange forskellige værdier og med den nødvendige præcision.

R-2R-kobling

Princip

En måde at løse problemet med den store forskel mellem den mindste og den største modstand i summationskoblingen er at anvende den såkaldte R2-R-kobling.



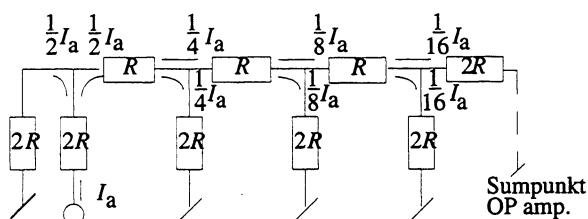
ed028-12.GEM

D/A-konverter med R-2R-kobling

Fordelen ved denne kobling er, at kredsløbet kun indeholder to forskellige modstandsværdier.

Funktion

Som diagrammet viser, er de enkelte indgangsmodstande enten forbundet til stel eller til referencespændingen.



ed028-11.GEM

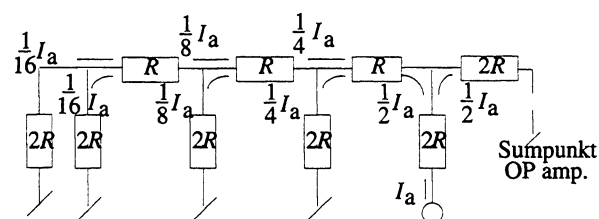
R-2R-netværk LSB = 1

Betrakter man det omtegnede kredsløb og forudsætter, at alle ikke benyttede indgange er lagt til stel, ses det, at fra en indgang og til stel vil der være en modstandsværdi på $3R$.

Dette gælder, uanset hvilken indgang der benyttes, og dette gælder også, når kredsløbet ses fra sumpunktet. Dermed er offsetproblemet fra summationskoblingen løst.

Indgangsstrømmen til de enkelte indgange er den samme, eftersom modstandsværdien er den samme for alle indgange.

Sætter vi fx U_{ref} til 3 V, vil der løbe en strøm på $I_a = 3 \text{ V}/3R$. Benytter vi input A, vil strømmen I løbe til det første knudepunkt, hvor den deler sig i $2 \times 0,5 I$, hvoraf den ene del løber til stel, og den anden løber til det næste knudepunkt, hvor den igen deles i $2 \times 0,25 I$, osv. Således vil den del af strømmen I , der når frem til sumpunktet være $0,0625 I$. Hvis vi havde benyttet indgang D, ville strømmen til sumpunktet være $0,5 I$, se herunder.



ed028-09.GEM

R-2R-netværk MSB = 1

Fordelen ved denne kobling er, at der kun indgår to forskellige modstandsværdier, R og $2R$. Dette lader sig bedre realisere i et integreret kredsløb. En anden fordel er, at kredsløbet lader sig forlænge til ethvert ønskeligt antal bits.

Praktiske kredsløb Eksempel fra databog

De før viste kredsløb må betragtes som eksempler, idet det vil være urealistisk at opbygge D/A-omsættelse med diskrete komponenter.

I stedet vil man benytte færdige integrerede kredsløb, hvor der er taget mest muligt højde for de forskellige fejlkilder. Vi vil i det efterfølgende se på databladet for en Motorola AD562.



COMPLETE HIGH-SPEED 12-BIT MULTIPLYING D/A CONVERTER

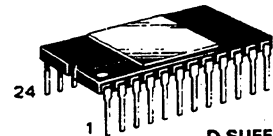
The AD562 is a monolithic 12-bit resolution D/A converter. Active laser trimming of thin-film ladder network, span and bipolar offset resistors at wafer level provide linearity of better than $\pm 1/2$ LSB. An innovative bit switching scheme provides fast settling time yet enables selection of CMOS or TTL thresholds which are retained over a wide V_{CC} range from 4.5 to 16.5 volts. Internal precision span resistors allow output voltage options of 0 to 5.0 V, 0 to 10 V, ± 2.5 V, ± 5.0 V, and ± 10 V. The AD562 multiplies in two quadrants when varying the reference input voltage. 12-bit accuracy and fast settling time make this converter ideal for applications such as fast A/D converters, CRT display generation waveform synthesis, precision instruments, and data acquisition systems.

- True 12-Bit Linearity: $\pm 1/2$ LSB Max
- Fast Settling Time: $\pm 1/2$ LSB in 200 ns Typ
- Fully Monotonic Over Temperature Range
- Low Gain Drift: 3 ppm/ $^{\circ}$ C Max
- True Binary Coded Inputs
- Selectable Digital Thresholds
- Internal Span Resistors for Generating Output Voltage
- Low Power Consumption: 210 mW

AD562

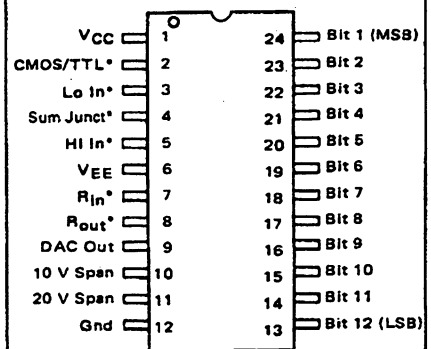
LASER TRIMMED HIGH-SPEED 12-BIT MULTIPLYING D/A CONVERTER

SILICON MONOLITHIC
INTEGRATED CIRCUIT



D SUFFIX
CERAMIC PACKAGE
CASE 718-06

PIN CONNECTIONS

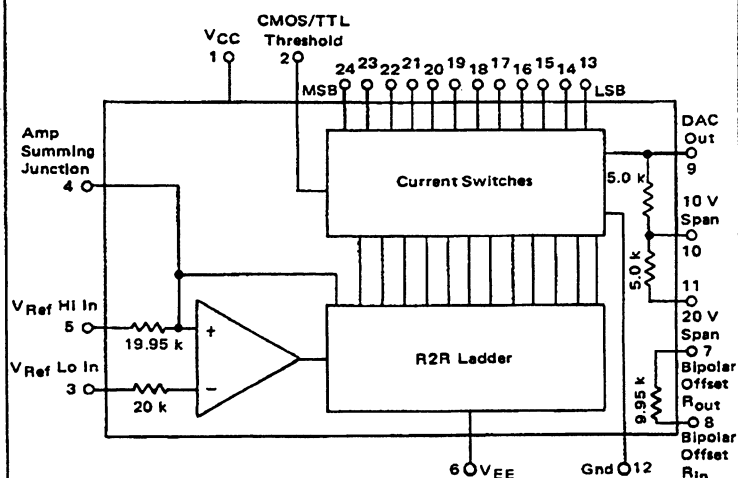


- Pin 2 = CMOS/TTL Threshold
- Pin 3 = V_{Ref} Lo In
- Pin 4 = Amp Summing Junction
- Pin 5 = V_{Ref} HI In
- Pin 7 = Bipolar Offset R_{in}
- Pin 8 = Bipolar Offset R_{out}

ORDERING INFORMATION

| Device | Temperature Range | Accuracy @ 25 $^{\circ}$ C |
|---------|---------------------------------------|----------------------------|
| AD562KD | 0 $^{\circ}$ C to +70 $^{\circ}$ C | $\pm 1/2$ LSB |
| AD562AD | -25 $^{\circ}$ C to +85 $^{\circ}$ C | $\pm 1/2$ LSB |
| AD562SD | -55 $^{\circ}$ C to +125 $^{\circ}$ C | $\pm 1/4$ LSB |

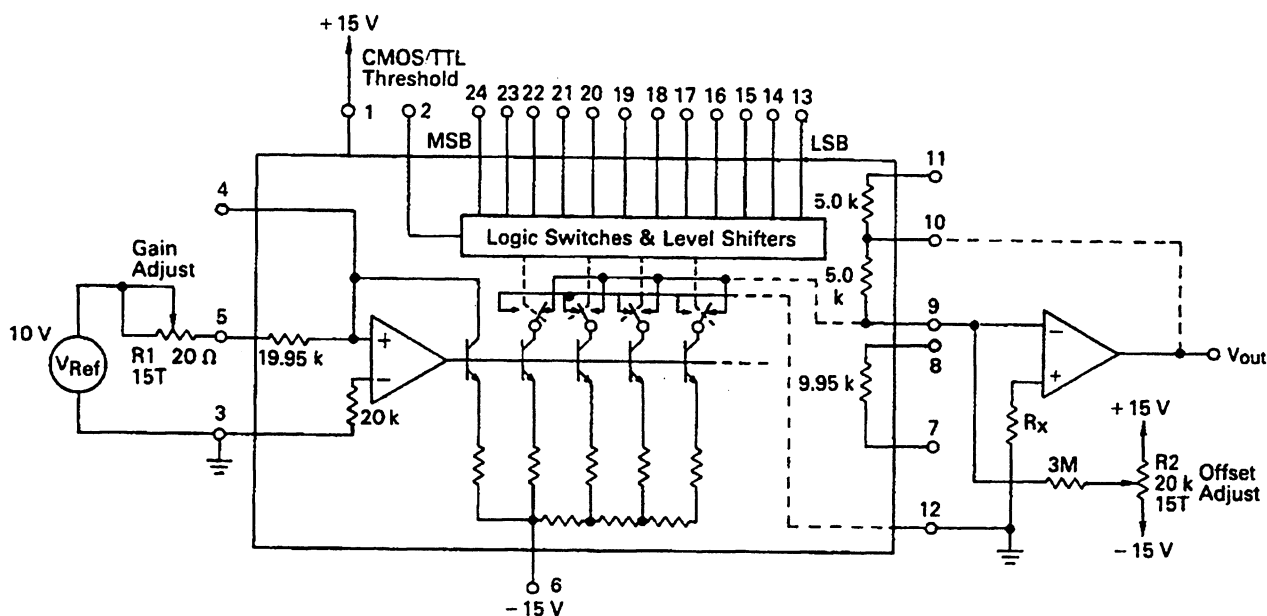
BLOCK DIAGRAM



Som det fremgår af det viste, indeholder kredsen en 12-bit D/A-konverter med et præcisions R-2R-netværk og switches, således at kredsen styres med TTL- eller MOS-niveauer. Referencespændingen skal tilføres udefra, dette gør, at kredsen kan anvendes som multiplikator, idet udgangsspændingen fra konverteren benyttes som referencespænding til endnu en D/A-konverter.

Udgangsspændingen fra denne vil være lig med produktet af de to binære indgangsværdier. Der findes et meget stort antal konvertere på markedet, fra nogle få bits og op til 32 bits. D/A-konverterne findes også med serielindgang, disse benyttes fx i compact disk.

FIGURE 1 — AD562 IN TYPICAL UNIPOLAR CONNECTION SCHEME



UNIPOLAR DAC OPERATION

A typical circuit configuration for unipolar operation of AD562 is shown in Figure 1.

Step 1 — Output Range

Determine which output range is required. For +5.0 Volt full scale (FS) range, connect Pin 10 to output of external operational amplifier output and short Pin 9 to Pin 11. For +10 Volt FS range, connect Pin 10 to external operational amplifier output, Pin 11 remains unconnected.

Step 2 — Zero Adjust

Turn all bits OFF and adjust R2 until external operational amplifier output is 0 Volts.

Step 3 — Gain Adjust

Turn all bits ON. Adjust R1 until operational amplifier output reaches 4.9988 Volts for +5.0 Volt range or 9.9976 for +10 Volt range.

Analog-digalkonvertering

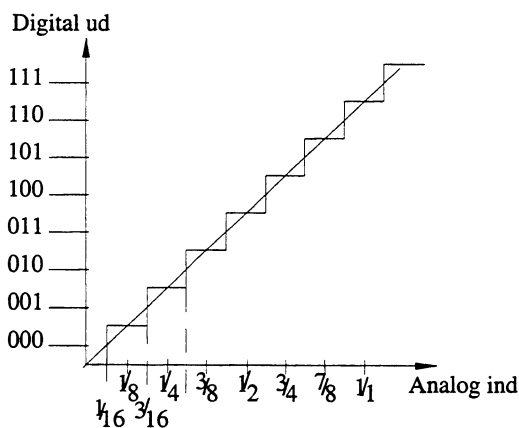
Generelt

Generelt

En A/D-konverter er, som navnet siger, et kredsløb, som kan omsætte en analogspænding til data i digitalform.

Overføringsfunktionen

Herunder ses overføringsfunktionen for en 3-bit A/D-omsætter.



ed029-11.GEM

Overføringskarakteristik

Den analoge indgangsspænding kan indeholde alle spændingsværdier inden for måleområdet, men da omsætteren kun har 8 forskellige værdier, må der foretages en tilnærmelse.

Konverteringsnøjagtighed

For at komme så tæt på den ideelle overføringskarakteristik som muligt ligger første skift på $1/16$ del af den maksimale analoge indgangsspænding.

Da næste skift først sker ved $3/16$, vil alle værdier inden for området $1/16$ til $3/16$ blive omsat til binærværdien 001.

Den analoge forskel mellem to overgange svarer til et skift på mindst betydende bit i det digitale udgangssignal. Da den nominelle værdi ligger midt imellem to overgange, vil der være en konverteringsusikkerhed på $\pm 1/2$ LSB.

Hvis man vil reducere denne usikkerhed, må man forøge antallet af bits.

Dual-slope A/D-konverter

Princip

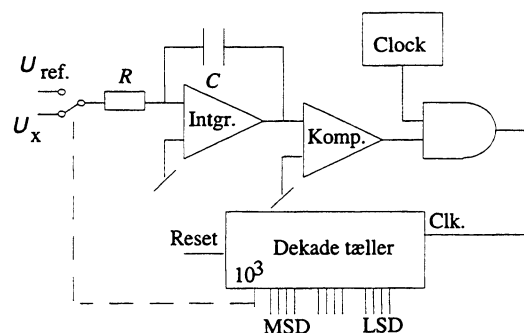
Der anvendes mange forskellige principper, når det drejer sig om opbygning af A/D-konvertere. Hvert princip har sine fordele og ulemper.

Hvilken type der skal anvendes, afhænger af, om man stiller store krav til konverteringshastighed, nøjagtighed eller økonomi.

En meget anvendt type er den såkaldte dual-slope-konverter, som vil blive præsenteret i det efterfølgende.

Dual-slope-konverteren anvendes i næsten alle digitalvoltmetre. Dette skyldes at den er billig, meget nøjagtig, men ikke særlig hurtig.

Af blokdiagrammet ses, at kredsløbet indeholder en integrator, en komparator og en tæller.



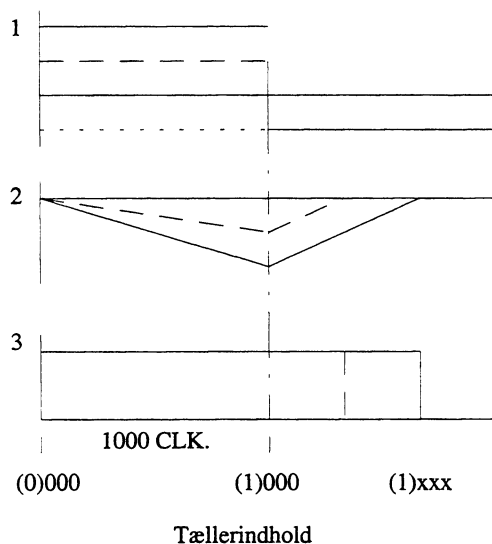
ed029-08.GEM

Blokdiagram Dual-slope-konverter

Virkemåde

En komplet konverteringscyklus består af to perioder. I den første periode sker der en opladning af integratoren i en bestemt tid. Derved opnås, at udgangsspændingen fra integratoren er ligefrem proportional med den ukendte indgangsspænding U_x .

Ved afslutningen af den første periode bliver indgangen skiftet til en referencespænding, U_{ref} , som har modsat polaritet.



ed029-09.GEM

Dual-slope-målesekvens

I den anden periode vil integratorens udgangsspænding, som endnu er ukendt, blive afladet med en bestemt hastighed. Ved at måle afladetiden fås et udtryk for spændingen. Samtidig med, at integratoren aflades, sendes clockimpulser til et tællerkredsløb, og når integratorspændingen er nået ned på 0 volt, vil tælleren indeholde en binær værdi, der svarer til U_x .

Nøjagtighed

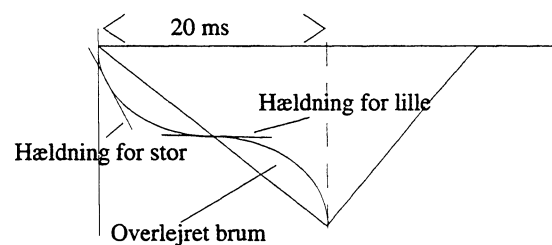
Kredsløbet er relativt ukritisk og dog rimeligt nøjagtigt. Dette skyldes, at de samme komponenter anvendes både ved opladningen og ved afladningen. Det betyder fx, at hvis der sker en ændring i R eller C i integratoren, således at integrationstiden bliver for kort, så vil integratoren oplades til for stor en spænding fra U_x , men da det er det samme integrationskredsløb, der anvendes til afladningen, vil afladetiden blive uændret. Da det netop er denne tid, som er bestemmende for den målte spænding, vil det ikke give nogen målefejl.

Hvis clockoscillatoren ikke holder den korrekte frekvens, betyder det, at opladetiden bliver forandret, men dette vil også være gældende for afladetiden, hvorfor det ikke giver anledning til målefejl.

Det eneste kritiske kredsløb er referencespændingen U_{ref} , som må være meget stabil.

Brumundertrykkelse

Da opladetiden er konstant, er der mulighed for at opnå en undertrykkelse af 50 Hz, som måtte være overlejret U_{in} . Dette kan ske ved at afpasse opladetiden af integratoren til periodetiden på netfrekvensen, nemlig 20 ms, se tegning.



ed029-10.GEM

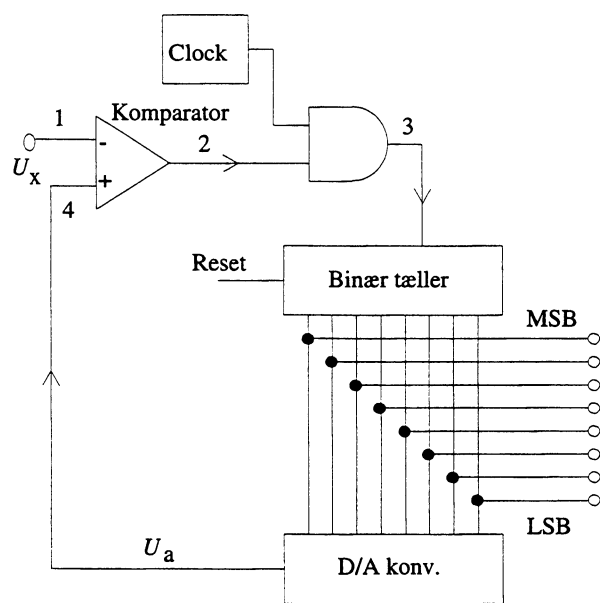
Brumundretrykkelse

Rampetæller A/D-konverter

Princip

Denne A/D-konverter benytter et ret enkelt princip og paradoksalt nok en D/A-konverter.

Princippet er, som vist på blokdiagrammet herunder.



ed029-05.GEM

Rampetæller DA-konverter

Virkemåde

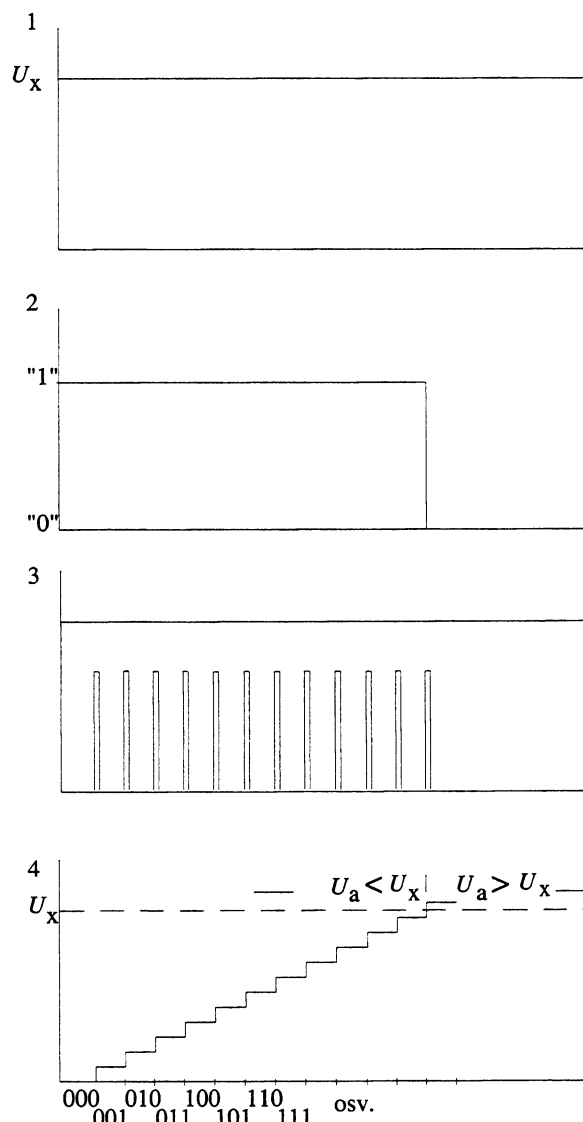
En komparator sammenligner indgangsspændingen U_x med udgangsspændingen fra en D/A-konverter, U_a . Konverteren kan fx være af R-2R-typen.

Hvis U_x er større end U_a , vil komparatoren åbne for en gate, og clockimpulser vil tilføres en binær optæller. Binærkoden fra tælleren tilføres D/A-konverteren, som løbende vil omsætte binærværdien til en analogspænding U_a .

For hver clockimpuls, der tilføres tælleren, vil D/A-konverterens udgangsspænding stige med en spænding svarende til værdien af LSB.

Når denne spænding bliver større end U_x , vil komparatoren spærre for clockimpulser til tælleren, og resultatet kan udlæses fra tælleren.

En ulempe ved denne konvertertype er, at tiden for en konvertering ikke kendes på forhånd, men er afhængig af U_x . Hvis U_x er 0 volt, vil konverteringen kun være en enkelt clockimpuls. Er U_x derimod den størst mulige, vil konverteringen være lige så mange clockimpulser, som tælleren behøver for at



ed029-06.GEM

Impulsplan rampetæller

tælle helt op.

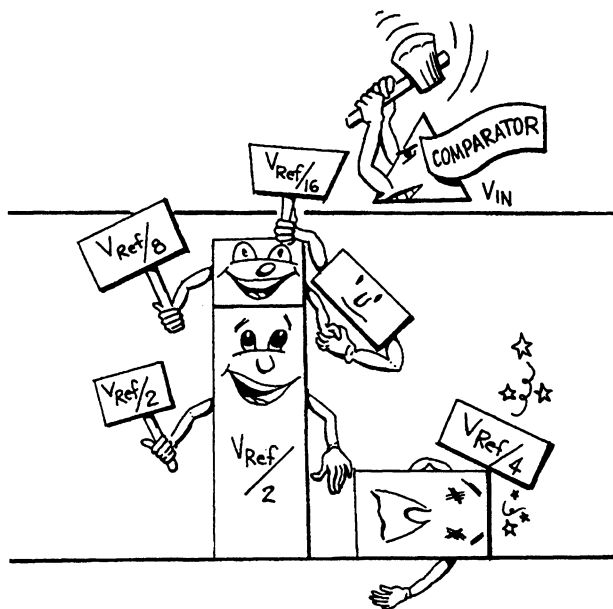
Successive approximations A/D-konverter

Princip

Som vi så i det foregående, er rampetælleren en udmærket A/D-konverter. Det eneste problem er blot, at konverteringshastigheden kan blive forholdsmæssigt lang.

En løsning på dette problem er egentlig ganske enkel og er benyttet i den successive approximations A/D-konverter. Som navnet antyder, søger man at finde en tilnærmet værdi.

Systemet bygger på, at man i stedet for at foretage en optælling fra 0 og op til den endelige værdi, forsøgsvis indsætter de enkelte bits, et ad gangen, begyndende med det mest betydende bit.



ed029-01.TIF

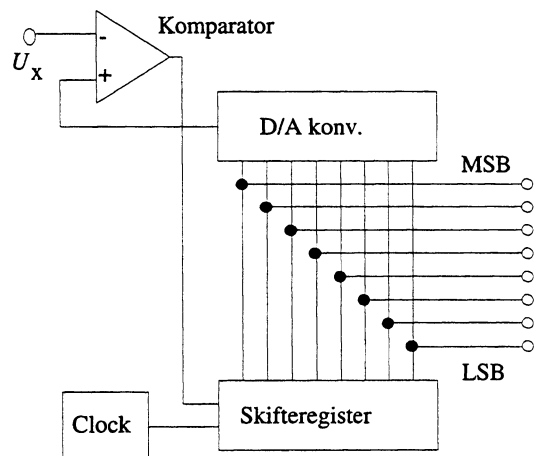
Virkemåde

Hvis MSB tilføres D/A-konverteren, og dennes udgang ikke overstiger U_x , vil det pågældende bit blive lagret, i modsat fald vil bittet blive slettet igen. Derefter vil næste bit blive indsat osv.

Hvis det drejer sig om en 8 bit A/D-konverter, kræves der blot 8 clockimpulser for at finde resultatet, der for 8 bits omfatter 256 forskellige muligheder.

Dette princip giver en hurtig konverteringshastighed, og hvad der er mindst lige så vigtigt, at i forbindelse med mikroprocessorbaseret udstyr er konverteringstiden konstant uanset måleresultatet.

I praksis kan der påregnes en konverteringshastighed på ca. 500 ns/bit.



ed029-04.GEM

Flash-konverter

Virkemåde

Den hurtigste A/D-konverter er den såkaldte flash-konverter.

Virkemåden i en 7 bit flash konverter er følgende:

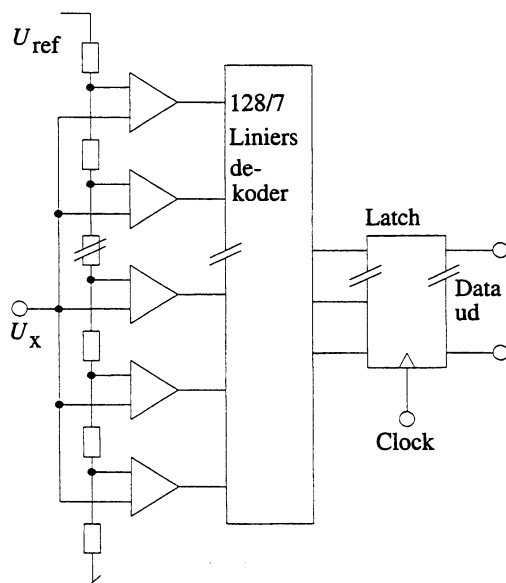
- Den analoge indgangsspænding sammenlignes i et stort antal komparatorer med lige så mange forskellige referencespændinger, som den ønskede opløsning kræver. Det digitale output er 0, når den analoge indgangsspænding er inden for $\pm 1/2$ bit af LSB
- Det digitale output er 1, når den analoge indgangsspænding er inden for $\pm 1/2$ bit af MSB

Imellem disse to yderpunkter er der yderligere 126 binære talværdier.

Det, der gør konverteren så hurtig, er, at alle mulige værdier er undersøgt samtidig. Det, der begrænser hastigheden, er komparatorernes reaktionstid.

Udgangene på de enkelte komparatorer sendes til en 128 til 7 liniers dekode og videre til en latch.

For den her viste type skal der være min. 70 ns mellem hver clockimpuls, og dette vil være tiden imellem to målinger.



ed029-07.GEM

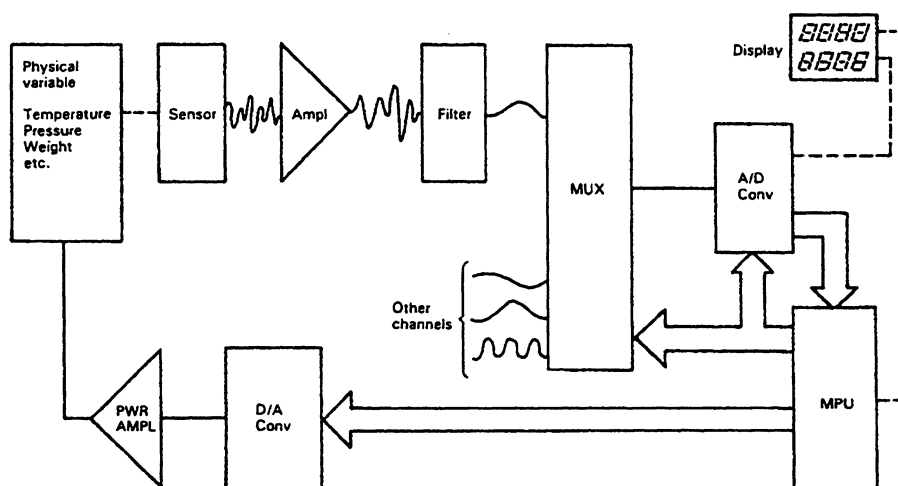
Data-acquisition

Anvendelse

Udtrykket data-acquisition kan nærmest oversættes som opsamling, behandling og anvendelse af data.

Det vil i denne forbindelse være indlæsning af analoge indgangsdata, hvorefter der sker en omsætning til digitale signaler. I digitalform vil der ske en behandling af de indkomne data samt generering af udgangsdata med en efterfølgende konvertering til analoge signaler, se eksemplet herunder.

Som det ses af eksemplet, kan der være tale om et betydeligt antal kanaler. Her kan der eventuelt anvendes multiplexning for at spare på antallet af omsættere mod en tilsvarende reduktion i hastighed ved omsætningen.



ed029-02.TIF

I forbindelse med opbygningen af et sådant system vil der være forskellige ting, der skal tages i betragtning:

- Hvilken opløsning er nødvendig (6-8-10...bit)
- Hvor stor nøjagtighed er ønsket
- Hvor stort indgangsspændingsområde
- Hvor hurtig skal behandlingen ske
- Økonomi

□

Portkredsløb

Generelt om porte

Hvad er en port

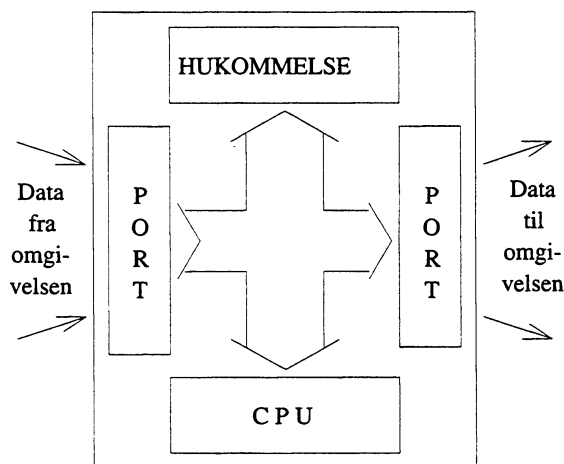
En port er, som navnet fortæller, et kredsløb, der kan lukke data ind eller ud.

I forbindelse med et computersystem er det portene, der sørger for forbindelsen til omgivelserne.

Hvis computeren skal modtage nogle data fra et tastatur, en diskette, en udvendig føler eller et andet computersystem, vil disse data komme ind via en port (inputport).

Hvis computeren skal aflevere nogle data til en dataskærm (display), en printer, en diskette, en udvendig kontakt eller et andet computersystem, vil dette også foregå via en port (output-port).

Portkredsene er computerens grænseflade til omgivelserne.



dt040-06.GEM

På indersiden af porten foregår alt på almindelige logiske niveauer (TTL-niveauer).

På portens yderside kan det selvfølgelig fortsætte på TTL-niveau, men i mange tilfælde vil data blive konverteret til andre former, som fx pneumatik, hydraulik eller stærkstrøm.

Tilpasningen til disse forskelligartede omgivelser kaldes under et for interface (at bringe på niveau, så man kan "se" hinanden).

En port er en del af denne interface.

Porte bliver ofte kaldt for I/O-kredse (input/output).

Andre kaldes interface adaptors (tilpasning til omgivelsen).

Forskellige porte

Portkredse findes i mange afskygninger.

Der er helt simple porte, som kun kan bringe data ud eller ind.

Der er store programmerbare porte, som indeholder timere, skifteregistre, interrupt logic, latches for både input og output, samt handshaking og meget mere.

Simple porte

Princip

En simpel port består af 8 portben, som enten er udgange eller indgange.

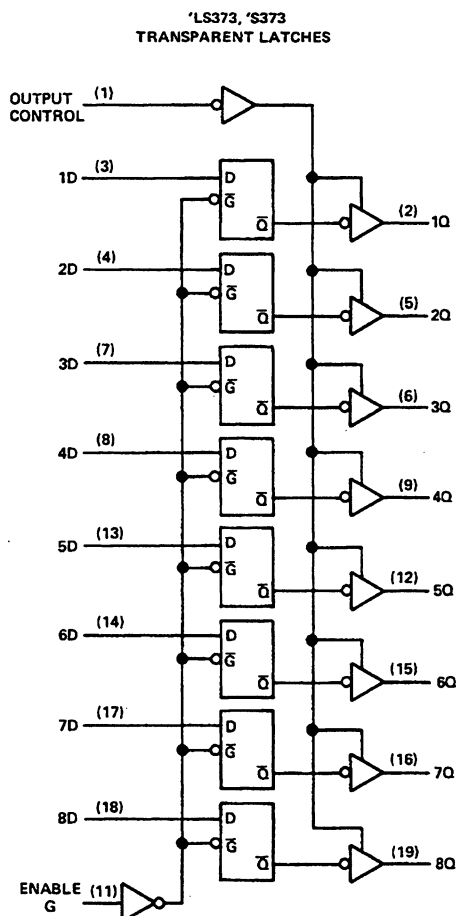
8 portben kaldes også for en fuld port.

En simpel port er fastkoblet som enten input-port eller output-port og kan ikke ændre retning, mens computeren kører.

74LS373

74LS373 består af 8 latches med 3-state output.

Den kan anvendes som output-port eller input-port med eller uden latch-funktion.



dt040-05.TIF

74LS373 bliver typisk brugt som output-port på grund af latch-funktionen, som kan "holde" data.

Denne holdefunktion benyttes, når output-data skal præsenteres på et display, eller hvis en kontakt skal holdes i en bestemt stilling.

Porten har også 3-state output og kan levere ret store output-strømme. Dette gør den velegnet som bus-driver.

74LS373 kaldes transparent (gennemsigtig).

Hvis enable-indgangen holdes konstant på high-niveau, står latchen hele tiden åben (clock-indgangen er niveautriggeret).

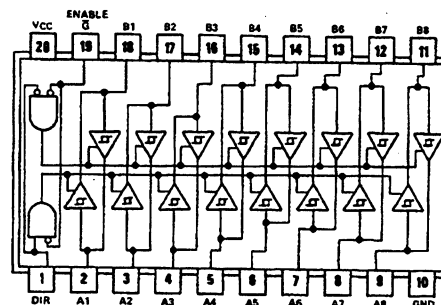
Dette betyder, at de data, som til enhver tid står på D-indgangene, vil blive overført direkte til udgangene.

74LS245

74LS245 består af 8 bi-directionale 3-state buffere med hysteresis (Schmitt-triggerindgange).

Den kan anvendes som output-port, da den kan levere store output-strømme.

Den benyttes dog oftest som input-port på grund af sine Schmitt-triggerindgange. Disse indgange vil rette op på de indkomne signaler, som godt kan være lidt deformerede efter at have gennemløbet en lang bus-ledning (kapacitiv belastning).



dt040-04.TIF

74LS245 har et direction ben (retning), som styrer bufferne, så der er åbent enten fra A-input til B-output eller omvendt.

Hvis enable-indgangen er på high-niveau, er alle buffere "3-statet".

Programmerbare porte

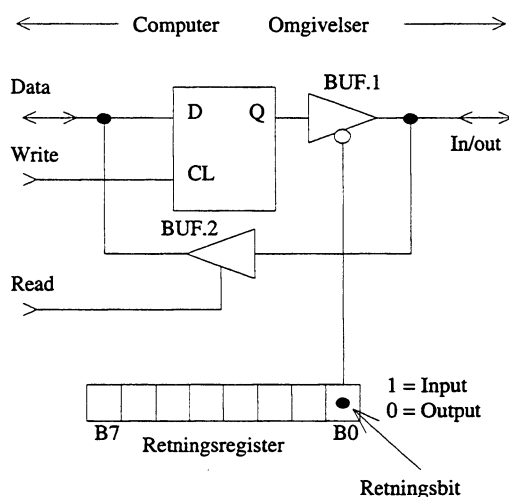
Princip

I en programmerbar port er det muligt at ændre retning og funktion under computerens programkørsel.

Den programmerbare port kan fungere på flere forskellige måder. Det er derfor nødvendigt at fortælle den, i hvilken funktion den skal starte.

Porten skal altså initialiseres (den skal have en startopsætning).

I den programmerbare port findes et eller flere registre, hvor man kan indføre et bitmønster, som så bestemmer, hvordan porten skal vende, og hvilken funktion den skal have.



dt040-03.GEM

Principskitse

Skitsen viser, hvorledes et bit i et register kan bestemme retningen på et portben.

Her er kun vist et enkelt af de 8 portben.

Der findes naturligvis 7 mere, når der er tale om en fuld port, og de resterende bits i retningsregistret styrer så disse ben.

Med nuller i retningsregistret vil porten være programmeret som en ren output-port.

Buffer 1 vil være åben og buffer 2 blokeret (3-stated) .

Hvis der samtidig kommer en write puls (skriveimpuls), vil data fra computeren blive læst ind i latch'en og fra dennes Q-udgang få adgang til omgivelsen.

Med 1-taller i retningsregistret vil porten stå som input-port, da buffer 1 er blokeret.

Når der tilføres en read puls (læseimpuls), vil buffer 2 åbne, og data ude fra vil få adgang til computeren.

Det er muligt at få de sidst udskrevne data at se, da disse er gemt i latch'en. Dette gøres ved at tilføre en read impuls, mens porten stadig står som output-port.

Portkredsløb

8255A

Vi vil her se lidt nærmere på en programmerbar portkreds fra firmaet Intel.

8255A går under navnet PPI (Programmable Peripheral Interface) en programmerbar tilpasning til omgivelsen.

Denne port kan arbejde i tre modes, men vi vil her koncentrere os om mode 0.

I mode 0 deles porten op i to grupper A og B.

Gruppe A består af A-porten (PA0 - PA7) og den øverste halvdel af C-porten (PC4 - PC7).

Gruppe B består af B-porten (PB0 - PB7) og den nederste halvdel af C-porten (PC0 - PC3).

Group A- og group B control er kredsens kontrol-register, og det er her, man skriver det bit-mønster, som bestemmer retning og mode.

"Read/write control logic" styrer al overførsel af data og kontrolsignaler.

Read og write inputs fortæller, om der skal læses eller skrives i porten.

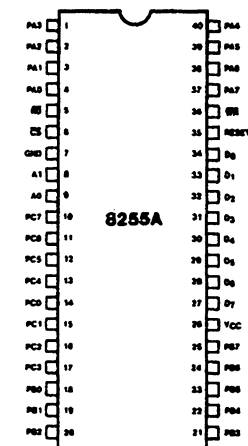
A0 og A1 er adresse-inputs til de interne registre.

Nedenstående tabel viser adresserne på de fire interne registre i 8255A:

| A1 | A0 | Register |
|----|----|--------------|
| 0 | 0 | Port A |
| 0 | 1 | Port B |
| 1 | 0 | Port C |
| 1 | 1 | Control Reg. |

Hvis 8255A resettes, vender alle porte indad. Dette betyder, at kredsen er ufarlig. Den kan ikke "tilfældigt" forvolde skade ved at sende data til omgivelserne.

PIN CONFIGURATION

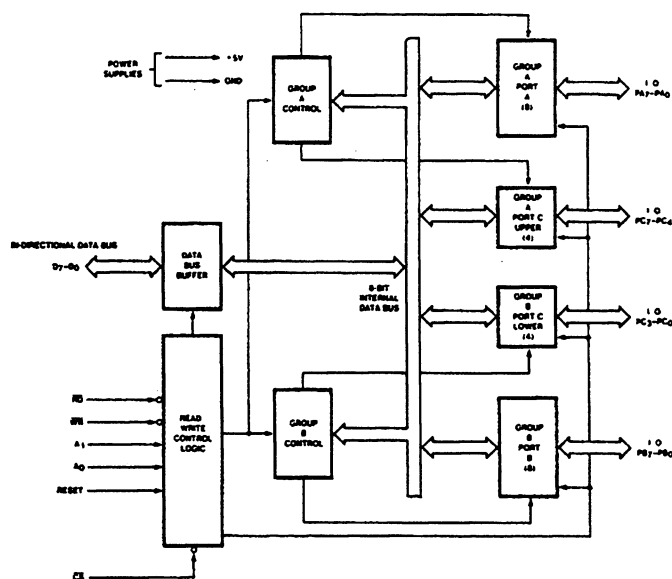


PIN NAMES

| D ₇ -D ₀ | DATA BUS (BI-DIRECTIONAL) |
|----------------------------------|---------------------------|
| RESET | RESET INPUT |
| CS | CHIP SELECT |
| RD | READ INPUT |
| WR | WRITE INPUT |
| A ₀ , A ₁ | PORT ADDRESS |
| PA ₇ -PA ₀ | PORT A (8BIT) |
| PB ₇ -PB ₀ | PORT B (8BIT) |
| PC ₇ -PC ₀ | PORT C (8BIT) |
| V _{CC} | +5 VOLTS |
| GND | 0 VOLTS |

dt040-01.TIF

8255A BLOCK DIAGRAM



Det er bit 4, 3, 1 og 0, der bestemmer retning på portene. Dette må give 16 forskellige in/out kombinationer.

Eksempel

Følgende opsætning ønskes:

Mode 0

Port A = output

Port B = output

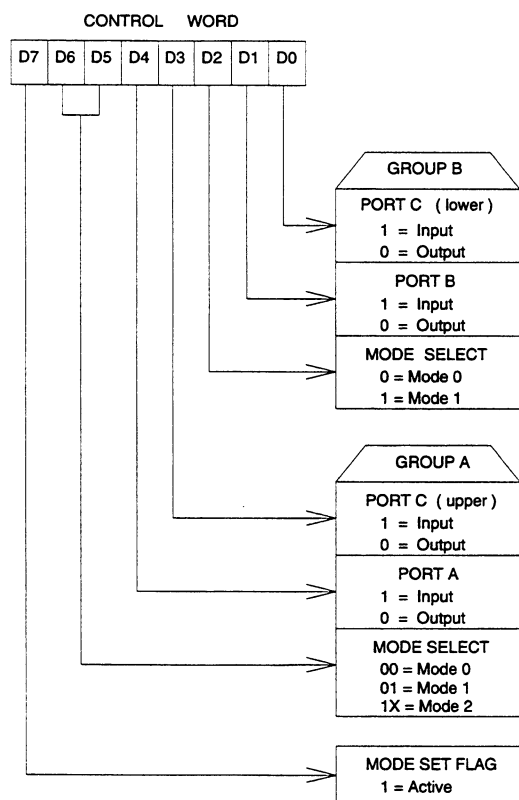
Port C upper = input

Port C lower = input

Denne opsætning resulterer i følgende kontrolord:

Control word = 1 0 0 0 1 0 0 1

Som HEX-tal = 89



dt040-02.GEM

Betydningen af de enkelte bits i kontrolregistret

Anvendelse

De programmerbare porte anvendes i forbindelse med computere, hvor de ud over deres egentlige portfunktion (in/out), også kan udføre en række andre ting, som kan supplere og aflaste mikroprocessoren (CPU'en - Central Processing Unit).

Hvis en port indeholder timerkredsløb, kan dette programmeres til at give CPU'en signal (interrupt), hver gang der er gået et bestemt tidsinterval.

En sådan timerfunktion kan også udføres af CPU'en selv (software delay), men dette kræver, at CPU'en er fuldt optaget under denne funktion.

Hvis timerfunktionen kan udføres i portkredsen, er det nu muligt for processoren at udføre andre "fornuftige" opgaver under denne delay-timing.

De programmerbare porte kan også indeholde skifteregistre. Dette åbner mulighed for serieltransmission af data.

Der findes specielle portkredse, som kan forestå hele den serielle datakommunikation.

Disse porte programmeres til det aktuelle serie-dataformat, med start-, stop- og paritets-bits, samt ha-stighed (baud-rate).

Herefter skal CPU'en bare forsyne porten med de dataord, som skal sendes.

Porten giver signal, når et dataord er afsendt, og CPU'en kan så komme med det næste.

Hvis porten er i gang med at modtage data, signalerer porten til CPU'en om at afhente de indkomne dataord.

□

Programmable array logic

Introduktion

Generelt

Der er i de senere år blevet udviklet nye teknikker, som i mange tilfælde kan erstatte den traditionelle "simple logik".

En af disse teknikker bliver hos firmaet Monolithic Memories kaldt for PAL.

PAL står for programmable array logic (en programmerbar logik-matrice). Den består af logiske kredse, som er koblet sammen ved hjælp af fusible links (forbindelser som er til at brænde væk).

PAL benytter sig af Schottky-TTL-teknologi og bipolar PROM fusible link-teknologi.

Teknikken med fusible links er kendt fra programmeringen af PROM'er. De steder, hvor der ikke ønskes forbindelse, brændes denne "sikring" over.

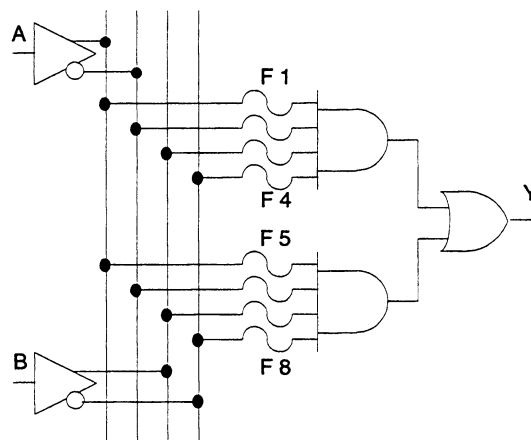
Fordele ved brug af PAL-kredse:

- Lavere pris
- Færre antal kredse (reduktion i antal 4 : 1)
- Stor hastighed (propagation delay 10 ns)
- Lille udviklingstid (der kræves en assembler)
- Stor fleksibilitet
- Sikkerhed mod kopiering

Kredsløbsnotation

PAL-logik/almindelig logik

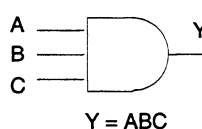
Her er et eksempel på et udsnit af en PAL-kreds, noteret som almindelig logik.



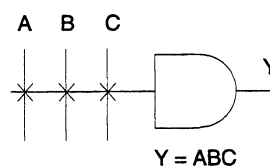
dt041-03.GEM

Alle sikringer er intakte, når PAL-kredsen er uprogrammeret.

Almindelig logik



PAL-logik



dt041-04.GEM

Notationsform for en 3-input AND gate

Et X repræsenterer en intakt sikring.

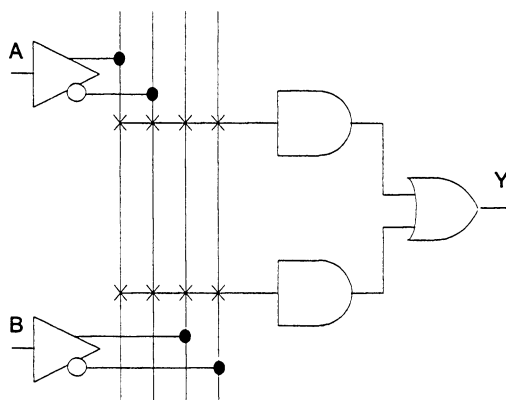
Den fælles input-ledning i PAL-logikken er kun fælles på tegningen af overskuelighedshensyn.

I PAL-kredsen er der selvfølgelig en separat ledning for hver input-variabel.

Her ses det første eksempel igen, denne gang i PAL-notation.

Programmable array logic

Der er X i alle forbindelsespunkterne, da PAL-kredsen stadig er uprogrammeret.

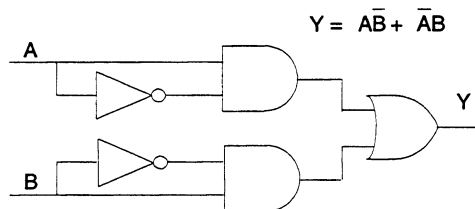


dt041-05.GEM

Kredsløbseksempel

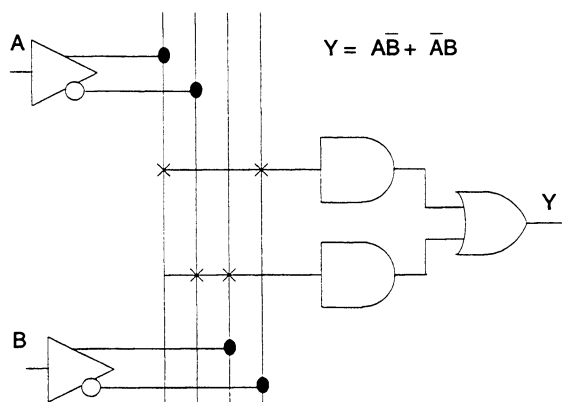
Vi vil her lave et sammeligningseksempel på en enkel X-OR funktion.

For at opbygge kredsløbet i almindelig logik skal der anvendes 3 IC'er. En kreds med inverttere, en med AND gates, og en med OR gates.



dt041-02.GEM

Almindelig logik

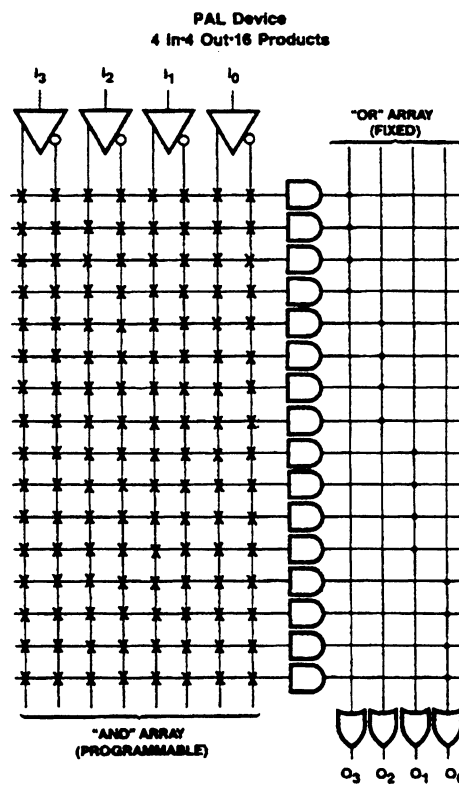


dt041-01.GEM

PAL-logik

PAL-kredsløb Opbygning

Her et eksempel på en PAL-kreds med 4 indgange og 4 udgange.

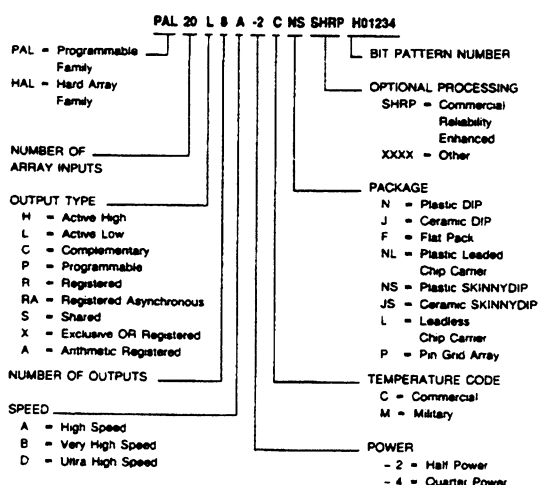


dt041-06.IMG

Bemærk, at det er OR netværket, der er fast, og AND netværket, der er programmerbart.

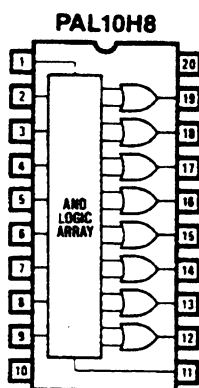
Partnumre/symboler

Partnummereringen i databladet.



dt041-07.IMG

Symboleksempel på en PAL-kreds med 10 input og 8 output



dt041-10.IMG

Bemærk, at denne type er aktiv high på sine outputs.

PAL-funktioner

PAL-kredsene har forskellige output-funktioner, som kan opdeles i grupper.

Kombinatorisk

Dette er den mindst avancerede udgave af PAL-kredsene. Her er det muligt at lave alle almindelige logiske kombinationskredsløb.

Programmerbar input/output

Disse PAL-kredse har 3-state udgange, som styres af de logiske kombinationer i PAL-netværket. Disse udgange føres også tilbage i PAL-netværket som indgange. Dette resulterer i, at udgangen samtidig er en indgang. Den er tovejs (bi-directional).

Med disse muligheder på udgangen kan det nu lade sig gøre at skifte og rotere med serielle data.

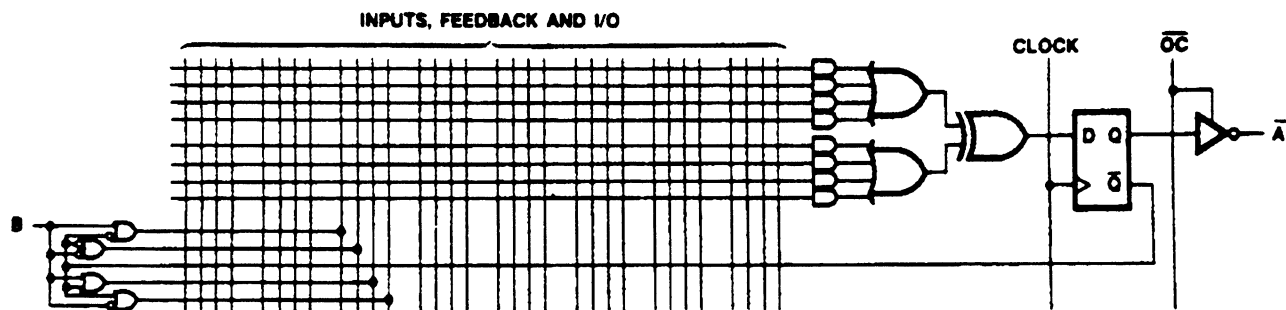
Register-output med feedback

I disse PAL-kredse er der registerfunktion, dvs. at der i forbindelse med samtlige udgange sidder en D-flip-flop, som skifter data ind fra PAL-netværket på den positive flanke af en tilført clockimpuls.

Q-udgangen fra denne flip-flop føres til PAL-kredsens udgang via en 3-state buffer. Den samme Q-udgang føres også tilbage i netværket som en indgang.

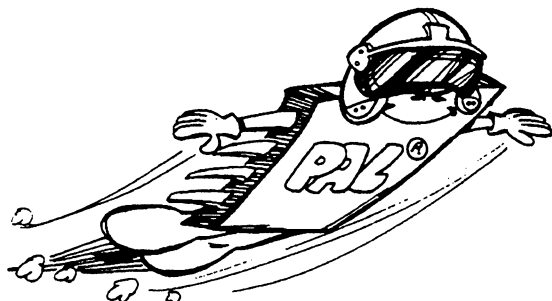
Dette medfører, at kredsløbet ikke blot kan "huske" det foregående state, men det kan også ændre output på baggrund af dette.

Med disse egenskaber er det muligt at programmere denne PAL-kreds til funktioner som count up, count down, skip, shift og branch.



dt041-08.IMG

Kører kredsen som tæller, kan den klare frekvenser op til 55,5 MHz som D-type.



dt041-09.IMG

Exclusive OR-output with arithmetic gated feedback

Denne type er den mest avancerede med X-OR i udgangen fra netværket, registerfunktion, 3-state output samt en tilbagekobling, som undervejs gates aritmetisk med indgangen.

Med denne type er det muligt at udføre meget hurtige regneoperationer samt størrelsesdetektering.

PAL-familien

PAL-kredsen er den programmerbare kreds, som anvendes i stor udstrækning i forbindelse med udvikling af nye produkter.

Programmeringen kan foregå i en standard bipolar PROM-programmer.

HAL-kredsen (hard array logic) er den maske-programmerede type, dvs. den, der bestilles hos fabrikanten, når udviklingen er afsluttet, og den store serieproduktion skal i gang.

HAL er i forhold til PAL, hvad en maske-programmeret ROM er i forhold til en PROM.

ZHAL-kredsen (Zero Power CMOS Hard Array Logic) er CMOS udgaven af HAL-kredsen. Zero Power er dog kun gældende, når kredsen står stand by.

Anvendelse

Hvor anvendes PAL

De mange fordele, som er nævnt tidligere, taler næsten for sig selv.

Det betyder i hvert fald, at man under enhver nyudvikling bør tage denne teknologi i betragtning.

I dag benyttes PAL-kredse i større og større udstrækning inden for styrings- og sikkerhedslogik.

I computere med et kompliceret chip-select-system benyttes ofte en PAL-kreds til løsning af problemet (fx Commodore 64 m. fl.).

PAL-kredse benyttes også i forbindelse med mikro-computere, når disse har hastighedsproblemer med high speed interface og meget hurtige beregninger.

Programmering af PAL-kredse

Selve programmeringen af PAL-kredsen foregår i en programmeringsboks, som er magen til den bipolare PROM-brænder.

Det "mønster", som skal brændes ind i PAL-kredsens netværk, udvikles på en computer, og selve brændingen styres også fra denne.

Der findes et specielt program (PAL-assembler), som benyttes til udvikling, test og programmering.

Hos Monolithic Memory hedder dette program PALASM 2.

I dette program beskrives kredsløbsfunktionen i et højniveausprog som en slags booleske ligninger.

Kredsløbsfunktionen kan herefter simuleres (prøve-køres), og et såkaldt X-plot, som viser de enkelte X-punkter i netværket, vil blive udskrevet.

Til slut kaldes en brænderrutine, som overfører X-plottet til programmeringsboksen og styrer denne.

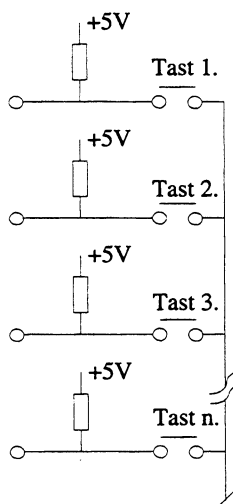
□

Keyboard

Generelt Keyboard

Hvis man manuelt skal tilføre et kredsløb informationer, kan dette ske fra enkelte trykknapper (taster), men ofte samles disse til et såkaldt keyboard. Dette kan bestå af nogle få taster, eventuelt omfattende tallene fra 0 til 9.

Eller det kan være et stort tastatur til en computer, omfattende hele alfabetet samt forskellige special-taster. På det såkaldte AT-tastatur er der fx 102 taster.

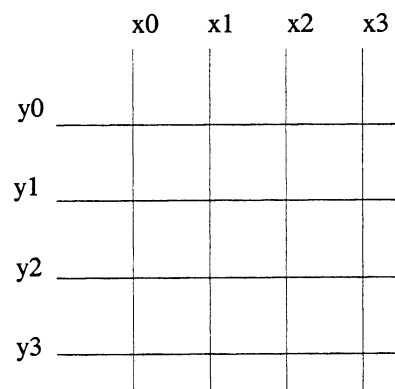


dt042-07.GEM

Simpelt keyboard

Hvis det drejer sig om et lille keyboard med få taster, vil det som regel være den enkleste løsning at føre en ledning fra de enkelte taster.

Drejer det sig derimod om et større keyboard, vil antallet af forbindelser mellem keyboard og kredsløb blive ret omfattende. For at formindske antallet af forbindelser fra keyboardet anvender man ofte en såkaldt matrixopbygning, se tegning.



dt042-06.GEM

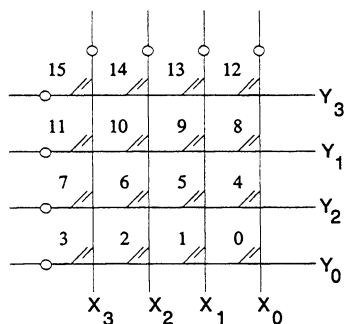
Matrixfelt

Dette keyboard kaldes et ukodet keyboard, idet det afleverer en X-Y koordinat, som viser tastens placering, men ikke hvilken værdi den pågældende taste har. Endvidere vil der normalt i forbindelse med keyboardet være et kredsløb, som er i stand til at fjerne kontaktprel.

Ukodet keyboard

Ukodet matrixkeyboard

Et ukodet keyboard består kun af et antal switches. Hvis det drejer sig om et lille antal switches, er det lettest at forbinde disse til hver sit bit på en input-port. Hvis det drejer sig om keyboards med mere end 8 switches, kræver det mere end en input-port. Drejer sig om et keyboard, hvor kun en taste er aktiveret ad gangen, fx ved en lommeregner, vil det være mere økonomisk at anvende matrixkeyboard, som vist herunder.



dt042-05.GEM

Matrixkeyboard

I denne matrix vil hver enkelt switch, der bliver aktiveret, repræsentere en X- og en Y-koordinat.

Et matrixkeyboard med 16 switches vil kræve 4+4 forbindelser. Dette kan realiseres med en enkelt 8-bit port.

I en sådan matrixopbygning er de enkelte taster placeret i et koordinatsystem. Det vil være nødvendigt med et kredsløb, som scanner de enkelte rækker og kolonner, og når en taste aktiveres, vil dette resultere i et bit-mønster i såvel X- som Y-retningen. Disse X- og Y-koordinater sendes uændret til det efterfølgende kredsløb.

Kodet keyboard

ASCII keyboard

Et kodet keyboard indeholder de nødvendige kredsløb for scanning og omsætning af de læste koder. Keyboardet afleverer data som entydige oplysninger om, hvilken taste der er aktiveret. Disse data kan fx være i form af en ASCII kode (ASCII står for American Standard Code for Information Interchange). ASCII koden er nok den mest udbredte kode, idet den anvendes i næsten alle keyboards til computere.

ASCII CHARACTER SET

| CODE CHAR | CODE CHAR | CODE CHAR | CODE CHAR |
|-----------|-----------|-----------|------------|
| 00 NUL | 20' | 40 @ | 60° ` |
| 01 SOH | 21 ! | 41 A | 61 a |
| 02 STX | 22 " | 42 B | 62 b |
| 03 ETX | 23 # | 43 C | 63 c |
| 04 EOT | 24 \$ | 44 D | 64 d |
| 05 ENQ | 25 % | 45 E | 65 e |
| 06 ACK | 26 & | 46 F | 66 f |
| 07 BEL | 27' | 47 G | 67 g |
| 08 BS | 28 (| 48 H | 68 h |
| 09 TAB | 29) | 49 I | 69 i |
| 0A LF | 2A * | 4A J | 6A j |
| 0B VT | 2B + | 4B K | 6B k |
| 0C FF | 2C° | 4C L | 6C l |
| 0D CR | 2D - | 4D M | 6D m |
| 0E SO | 2E . | 4E N | 6E n |
| 0F SI | 2F / | 4F O | 6F o |
| 10 DLE | 30 0 | 50 P | 70 p |
| 11 DC1 | 31 1 | 51 Q | 71 q |
| 12 DC2 | 32 2 | 52 R | 72 r |
| 13 DC3 | 33 3 | 53 S | 73 s |
| 14 DC4 | 34 4 | 54 T | 74 t |
| 15 NAK | 35 5 | 55 U | 75 u |
| 16 SYN | 36 6 | 56 V | 76 v |
| 17 ETB | 37 7 | 57 W | 77 w |
| 18 CAN | 38 8 | 58 X | 78 x |
| 19 EM | 39 9 | 59 Y | 79 y |
| 1A SUB | 3A : | 5A Z | 7A z |
| 1B ESC | 3B ; | 5B [| 7B { |
| 1C FS | 3C < | 5C \ | 7C |
| 1D GS | 3D = | 5D] | 7D° } |
| 1E RS | 3E > | 5E ↑ | 7E ~ |
| 1F US | 3F ? | 5F° ← | 7F° RUBOUT |

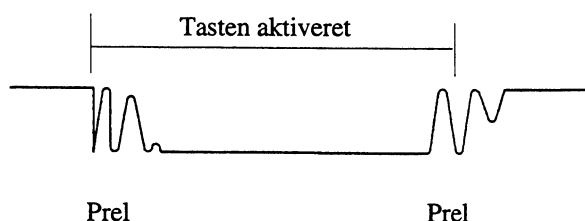
dt042-02.IMG

Et kodet keyboard kan indeholde mere end blot scanning og dekodning af de læste data, idet det ofte indeholder kredsløb til fjernelse af prel fra tasterne. Der vil ofte også være ønskeligt at kunne lave en blokering, hvis to taster aktiveres samtidig, dette kaldes for (rollover).

Prel Kontaktprel

En af de ting, som ofte volder problemer ved keyboards er kontaktprel.

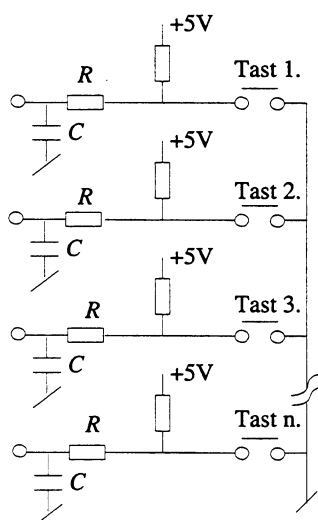
Prel er et mekanisk fænomen, der kan opstå, såvel når en tast aktiveres, som når den slippes igen. Kontaktstykket, der bliver flyttet af tasten, vil være fjedrende, og "hoppe" på anlægsfladen, inden den falder til ro. Dette kan medføre, at der afleveres flere impulser hurtigt efter hinanden, se fig.



dt042-01.IMG

Kontaktprel

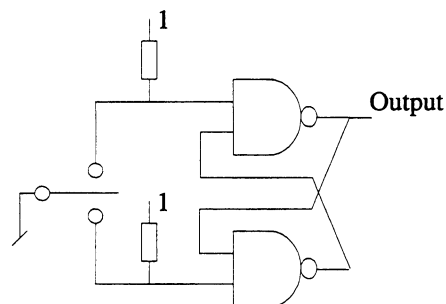
Der er flere metoder til fjernelse af prel. En metode kan være at anbringe et lavpasled, som vil dæmpe de hurtige ekstra impulser, hvorimod den langsomme tastimpuls ikke bliver påvirket. En passende tidskonstant vil erfaringsmæssigt ligge på ca. 20 ms.



dt042-04.GEM

RC-led til fjernelse af prel

En anden løsning er at anvende taster med en skiftekontakt. Denne skiftekontakt bruges til at sætte en RS-FF, når tasten aktiveres og resette FF'en, når tasten slippes igen.



dt042-08.GEM

RS-FF til fjernelse af prel

En mere elegant løsning er at fjerne prel softwaremæssigt. Ved denne metode vil en aktivering af en taste starte et delay i computeren. Efter ca. 20 ms læses den pågældende taste igen, og først på dette tidspunkt vil den læste værdi blive accepteret.

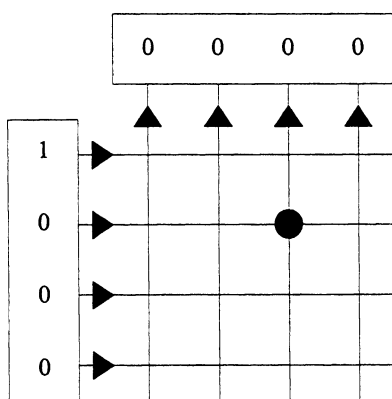
Rollover Keyboard rollover

Rollover kaldes det, når to taster aktiveres samtidigt. Det er naturligvis nødvendigt at fjerne sådanne fejlkoder. En metode er at anvende et latch kredsløb, som blokerer alle andre taster så længe en taste er aktiveret. Dette er en dyr løsning, da det kræver et latch-kredsløb for hver taste. En anden metode er at fjerne sådanne fejlkoder rent softwaremæssigt, idet man så venter med at aflæse tasteværdien, indtil den indeholder en tilladt kode.

Aftastning

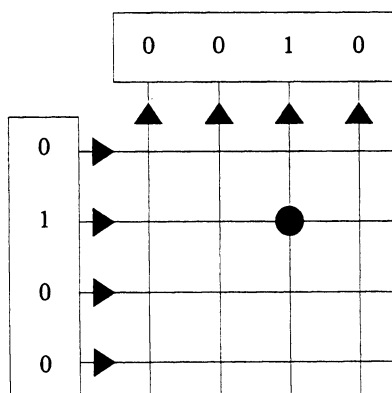
Sekventiel aftastning

Som nævnt kan et keyboard være opbygget som et matrixfelt, hvor det er muligt at skanne de enkelte linier, idet der udsendes "1" på en linie, samtidig med at der udsendes "0" på de øvrige linier. Hele tiden læses kolonnerne. Hvis der på en af kolonnerne fremkommer et "1", er en taste aktiveret, og det udsendte, og det modtagne bit-mønster fortæller, på hvilken koordinat, der er aktiveret en taste. Metoden er forholdsvis langsom, da hver linie skal læses så længe, at evt. prel fra tasten er væk.



dt042-13.GEM

Sekventiel aftastning 1



dt042-12.GEM

Sekventiel aftastning 2

Dette er imidlertid en omstændelig metode, især hvis det drejer sig om et stort keyboard.

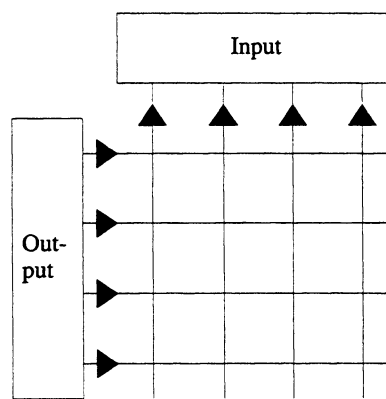
Tovejslæsning

Aftastning med portkreds

En mere elegant løsning er at foretage en tovejslæsning af keyboardet. Et 16 felters keyboard kan med denne teknik læses med en enkelt 8 bits port.

Fremgangsmåden er følgende:

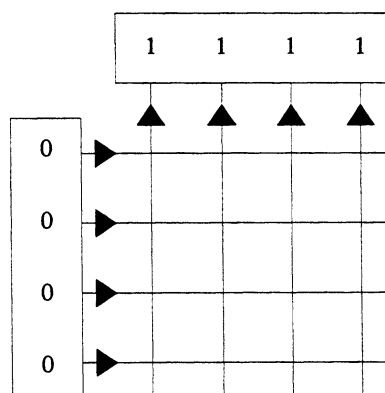
- Portkredsen konfigureres, således at den benyttede port deles i to halvdele hver på 4 bits. Den ene halvdel sættes til output-porten, og den anden halvdel sættes til input-porten. Samtlige forbindelser til keyboardet har pull-up modstande.



dt042-03.GEM

Portkonfiguration

Først sendes 0000 ud på output-porten, og input-porten læses.

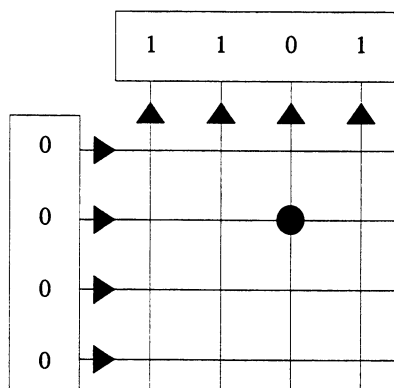


dt042-10.GEM

1. "Spørgeord" ingen aktiv taste

Hvis bit-mønstret på input-porten er 1111 betyder det, at der ikke er nogle taster aktiveret.

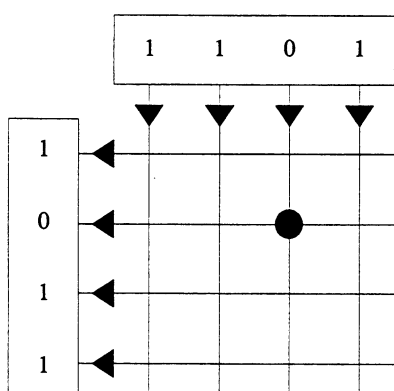
Hvis en taste bliver aktiveret, vil et bit på input-porten blive 0, mens de øvrige vil forblive på 1. Det er ikke muligt at se, hvilken taste der er aktiveret, men blot i hvilken række tasten befinder sig.



dt042-11.GEM

1. "Spørgeord" taste aktiv

Når man har læst input-porten og konstateret, at en taste er aktiveret, vendes porten, således at den del, der før var input, bliver output, og det modtagne bit-mønster udsendes igen.



dt042-09.GEM

2. "Spørgeord" taste aktiv

Den anden porthalvdel er også blevet vendt og er nu input-port. Her læses bit-mønsteret, og eftersom der kun er udsendt et enkelt 0, er det nu muligt at aflæse, hvilken taste der er aktiv. Det læste bit-mønster viser ikke tasteværdien, men derimod X- og Y-kordinaterne for den pågældende taste. Disse koordinater kan så omsættes til den endelige kode.

Det er endvidere muligt softwaremæssigt at se, om der er aktiveret flere taster samtidigt. Hvis dette er tilfældet, kan den læste kode udelades, og der må foretages en ny indtastning.

□

Display LED/LCD

Display generelt

Forskellige typer

Et display er en udlæsningsenhed, som kan vise tal, bogstaver, symboler, tegninger og billeder.

Der findes i dag en lang række udlæsningsenheder, lige fra store farvemonitorer til enkelte lysende lamper.

Hvis det er udlæsning fra digitale kredsløb, hvor der skal præsenteres tal, bogstaver og symboler, benytter man sig ofte af lys-displays.

Her er det fortrinsvis lysemitterende dioder (LED-Light Emitting Diodes) og flydende krystal displays (LCD-Liquid Crystal Display), der anvendes.

LED

Virkemåde

Lysdioden er lavet af en blanding af gallium, arsenid og fosfid (GaAsP). Den udsender farvet lys, og denne farve er bestemt af blandingsforholdet imellem arsenid og fosfid.

Er blandingen helt uden arsenid, lyser dioden grønt.

Er blandingen helt uden fosfid, lyser dioden infrarødt.

Med forskellige blandinger fås nu de mellem-liggende farver gul, orange og rød.

LCD

Flydende krystal

Det var en østriger ved navn Reinitzer, der i 1888 opdagede det flydende krystal, som man i dag benytter i vid udstrækning til ure, kalkulatorer, instrumentpaneler, store display-skærme m.m.

Reinitzer observerede, at når cholesteryl benzoate, tilsat nogle faste organiske stoffer, blev opvarmet, smeltede det hele sammen til en flydende mælkeagtig substans.

Ved en bestemt temperatur blev substansen klar og gennemsigtig.

Denne substans viste sig at være dobbeltbrydende (lysbrydende), og denne effekt var igen afhængig af elektrisk feltstyrke. Dette var kendt fra specielle faste krystalformer, men var aldrig set før i flydende form.

De optoelektriske egenskaber i det flydende krystal begyndte man først at arbejde seriøst med i 1960. Man arbejdede med flere forskellige teknikker, men ingen af dem var pålidelige nok.

Det er først i 1971, da Schadt og Helfrich beskriver en teknik, som de kalder Twistet Nematic Effect, at der for alvor kommer gang i udviklingen.

I dag er LCD den display-teknologi, hvor udviklingen går hurtigst. Dette gælder for både det kommercielle, det militære og det flytekniske område.

Twistet nematic effect

Et twistet nematic display består af et meget tyndt lag af flydende krystal, som er anbragt mellem to glasplader.

På undersiden af hver af disse glasplader er der anbragt en tynd film af indium tin oxid (ITO), som er en gennemsigtig elektrisk leder.

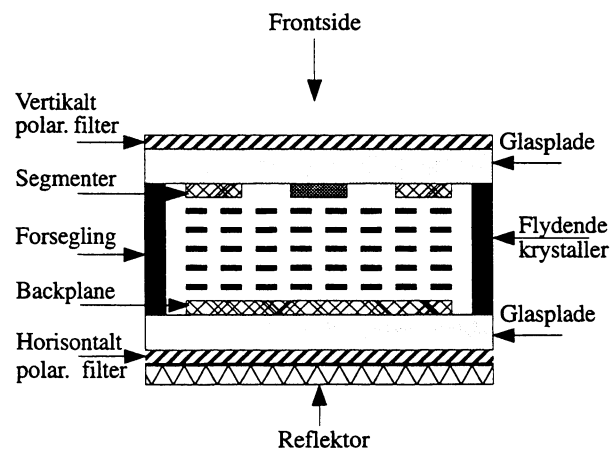
Det forreste af disse lag er udformet som de enkelte segmenter i de karakterer, som displayet indeholder.

Det bageste lag er et fælles lag for alle segmenter, som ofte benævnes backplane. Det er over disse lag man påtrykker det elektriske felt, som skal påvirke det flydende krystal, som ligger mellem dem.

På forsiden af den forreste glasplade er der anbragt et vertikalt polariseringsfilter.

På bagsiden af den bageste glasplade, er der anbragt et horisontalt polariseringsfilter.

På displayets bagvæg er der anbragt en reflektor, som returnerer lys.



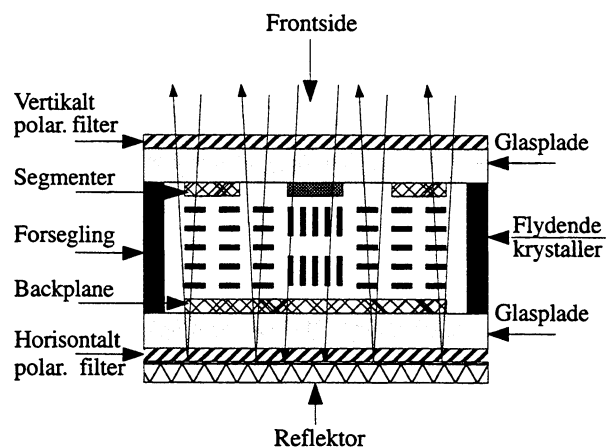
dt043-05.CDR

LCD displayets opbygning

Virkemåde

De flydende krystaller drejer lysets polarisering 90° , hvis de ikke er udsat for noget elektrisk felt.

Hvis de flydende krystaller derimod udsættes for en elektrisk feltstyrke, passerer lyset uden at blive drejet.



dt043-01.CDR

LCD displayets virkemåde

Når omgivelserlys (fx sollys) rammer displayet, er det kun vertikalt polariseret lys, der passerer igennem det første filter.

De flydende krystaller, som ikke er udsat for et elektrisk felt, vil dreje lyset 90° .

Dette betyder, at lyset nu kan passere det horisontalt polariserede filter, hvorefter det vil blive kastet tilbage af reflektoren.

Lyset passerer nu igen det horisontale filter, hvorefter det endnu engang bliver drejet 90° af krystallerne.

Lyset er nu igen vertikalt polariseret og kan derfor passere det vertikale filter og nå displayets front.

Displayet fremstår altså lyst i de områder, hvor de flydende krystaller ikke er udsat for et elektrisk felt.

Hvis de flydende krystaller er udsat for et elektrisk felt, drejes lyset ikke.

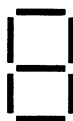
Det betyder, at det indkomne lys, som er vertikalt polariseret, ikke kan passere det vertikale polariseringsfilter og derfor ikke kommer længere.

Displayet fremstår altså mørkt i de områder, hvor de flydende krystaller er udsat for et elektrisk felt. Disse områder er de valgte segmenter, som nu står mørke på en lys baggrund.

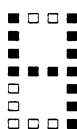
Udformning Segmenter og dots

De forskellige tegn bliver opbygget af segmenter eller af dots i en dot-matrix.

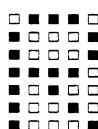
7-segment



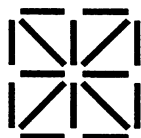
4 x 7



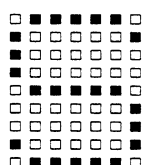
5 x 7



16-segment



7 x 9



Segmenttyper

Dot-typer

dt043-04.GEM

7-segment displayet har et begrænset karaktersæt. Det kan vise tallene 0 til 9 og bogstaverne A, C, E og F.

16-segment displayet er fuldt alphanumerisk, dvs. alle tal og alle bogstaver, samt en hel del tegn og symboler.

Display-styring Multiplexing

Når et display skal styres, benytter man sig ofte af multiplexing mellem de enkelte cifre.

Nogle steder multiplexes også imellem de enkelte elementer i et ciffer.

Det forholder sig således, at hvis man fordobler strømmen til en lysdiode, afgiver denne 2,5 gange så meget lys.

Hvis der pulses på skift mellem de enkelte cifre med en større strøm, vil lysudbyttet stige.

Det er netop dette forhold mellem strøm og lysstyrke, man udnytter, når der multiplexes.

Til en sådan styring findes der færdige segment- og matrixdrivere.



Mikrocomputeren generelt

Generelt

Fasttrådet/programmerbar logik

Den logik, som vi indtil nu har beskæftiget os med, har været fasttrådet logik (hard-wired logic).

Er et logisk kredsløb først opbygget, kan funktionen ikke umiddelbart ændres. Der skal foretages ændringer i kredsløbet, flyttes ledningsforbindelser m.m.

Med den programmerbare logik er det muligt at ændre kredsløbsfunktionen uden at skulle "bryde om".

Den samme opstilling kan udføre mange forskellige artede funktioner ved blot at ændre i et styreprogram.

Mikrocomputerens bestanddele

En mikrocomputer består af to hovedbestanddele:

- Hardware
- Software

Ved hardwaren forstås alt "isenkrammet", de integrerede kredsløb, printplader, ledninger, kontakter m.m.

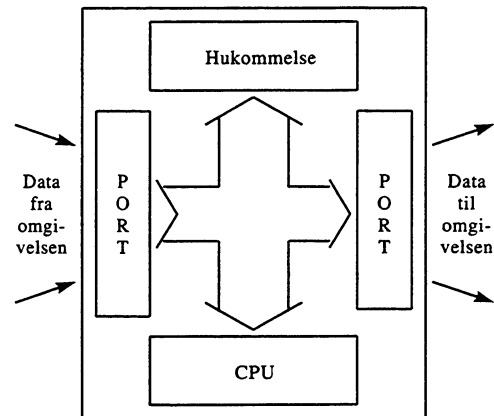
Softwaren er det styreprogram, som får hardwaren til at udføre de forskellige funktioner.

Det er ikke altid så let at holde begreberne hardware og software adskilt, da computerens styreprogram (software) ofte ligger placeret i en integreret ROM-kreds (hardware).

Blokdiagram

Simpelt blokdiagram

En mikrocomputer kan opdeles i fire hovedblokke, som vist på tegningen.



dt044-01.CDR

Simpelt blokdiagram

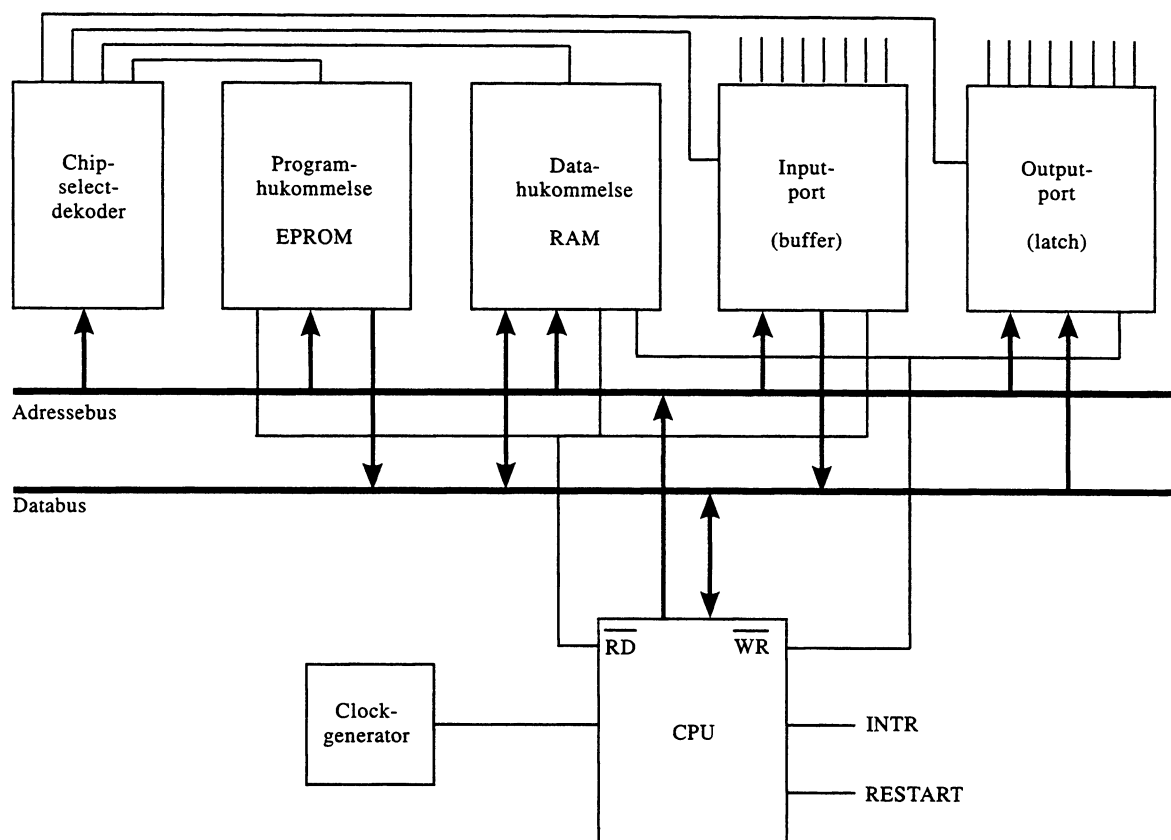
Som tegningen viser, består mikrocomputeren af nogle portkredse, som sørger for at bringe data ind og ud af computeren.

Inde i computeren sidder CPU'en (den centrale procesenhed), og det er den, der udfører alt arbejdet med at hente og bringe data fra det ene sted til det andet.

CPU'en kan ikke så meget selv, den udfører bare de ordrer (styreinformationer), som den henter fra hukommelsen.

Detaljeret blokdiagram

Hvis vi går lidt dybere i mikrocomputerens opbygning, fås følgende blokdiagram.



dt044-05.CDR

Detaljeret blokdiagram

Det viste blokdiagram indeholder programhukommelse (ROM), datahukommelse (RAM), CPU'en med tilhørende clockoscillator, en input-port, en output-port samt en chip-select dekoder.

Der er også vist de interne forbindelser mellem de enkelte kredse, så som adressebus, databus og kontrolledninger.

Adressebussen er et ledningsbunt, her bestående af 16 enkeltledninger (A15 - A0).

Adressebussen udgår fra CPU'en og har forbindelse til samtlige enkeltkredse i mikrocomputeren.

Adressebussen er envejs, dvs. at det kun er CPU'en, der kan udsende adresser.

Antallet af adresseledninger, som er tilført de enkelte kredse, er afhængigt af de enkelte kredsers størrelse (antallet af indeholdte adresser).

Det er chip-select dekoderen, der bestemmer, hvilke kredse (IC'er) der er aktive (selectet) i de tildelte adresseområder.

Chip-select dekoderen får tilført nogle af de høje adresseledninger, og ud fra disse deler den adresseområderne op.

Databussen består her af 8 ledninger (D0 til D7).

Det er bredden, de 8 bits på databussen, der klassificerer computeren som en 8-bit computer.

16-bit eller 32-bit computere har henholdsvis 16 og 32 dataledninger.

Databussen er tovejs til nogle kredse og envejs til andre.

Nogle kredse kan man kun læse fra (ROM og input-porte) .

Andre kan der kun skrives til (output-porte).

RAM-lagret kan man både skrive i og læse fra. Dette gælder for øvrigt også de programmerbare portkredse.

Kontrolsignalerne read og write fortæller, hvorledes dataretningen er på databussen. Dataretningen skal altid ses fra CPU'ens plads

Hvis der læses, er dataretningen hen i mod CPU'en.

Hvis der skrives, er det CPU'en der sender data ud til sine omgivelser.

Restart-signalet får CPU'en til at starte forfra på sit program (computeren laver en helt ny start).

Et interrupt-signal (interrupt = forstyrre eller afbryde) vil få CPU'en til at afbryde sin normale programkørsel for at udføre en eller anden specialrutine og derefter vende tilbage til sin normale programkørsel igen.

Denne specialrutine eller interrupt-rutine har normalt en meget høj prioritet og skal udføres her og nu.

Interrupt benyttes ofte i forbindelse med sikkerhedskredsløb, nød-stop og lignende.

Chip-select

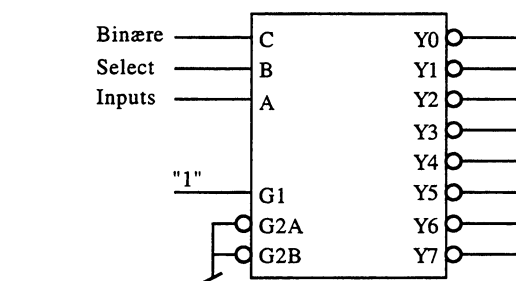
Chip-select dekoderen

Det er tidligere nævnt, at det er chip-select dekoderen, der via de udsendte adresser, tildeler de enkelte kredse deres adresseområder.

Det er de tilførte adresseledninger, der bestemmer, hvor store de enkelte adresseområder bliver.

Chip-select dekoderen får fx 3 adresseledninger som input og afleverer 8 adresseområder som output.

Denne kreds findes færdig, fx 74LS138, som er en 3 til 8 liniers dekoder.



dt044-03.CDR

3 til 8 liniers dekoder

Blokdiagrammet viser, at 74LS138 har 3 binære select inputs, A, B og C samt 8 outputs Y0 - Y7.

Der er også 3 enable inputs, G1, G2A og G2B. Der er altså mulighed for at "gate" med disse inputs.

I ovenstående blokdiagram er denne gatemulighed ikke benyttet, da disse enable-inputs alle er konstant aktive. Kredsen er altså ON hele tiden.

Hvis select-input C, B og A tilføres adresseledningerne A12, A11 og A10, vil de enkelte outputs Y0 - Y7 være aktive i et adresseområde bestående af 1024 adresser (1 kilo).

Hvis de 16 adresseledninger sættes op i et system, er det meget let at dechifrere en chip-select dekoders output.

| A ₁₅ | A ₁₄ | A ₁₃ | A ₁₂ | A ₁₁ | A ₁₀ | A ₉ | A ₈ | A ₇ | A ₆ | A ₅ | A ₄ | A ₃ | A ₂ | A ₁ | A ₀ | HEX-VÆRDI |
|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|-----------|
| X | X | X | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | Ø Ø Ø Ø |
| X | X | X | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | Ø 3 F F |
| X | X | X | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | Ø 4 Ø Ø |
| X | X | X | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | Ø 7 F F |
| X | X | X | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | Ø 8 Ø Ø |
| X | X | X | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | Ø B F F |
| X | X | X | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 C Ø Ø |
| X | X | X | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 F F F |

dt044-04.GEM

Adresseledningerne A₁₂, A₁₁ og A₁₀ er givet, da de er chip-select dekoders input.

De underliggende adresseledninger A₉ - A₀ kan alle optræde som både 1-taller og nuller.

Derfor noteres de både i deres laveste og deres højeste konstellation (alle som nuller og alle som 1-taller).

De tre højeste adresseledninger A₁₅, A₁₄ og A₁₃ noteres som X (don't care) og udlæses i første omgang som nuller.

Et X kan optræde som både 1 og 0. Dette betyder, at hver gang, der optræder et X i systemet, vil der være to mulige adresseområder.

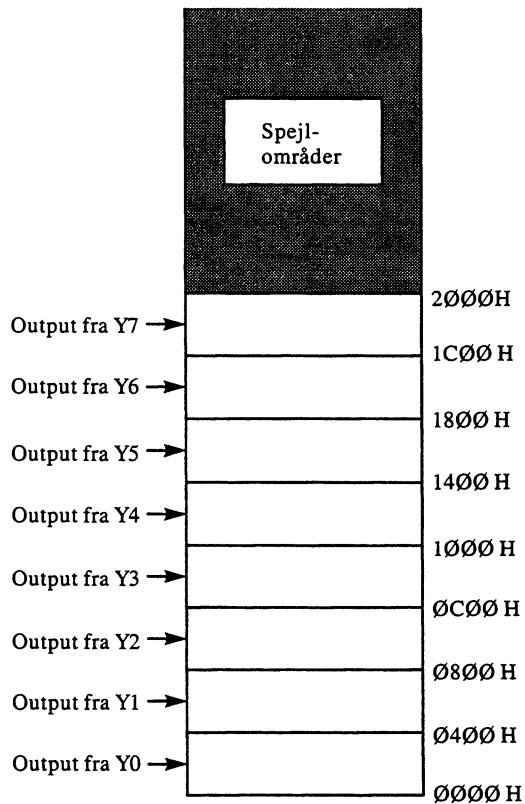
Det ene kaldes for originalområdet og det andet for spejlsområdet (originalområdet findes, når X'et udlæses som et nul).

Er der flere X'er, bliver der bare flere spejle.

Et spejlsområde er en kopi af det dekode område, som bare ligger højere oppe i hukommelses-systemet.

Når adresseområderne for de enkelte kredse skal beskrives, benytter man sig af et memory map.

Et memory map er en kortlægning af de forskellige adresseområder.



dt044-02.CDR

Memory map

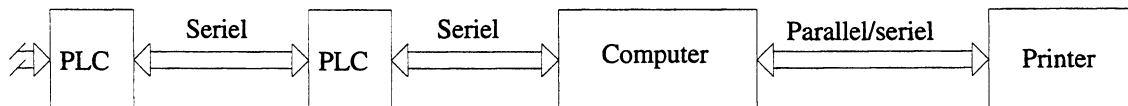
Med denne noteringsform for hukommelsesindholdet opnås et meget fint overblik.



Datatransmission

Konfiguration

Muligheden for udveksling af data mellem forskellige enheder i et moderne PSS har i høj grad bidraget til systemets fleksibilitet og udbredelse.



dd077-01.GEM

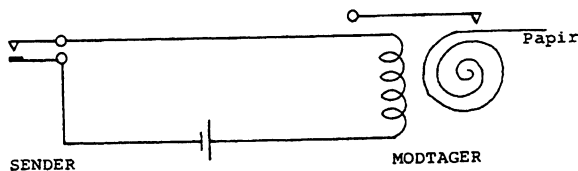
Konfigurationen viser et typisk system med printer, computer og PLC'er, der kommunikerer indbyrdes. Datatransmissionen er typisk både seriell og parallel inden for samme system.

Serielttransmission

Princip

Overførelse af data på serieform bruges, hvor der ikke er mulighed for at have mange parallelle ledere, fx hvor der er tale om store afstande, eller hvor overførslen sker trådløst.

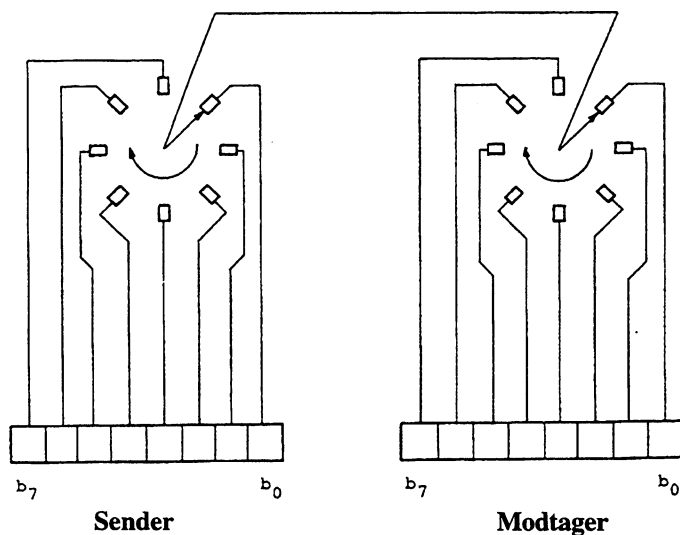
De første forbindelser over længere afstande blev foretaget ved hjælp af serietransmission, telegrafien. Det var amerikaneren Samuel Morse (1837), som fastlagde et alfabet bestående af prikker og streger, der først førte til et brugbart telegrafsystem.



dd077-02.IMG

Systemet består af en kontakt på sendersiden og på modtagersiden en elektromagnet med en skrivestift, som registrerer prikker og streger på en løbende papirstrimmel.

I 1925 fremkom fjernskriveren (TTY), der betjenes som en almindelig skrivemaskine. Den håndbetjente kontakt på senderen er nu afløst af en motor med et bestemt omdrejningstal, som taster senderkontakten. På modtagersiden er der ligeledes en motordrevet aftastning af signalerne.



dd077-03.IMG

Baud rate

Transmissionshastigheden angives i antal bits pr. sekund. Hastigheden, som skal være ens for både sender og modtager, indstilles på sender og modtager, inden transmissionen begynder. Både sender og modtager har en justerbar oscillator, der kan indstilles til den ønskede frekvens. Oscillatoren kaldes en BAUD RATE GENERATOR. Baud er et udtryk for bit pr. sekund (bps). Følgende baud rate anvendes som standard ved serielkommunikation:

50-75-110-150-200-300-600-1 200-2 400-4 800-9 600-19 200

Den tid et bit er på serieledningen kan findes som

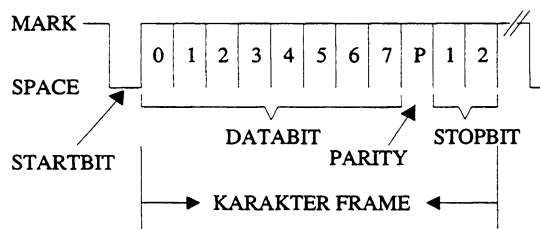
$$\frac{1}{\text{baud rate}}$$

Ved en indstilling på 9 600 baud er dette

$$\frac{1}{9\,600} = 100\mu\text{s}$$

Dataformat

Når data skal transmitteres, har datasignalet et bestemt format.



dd077-04.GEM

Dataformatet består af et startbit, 7 eller 8 databit, et evt. paritybit og 1 eller 2 stopbit. Logisk 1 er benævnt MARK og logisk 0 SPACE.

Hvis der ikke er noget signal, er dataledningen i MARK.

Overførsel af data begynder med, at dataledningen går Low i 1 bit tid. Dette kaldes startbit og benyttes til at gøre modtageren opmærksom på, at der nu kommer data. Skiftet fra MARK til SPACE benyttes desuden af modtageren til at synkronisere sin egen baud rate generator, så den i løbet af FRAME transmissionen kan aflæse de enkelte bit.

Dernæst følger data. Afhængig af, hvilke data der skal overføres, anvendes der 7 eller 8 databit. Første bit er bit 0. Antallet af databit indstilles i sender og modtager, før transmissionen begynder.

Efter sidste databit følger PARITY bit, som er et kontrolbit. PARITY indstilles i sender og modtager før transmissionen. Der kan vælges mellem tre måder:

- EVEN PARITY (lige paritet)
- ODD PARITY (ulige paritet)
- NO PARITY (ingen paritet)

PARITY anvendes til at kontrollere, at data er overført uden fejl.

Ved EVEN PARITY skal antallet af MARK's i databittene og PARITY bit være lige. Senderen undersøger antal 1'er i datasignalet, og er dette et lige antal, sættes PARITY til 0. Hvis der er et ulige antal 1'er, sættes PARITY til 1, så der bliver et lige antal 1'er.

Ved ulige PARITY sættes PARITY bit således at det samlede antal 1'er i data, og PARITY bliver et ulige antal.

Vælges NO PARITY, overføres og kontrolleres PARITY ikke.

Til sidst følger STOP-bittene, der altid er MARK. Afhængig af udstyr kan der vælges mellem 1 eller 2 stopbit. stopbit er minimum hviletid=, inden der kommer nye data.

ASCII

Koder

Når to enheder skal udveksle data, bliver de nødt til at være enige om, hvilken betydning de forskellige databit har. Den mest udbredte kode til dataudveksling er ASCII koden.

American Standard Code for Information Interchange (ASCII koden).

Koden består af to hovedgrupper:

- Styrekoder
- Tegnkoder

| Character | Binary Bit 7 to Bit 0 | Octal | Decimal | Hexadecimal | Character | Binary Bit 7 to Bit 0 | Octal | Decimal | Hexadecimal |
|-----------|-----------------------------|-------|---------|-------------|-----------|-----------------------------|-------|---------|-------------|
| @ | 01000000 | 100 | 064 | 40 | ' | 01100000 | 140 | 096 | 60 |
| A | 01000001 | 101 | 065 | 41 | a | 01100001 | 141 | 097 | 61 |
| B | 01000010 | 102 | 066 | 42 | b | 01100010 | 142 | 098 | 62 |
| C | 01000011 | 103 | 067 | 43 | c | 01100011 | 143 | 099 | 63 |
| D | 01000100 | 104 | 068 | 44 | d | 01100100 | 144 | 100 | 64 |
| E | 01000101 | 105 | 069 | 45 | e | 01100101 | 145 | 101 | 65 |
| F | 01000110 | 106 | 070 | 46 | f | 01100110 | 146 | 102 | 66 |
| G | 01000111 | 107 | 071 | 47 | g | 01100111 | 147 | 103 | 67 |
| H | 01001000 | 110 | 072 | 48 | h | 01101000 | 150 | 104 | 68 |
| I | 01001001 | 111 | 073 | 49 | i | 01101001 | 151 | 105 | 69 |
| J | 01001010 | 112 | 074 | 4A | j | 01101010 | 152 | 106 | 6A |
| K | 01001011 | 113 | 075 | 4B | k | 01101011 | 153 | 107 | 6B |
| L | 01001100 | 114 | 076 | 4C | l | 01101100 | 154 | 108 | 6C |
| M | 01001101 | 115 | 077 | 4D | m | 01101101 | 155 | 109 | 6D |
| N | 01001110 | 116 | 078 | 4E | n | 01101110 | 156 | 110 | 6E |
| O | 01001111 | 117 | 079 | 4F | o | 01101111 | 157 | 111 | 6F |
| P | 01010000 | 120 | 080 | 50 | p | 01110000 | 160 | 112 | 70 |
| Q | 01010001 | 121 | 081 | 51 | q | 01110001 | 161 | 113 | 71 |
| R | 01010010 | 122 | 082 | 52 | r | 01110010 | 162 | 114 | 72 |
| S | 01010011 | 123 | 083 | 53 | s | 01110011 | 163 | 115 | 73 |
| T | 01010100 | 124 | 084 | 54 | t | 01110100 | 164 | 116 | 74 |
| U | 01010101 | 125 | 085 | 55 | u | 01110101 | 165 | 117 | 75 |
| V | 01010110 | 126 | 086 | 56 | v | 01110110 | 166 | 118 | 76 |
| W | 01010111 | 127 | 087 | 57 | w | 01110111 | 167 | 119 | 77 |
| X | 01011000 | 130 | 088 | 58 | x | 01111000 | 170 | 120 | 78 |
| Y | 01011001 | 131 | 089 | 59 | y | 01111001 | 171 | 121 | 79 |
| Z | 01011010 | 132 | 090 | 5A | z | 01111010 | 172 | 122 | 7A |
| [| 01011011 | 133 | 091 | 5B | { | 01111011 | 173 | 123 | 7B |
| \ | 01011100 | 134 | 092 | 5C | | 01111100 | 174 | 124 | 7C |
|] | 01011101 | 135 | 093 | 5D | ~ | 01111101 | 175 | 125 | 7D |
| ^ | 01011110 | 136 | 094 | 5E | DEL | 01111110 | 176 | 126 | 7E |
| - | 01011111 | 137 | 095 | 5F | | | 177 | 127 | 7F |

| Character | Binary Bit 7 to Bit 0 | Octal | Decimal | Hexadecimal | Character | Binary Bit 7 to Bit 0 | Octal | Decimal | Hexadecimal |
|-----------|-----------------------------|-------|---------|-------------|-----------|-----------------------------|-------|---------|-------------|
| NUL | 00000000 | 000 | 000 | 00 | SP | 00100000 | 040 | 032 | 20 |
| SOH | 00000001 | 001 | 001 | 01 | ! | 00100001 | 041 | 033 | 21 |
| STX | 00000010 | 002 | 002 | 02 | " | 00100010 | 042 | 034 | 22 |
| ETX | 00000011 | 003 | 003 | 03 | # | 00100011 | 043 | 035 | 23 |
| EOT | 00000100 | 004 | 004 | 04 | \$ | 00100100 | 044 | 036 | 24 |
| ENQ | 00000101 | 005 | 005 | 05 | % | 00100101 | 045 | 037 | 25 |
| ACK | 00000110 | 006 | 006 | 06 | & | 00100110 | 046 | 038 | 26 |
| BEL | 00000111 | 007 | 007 | 07 | ' | 00100111 | 047 | 039 | 27 |
| BS | 00001000 | 010 | 008 | 08 | (| 00101000 | 050 | 040 | 28 |
| HT | 00001001 | 011 | 009 | 09 |) | 00101001 | 051 | 041 | 29 |
| LF | 00001010 | 012 | 010 | 0A | * | 00101010 | 052 | 042 | 2A |
| VT | 00001011 | 013 | 011 | 0B | + | 00101011 | 053 | 043 | 2B |
| FF | 00001100 | 014 | 012 | 0C | , | 00101100 | 054 | 044 | 2C |
| CR | 00001101 | 015 | 013 | 0D | - | 00101101 | 055 | 045 | 2D |
| SO | 00001110 | 016 | 014 | 0E | . | 00101110 | 056 | 046 | 2E |
| SI | 00001111 | 017 | 015 | 0F | / | 00101111 | 057 | 047 | 2F |
| DLE | 00010000 | 020 | 016 | 10 | 0 | 00110000 | 060 | 048 | 30 |
| DC1 | 00010001 | 021 | 017 | 11 | 1 | 00110001 | 061 | 049 | 31 |
| DC2 | 00010010 | 022 | 018 | 12 | 2 | 00110010 | 062 | 050 | 32 |
| DC3 | 00010011 | 023 | 019 | 13 | 3 | 00110011 | 063 | 051 | 33 |
| DC4 | 00010100 | 024 | 020 | 14 | 4 | 00110100 | 064 | 052 | 34 |
| NAK | 00010101 | 025 | 021 | 15 | 5 | 00110101 | 065 | 053 | 35 |
| SYN | 00010110 | 026 | 022 | 16 | 6 | 00110110 | 066 | 054 | 36 |
| ETB | 00010111 | 027 | 023 | 17 | 7 | 00110111 | 067 | 055 | 37 |
| CAN | 00011000 | 030 | 024 | 18 | 8 | 00111000 | 070 | 056 | 38 |
| EM | 00011001 | 031 | 025 | 19 | 9 | 00111001 | 071 | 057 | 39 |
| SUB | 00011010 | 032 | 026 | 1A | : | 00111010 | 072 | 058 | 3A |
| ESC | 00011011 | 033 | 027 | 1B | ; | 00111011 | 073 | 059 | 3B |
| FS | 00011100 | 034 | 028 | 1C | < | 00111100 | 074 | 060 | 3C |
| GS | 00011101 | 035 | 029 | 1D | = | 00111101 | 075 | 061 | 3D |
| RS | 00011110 | 036 | 030 | 1E | > | 00111110 | 076 | 062 | 3E |
| US | 00011111 | 037 | 031 | 1F | ? | 00111111 | 077 | 063 | 3F |

NUL null or all zeros
 SOH start of heading
 STX start of text
 ETX end of text
 EOT end of transmission
 ENQ enquiry
 ACK acknowledge
 BEL bell
 BS backspace
 HT horizontal tabulation
 LF line feed
 VT vertical tabulation
 FF form feed
 CR carriage return
 SO shift out
 SI shift in
 DLE data link escape

DC1 device control 1
 DC2 device control 2
 DC3 device control 3
 DC4 device control 4
 NAK negative acknowledge
 SYN synchronous idle
 ETB end of transmission block
 CAN cancel
 EM end of medium
 SUB substitute
 ESC escape
 FS file separator
 GS group separator
 RS record separator
 US unit separator
 SP space
 DEL delete

Eksempel

Som det fremgår af tabellen, benyttes der kun 7 bit. Bit 7 er altid L0. Styrekoder har de hexadecimalleværdier 00H-1FH og tegnkoderne 20H-7FH. (IBM compatible PC'er anvender den udvidede ASCII tabel, som går fra 00H-FFH). Som det fremgår af skemaet, indeholder ASCII tabellen ikke de danske tegn Æ, Ø og Å. Derfor skal printeren indstilles til dansk karaktersæt.

Lad os se, hvilke data der transmitteres til en printer for, at den kan udskrive følgende programlinje fra et PLC program:

```
000 :U E 4.0
```

ASCII

```
30303020202020203A55202020452020342E300D0A
```

De to sidste ASCII koder udskrives ikke af printeren, men er styrekoder. 0DH er koden for CARRIAGE RETURN (vogn retur) og får printerhovedet til at køre tilbage til venstre margen. 0AH er koden for LINE FEET (linie føder), som kører papiret frem til næste linie.

Hvis vi indstiller sender og modtager til 1 startbit 7 data-bit, parity og 2 stopbit, skal der for hver kode (karakter) transmitteres 11 bit. Ved en baud rate på 9.600 baud bliver det:

$$\frac{1 \cdot 11 \cdot 21}{9.600} = 24 \text{ ms}$$

for at transmitterer den viste programlinje.

V24/RS232 kan benyttes over mindre afstande op til 20 meter, afhængig af hvor støjfyldt miljøet er.

Ved større afstande anvendes CURRENT LOOP. Standarden omfatter ca. 40 forskellige signaltyper, hvoraf hovedparten er kontrolsignaler. Det er langt fra alle disse signaler, der benyttes ved standard interface, men alle interfaces, der benytter angivelser fra beskrivelsen, må bruge benævnelsen V24/RS232, selv om kun få signaler benyttes.

RS 232/V 24**Generelt**

Inden for serieltransmission er EIA RS 232 C og CCITT - V 24 de mest benyttede. Electronic Industries Associations as Recommended Standard no. 232 for Kommunikation, i daglig tale RS 232, er den amerikanske standard for serieltransmission.

Consultative Committee for International Telegraph and Telephone V 24 , i daglig tale V 24 , betegnes som den europæiske standard for seriel-kommunikation.

De to standarder er på de fleste punkter ens, men nogle enkelte signaler har forskellige navne.

Skema for V24/RS232

| V24 Kredsnummer | RS 232 Betegnelse | Kredsløbsnavn V 24 (RS 232) | Forkortelse | Retning | Pin |
|-----------------|-------------------|--------------------------------------|-------------|---------|-----|
| 101 | AA | Protective ground | -- | -- | 1 |
| 102 | AB | Signal ground | GND | -- | 7 |
| 103 | BA | Transmitted data | TXD | OUT | 2 |
| 104 | BB | Received data | RXD | IN | 3 |
| 105 | CA | Request To send | RTS | OUT | 4 |
| 106 | CB | Ready For Sending (Clear To Send) | CTS | IN | 5 |
| -- | -- | (Clear To Send) | -- | -- | - |
| 107 | CC | Data Set Ready | DSR | IN | 6 |
| 108.2 | CD | Data Terminal Ready | DTR | OUT | 20 |

dd077-07.GEM

I skemaet er der medtaget de mest brugte signal- og kontrolledninger.

I V24 standarden benævnes hver leder med et kredsløbsnummer, fx 103, mens man i RS232 standarden bruger to bogstaver BA. I begge standarder forbindes TXD til pin 2 i et 25 pin sub-miniature D connector=.

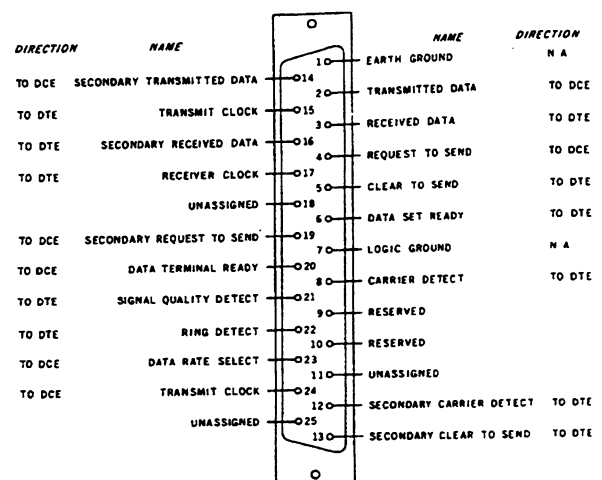
Spændingsniveauerne angives i V24 til at være:

- MARK = logisk 1 = -12 V
- SPACE = logisk 0 = +12 V

Der leveres færdige IC'er til RS232 (Line driver/Line receiver), som opfylder de krav, der er stillet i standarden fx må der ikke kunne ske beskadigelse ved kortslutning mellem to ledere.

Konnektor

Stikket, som anvendes til V24/RS232, hedder 25 pin subminiature D connector. Stikket er her vist med de mest benyttede signal- og kontrolledninger.

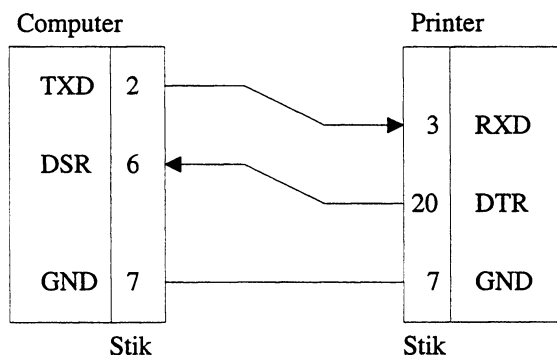


DB-25 for V24/RS232

dd077-08.IMG

Computer - printer

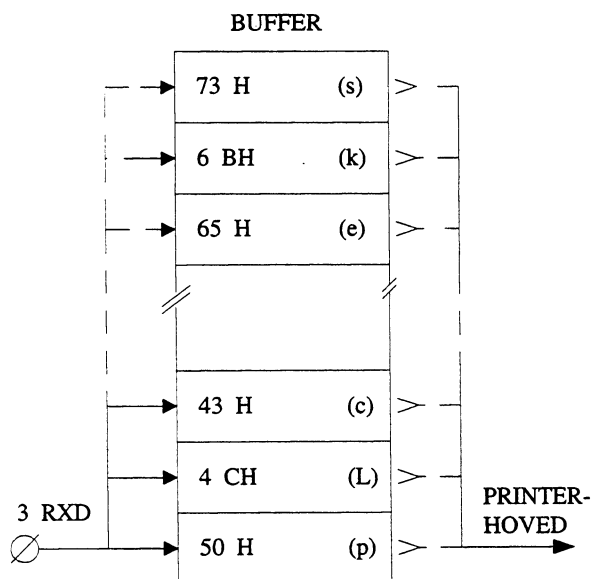
En af de mest anvendte transmissioner inden for V24/RS232 er mellem computer og printer. Transmissionen foregår kun i en retning, fra computer til printer, og kaldes SIMPLEX.



dd077-09.GEM

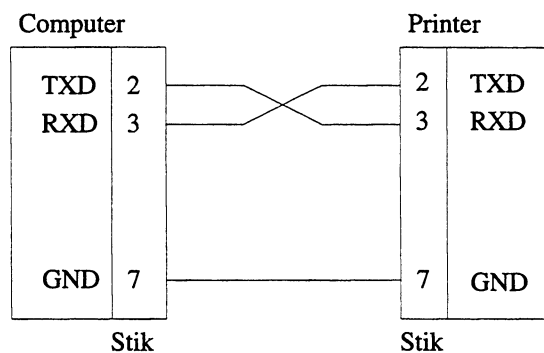
Til installationen skal der kun benyttes tre ledere. Der bør altid anvendes skærmet kabel. Computer og printer skal altid forbindes med beskyttelseslederen (jord).

Data sendes fra computeren via pin 2 TXD og modtages ved printeren på pin 3 RXD. Da der kan overføres flere karakterer pr. sekund, end printeren kan udskrive, indlæses disse i en såkaldt buffer (RAM hukommelse). Når printeren skriver, udlæses karaktererne (ASCII kode) fra bufferen.



dd077-10.GEM

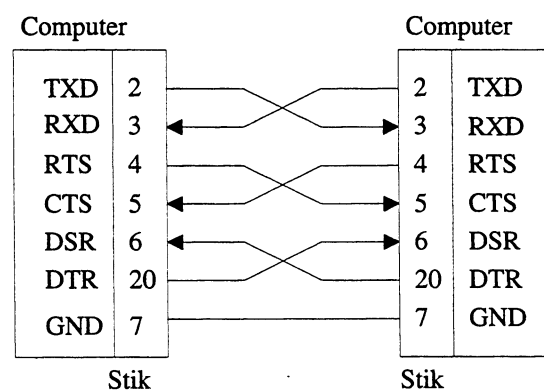
Da bufferen har en begrænset størrelse fx 4 K, bliver printeren nødt til at kunne meddele computeren, når bufferen er fyldt. Dette gøres ved, at pin 20 DTR går OFF, hvorved computeren på pin 6 DSR får besked om buffer full,= og stopper transmissionen. Det er også pin 20 DTR, som fortæller computeren, at printeren er tændt (ON LINE). Denne form for udveksling af kontrolsignaler kaldes HANDSHAKE (håndtryk). Selve kontrolsignalet kaldes FLAG (ON eller OFF på DTR fra printer).



dd077-11.GEM

En del nyere printere har handshake signaler i form af X-ON/X-OFF PROTOCOL. Ved denne form for handshake sender printeren en kode (karakter) til computeren, når den er klar til at modtage og en kode, når bufferen er fyldt.

Computer - computer



dd077-12.GEM

Når to computere skal transmittere data til hinanden, kræves der normalt flere controlledninger. Da begge computere skal kunne sende og modtage, skal der benyttes to signalledninger.

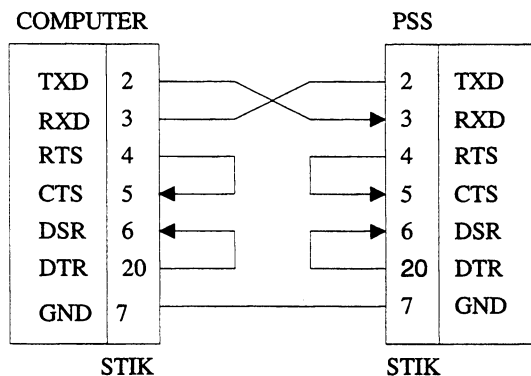
At computeren er tændt og klar til at kommunikerer (ON LINE), fortæller den på pin 20 DTR.

På pin 6 DSR venter den på klarsignal fra den enhed, den skal kommunikere med.

Pin 4 RTS benytter computeren til at fortælle, at den ønsker at sende data.

Computeren venter på pin 5 CTS signal, før den afsender data.

Hvis de to computere skiftes til at sende og modtage, kaldes det HALF DUPLEX.



dd077-13.GEM

Når to enheder både kan sende og modtage samtidig, kaldes det FULL DUPLEX. Denne form ses hos en del PSS'er. Kontrolledningerne forbindes i stikket.

Current loop

Generelt

Current loop (strømsløjfe) var en af de første standardiseringer, der blev vedtaget for interface mellem forskellige fabrikaters udstyr. Standarden benyttes kun til seriel datatransmissionsledninger (RXD og TXD).

Signalerne er defineret som:

- MARK = logisk 1 = strøm i signalledningen
- SPACE = logisk 0 = ingen strøm i signalledningen

Strømmen er i de fleste tilfælde 20 mA.

Fordelen ved strømsløjfen frem for V24/RS232 er, at ledningslængden ikke har den store betydning.

Længden kan være flere kilometer samtidig, med at man får en god støjimmunitet. Disse fordele gør, at den er blevet ret udbredt inden for PSS'er, fx til PLC/PPC kommunikation.

20 mA current loop

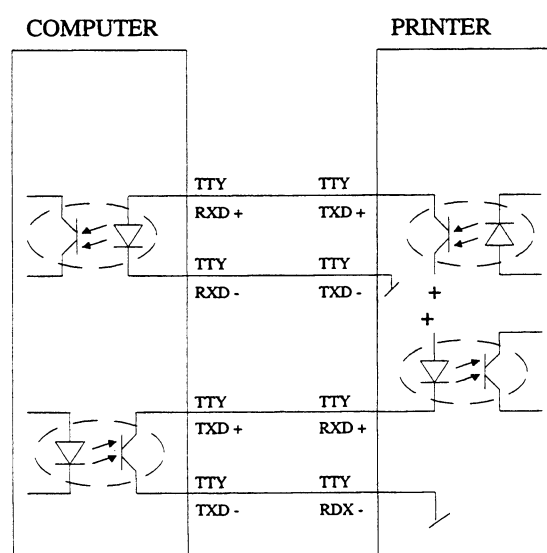
Ved 20 mA current loop tales der om:

- Aktiv current loop
Kredsløbet indeholder en strømforsyning, som leverer 20 mA til kredsløbet
- Passiv current loop
Kredsløbet indeholder ingen strømforsyning og skal forsynes fra en aktiv loop

Der findes ingen standard til stikforbindelser, derfor kan man ikke henvise til pin numre. Meget ofte er 20 mA current loop og V24/RS232 blandet i samme stik, hvilket gør, at stikket ikke opfylder V24/RS232 standarden. Signalerne til 20 mA current loop er normalt benævnt TTY (TeleTYpe) med polaritetsangivelse.

Computer - printer

Diagrammet viser en sammenkobling af computer og printer, hvor printeren er aktiv og computeren passiv. Handshake kan enten være FLAG (MARK eller SPACE på TXD fra printer) eller X-ON/X-OFF PROTOCOL.



dd077-14.GEM

Paralleltransmission

Generelt

Ved paralleltransmission overføres flere databits samtidigt, typisk 8 (bit 0 - bit 7). Derved kan der opnås høj overføringshastighed og simple styresignaler. Hvis transmissionen skal bruges til half duplex, bliver styringer mere kompliceret. Vi vil i denne bog kun komme ind på simplex.

Centronic

Skema for parallel interface

Skemaet viser de signaler, der kan anvendes i en parallelforbindelse mellem en computer og en printer. Et parallel interface benævnes ofte CENTRONIC efter firmaet af samme navn. Stikket er et 36 pole Amphenol micro-ribbon

Logisk 1 = +5 V

Logisk 0 = 0 V

da der anvendes TTL niveau og positiv logik. Ledningslængde (skærmet) er normalt ikke over 10 meter afhængig af, hvor støjfyldt miljøet er.

Table B-1 Parallel Interface Signals

| Pin No. | Signal | Direction | Description |
|------------|----------------|--------------|--|
| 1 | DATA STROBE | To printer | Samples input data when changing from low level to high level. |
| 2 | DATA BIT 1 | To printer | Indicate input data. High level indicates "1" and low level "0". |
| 3 | DATA BIT 2 | | |
| 4 | DATA BIT 3 | | |
| 5 | DATA BIT 4 | | |
| 6 | DATA BIT 5 | | |
| 7 | DATA BIT 6 | | |
| 8 | DATA BIT 7 | | |
| 9 | DATA BIT 8 | | |
| 10 | ACKNOWLEDGE | From printer | Indicates character input completion, or function operation end at low level. |
| 11 | BUSY | From printer | Indicates data cannot be received at high level. Data can be input at low level. |
| 12 | PAPER END | From printer | High level indicates paper end. |
| 13 | SELECT | From printer | High level indicates the select (on-line) condition. |
| 14, 16, 33 | 0 V | — | Signal ground |
| 17 | CHASSIS GROUND | — | Frame ground |

| Pin No. | Signal | Direction | Description |
|----------------|-------------|--------------|---|
| 18 | +5 V | From printer | +5 V supply (50 mA maximum) |
| 19 to 30 | 0 V | — | Twisted pair return (For pins 1 to 11) |
| 31 | INPUT-PRIME | To printer | Controller is initialized at low level. Pulse width more than 5.0 ms. |
| 32 | FAULT | From printer | From high to low level when paper runs out. |
| 15, 34, 35, 36 | | — | Unused |

Note: Pin arrangement:

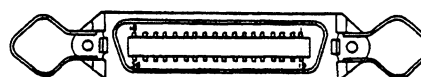


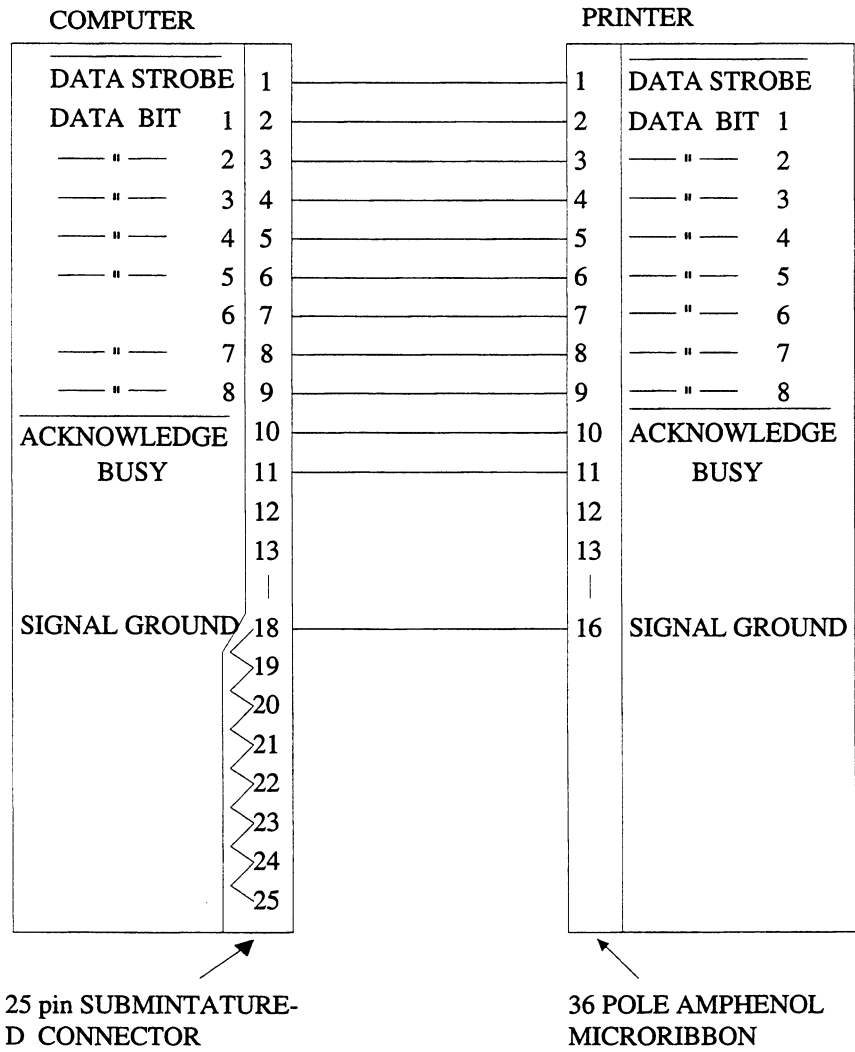
Figure B-1 Connector Pin Arrangement

dd077-15.IMG

Computer - printer

Transmissionen foregår kun i en retning, fra computer til printer

Simplex



dd077-16.GEM

Der bør altid anvendes skærmet kabel. Computer og printer skal altid forbindes med beskyttelseslederen (jord).

Data overføres via de 8 dataledninger. På DATA STROBE meddeles, når de 8 databit er klar. ACKNOWLEDGE tilkendegiver, at data er modtaget. BUSY aktiveres, når buffer er fyldt, eller printerens løbet tør for papir.

□

